

3.1. Introduction :

Dans ce chapitre l'étude pratique de chaque circuit du schéma bloc du dispositif réalisé, est présentée. Il s'agit d'une description générale du hardware avec une étude détaillée de chaque circuit.

3.2. Description Hardware :

Comme énoncé en introduction, cette partie est essentiellement matérielle. Elle consiste à capter la variation du taux d'hémoglobine au niveau du doigt, de l'orteil ou du lobe de l'oreille en utilisant les signaux Photopléthysmographiques PPG. Cette variation se traduit par la variation de l'intensité de la lumière rouge et infrarouge à travers le site de mesure. La figure 3.1 donnée en ci-dessous illustre le schéma bloc du circuit réalisé.

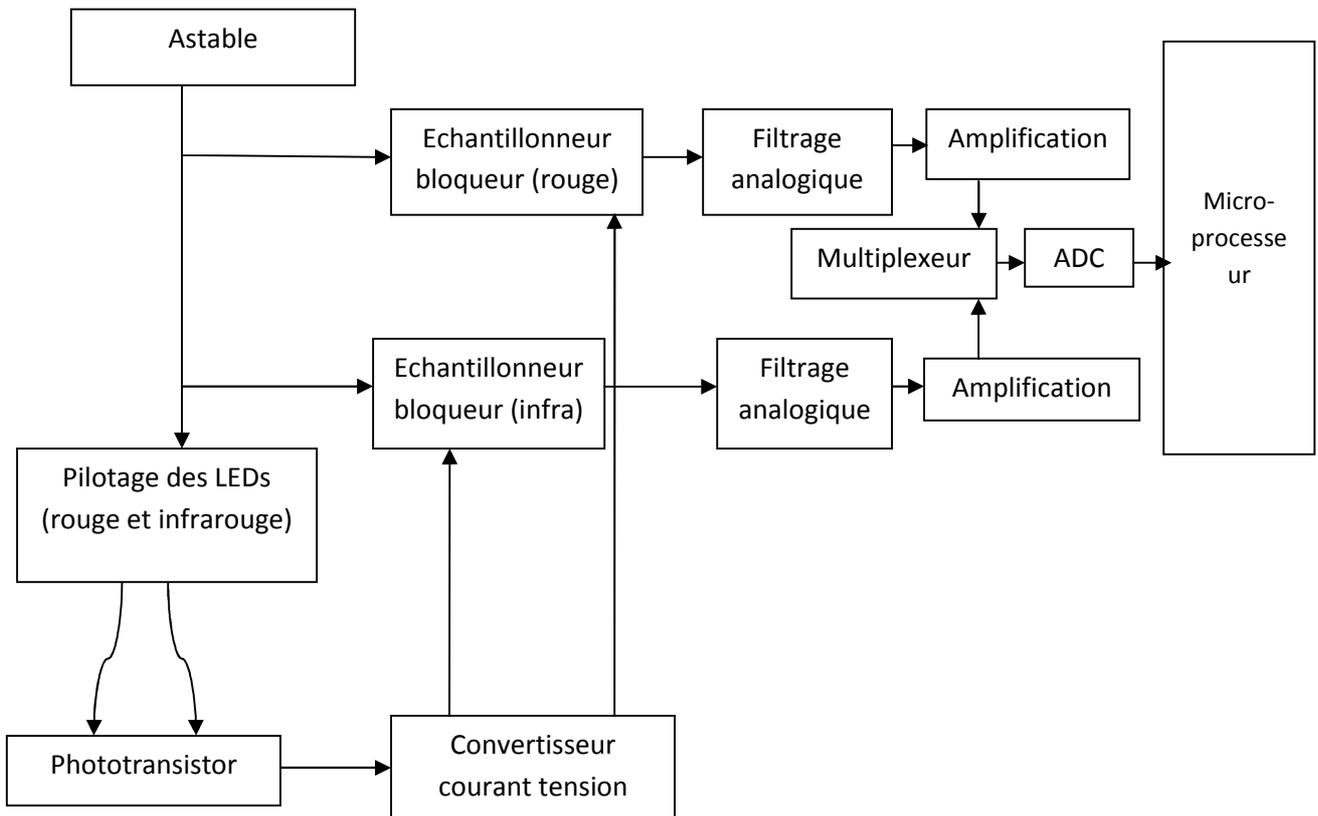


Figure 3.1 : schéma bloc du dispositif réalisé

Il consiste en deux grandes parties, une d'émission de la lumière et l'autre pour la détection et la mise en forme des signaux PPG et une partie qui concerne l'acquisition de ces signaux en vue de leurs traitement sur PC.

La partie d'émission de la lumière, de détection et de mise en forme concerne les capteurs d'émission et de réception de la lumière rouge et

infrarouge de leurs circuits de pilotage, de détection et de mise en forme en vue de détecter convenablement les signaux photoplethysmographiques traduisant la variation du volume due à l'impulsion artérielle et par conséquent la variation du taux d'hémoglobine.

Une fois ces signaux PPG mis en forme, ils sont traduits vers un circuit d'acquisition pour être traité par le PC et par conséquent mesurer les deux saturations en oxygène SaO_2 et d'autres paramètres comme par exemple le rythme cardiaque ou encore l'étude de l'encoche dicrotique.

3.3. Circuits d'émission de la lumière, de détection et de mise en forme :

Ce circuit est constitué par un circuit d'émission et un circuit de détection. Le circuit d'émission est réalisé par deux sources de lumière, une rouge et l'autre infrarouge et leurs circuits de pilotage. Le circuit de détection est réalisé à travers un phototransistor et des circuits de mise en forme.

3.3.1. Circuit d'émission :

Il est réalisé autour d'un circuit astable générant un signal carré de niveau et de fréquence convenablement choisis, et un circuit de pilotage, des capteurs (LED rouge et infrarouge).

3.3.1. a. L'astable :

Il est formé à base d'un ampli-op TL084 en mode comparaison (figure 3.2). Le TL084 est un amplificateur universel à entrées JFET. Il offre une vitesse de balayage élevée et de faible courant de décalage et de polarisation d'entrée ainsi qu'un faible coefficient de température de la tension de décalage (voir fiche technique donnée en Annexe).

Revenons à notre astable. La capacité C1 fonctionne en charge/décharge, ce qui fait basculer la sortie de l'ampli-op de (+V_{max}) à (-V_{max}) ou vice versa. Il constitue en fait un oscillateur à relaxation ou un astable. (Figure 3.2)

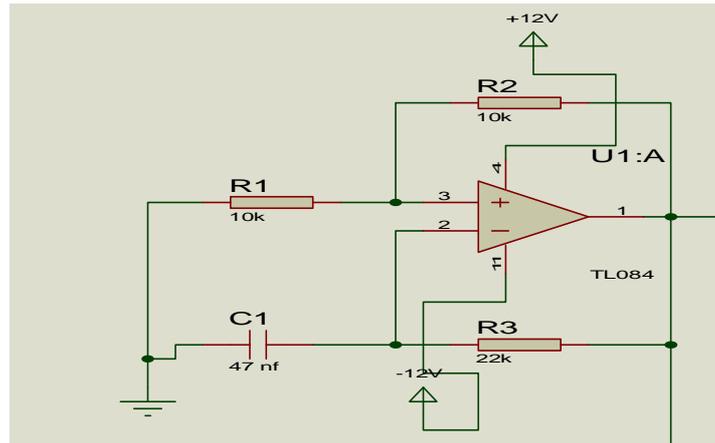


Figure 3.2 : circuit de l'astable

L'expression de la tension V_+ s'obtient en considérant que les résistances R_1 et R_2 forment un pont diviseur de tension : $V_+ = (R_1/R_1+R_2)*V_s$.

Pour ce qui est de l'expression de la tension V_- à la borne (-) de l'ampli, il faut considérer deux cas :

- ✓ **Pendant la charge**, le sens du courant est de V_- vers V_s . Ainsi $(V_- - V_s) = R_3.i$ avec $V_- = \frac{1}{C_1} \int i. dt$

On a une équation différentielle : $V_- + R_3 C_1 \frac{dv_-}{dt} = V_s$

Si on suppose les conditions initiales suivantes : à $t=0$, $V_s = +V_{max}$ et le condensateur est déchargé, alors : $V_- + R_3 C_1 \frac{dv_-}{dt} = V_{max}$

Cette équation a pour solution de la forme $V_- = V_{max} (1 - e^{-t/R_3 C_1})$

Cette équation reste valable uniquement pendant la charge. Car lorsque la condition primaire de l'ampli sera vérifiée, à savoir $V_- = V_+$, la tension V_s basculera à $-V_{max}$.

- ✓ **Pendant la décharge**, le courant change de sens (de V_s vers V_-).

L'équation différentielle deviendra alors : $V_- + R_3 C_1 \frac{dv_-}{dt} = -V_{max}$

Notons que les conditions initiales ont changé : $V_-(0) = V_+ = (R_1/R_1+R_2)*V_{max}$

Donc l'équation différentielle a pour solution : $V_- = -V_{max} + V_{max} (1+a).e^{-t/R_3 C_1}$
Avec $a = R_1/R_1+R_2$

Cette expression reste valable tant que la sortie du comparateur reste au niveau $V_s = (-V_{max})$. Le moment de basculement est atteint quand $V_- = V_+ = (-a.V_{max})$. Alors le même processus redémarre automatiquement et les tensions V_- et V_s commutent en permanence (figure 3.3)

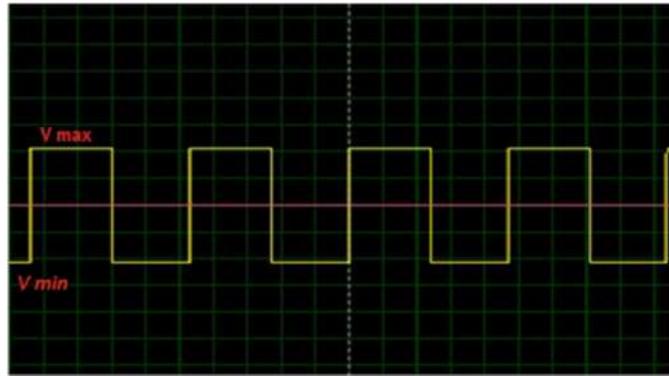


Figure 3.3 : chronogramme de l'astable

Reprenons à présent les deux équations différentielles afin de déterminer la fréquence de notre oscillateur.

- Charge $V_c = V_{\max} (1 - e^{-t/RC})$
- Décharge $V_c = -V_{\max} + V_{\max} (1 + a) \cdot e^{-t/RC}$

Considérons le cas de la décharge pour calculer la période. La tension V_c passe de $a \cdot V_{\max}$ à $-a \cdot V_{\max}$. Notons aussi qu'en réalité la charge débute de $-a \cdot V_{\max}$ à $a \cdot V_{\max}$ pour la tension au niveau du condensateur.

Ainsi $T = 2 \cdot t$ avec $t = RC \cdot \ln(1 + a/1 - a)$

Pour notre astable $R_1 = R_2$, ainsi $a = 1/2$ et $R = R_3$ $T = 2 \cdot R_3 \cdot C_1 \cdot \ln(3)$.

$R_3 = 22K\Omega$, $C_1 = 47nF$ $T = 0.0022s$, ainsi $F_t = 440Hz$

Nous avons relevé la fréquence **$F_p = 434 Hz$** et la tension pic à pic 10V au niveau de la maquette réalisée. Les composants passifs utilisés (résistances R , condensateur C) ont un pourcentage d'erreur de $\pm 10\%$. L'incertitude relative sur la période s'exprime :

$$\Delta T/T = (\Delta C/C_1) + (\Delta R_3/R_3) + (4/3 \cdot \ln(3)) \cdot \Delta R_1/R_1$$

Ainsi l'incertitude sur la fréquence ne dépasse 15%. Ce qui explique la différence entre la fréquence théorique **$F_t = 440 Hz$** et la fréquence pratique **$F_p = 434 Hz$** . Cette fréquence pilotera l'alternance des LEDs rouge et infrarouge du circuit d'émission.

3.3.1. b. Pilotage des LEDs : circuit d'émission

Le signal généré au niveau de l'astable, à savoir la tension carré, attaque directement un ampli-op à travers une résistance R_4 (figure 3.4). Des diodes ordinaire électroluminescentes rouges et infrarouge sont montées en opposition de sens et en parallèle de sorte qu'elles s'allument selon l'alternance, c'est-à-dire selon le signe de la tension venant de l'astable.

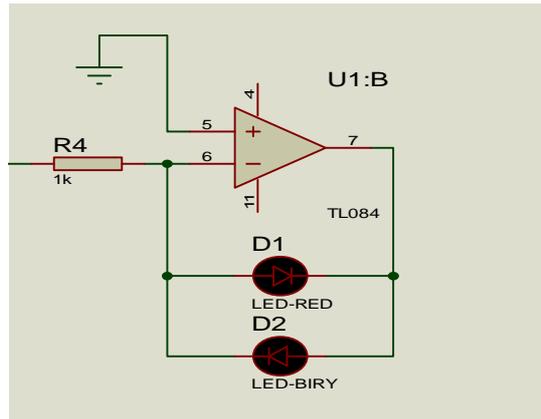


Figure 3.4 : Circuit de pilotage des LEDs R et IR

3.3.2. Détection de la lumière : Circuit de réception

La lumière qui a traversé le site de mesure est détectée par le circuit de réception constitué par un phototransistor (BPX43) suivi d'un amplificateur monté en convertisseur courant-tension. En effet, le phototransistor a pour rôle principale de convertir la lumière reçue en un courant i . Ce dernier est converti en tension $V=-R1i$ (voir figure 3.5).

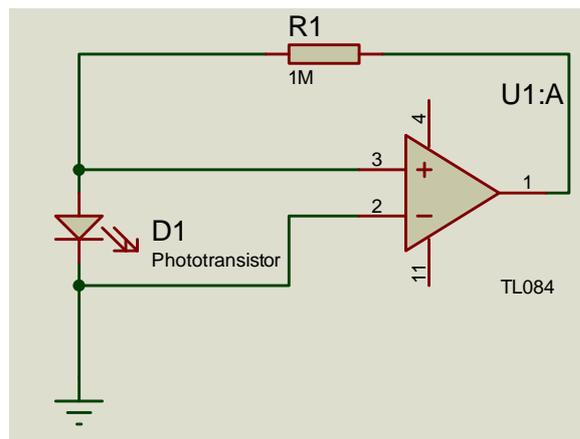


Figure 3.5 : schéma électrique du circuit de réception de la lumière

Le phototransistor est en mode photovoltaïque, fonctionnant en courant. Ainsi la variation de l'éclairement capté par le phototransistor traduit la variation du volume du sang oxygéné transporté par l'hémoglobine. Cette variation correspond à notre signal PPG qui est modulé par la tension de l'astable suite à l'alternances des LEDs R et IR. En effet pour la reconstitution de notre signal PPG il est absolument nécessaire d'utiliser deux échantillonneurs bloqueurs un pour le signal obtenu de la LEDs rouge et l'autre pour LED l'infrarouge. Toutefois compte tenu que ces signaux sont de faibles niveaux une amplification est nécessaire.

3.3.3. Amplification des signaux PPG :

Le signal délivré par le phototransistor est de l'ordre de quelques mv. En réalité ce signal de 80 mV contient notre signal informationnel ainsi que le bruit. Ce signal est amplifié par deux étages amplificateurs inverseurs à base d'amplificateur opérationnel (μ a741) mis en cascade. Le schéma de l'amplificateur est donné sur la (figure 3.6).

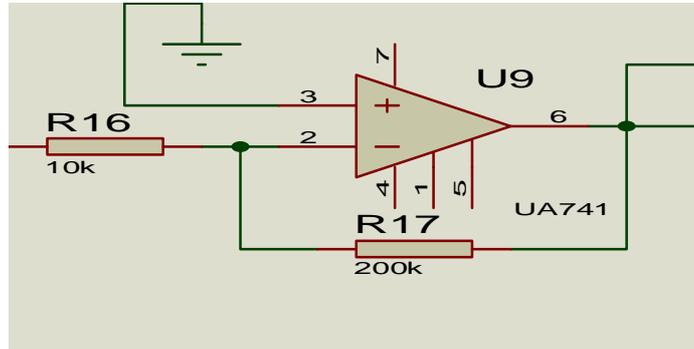


Figure 3.6 : étage d'amplification

Le gain résultant des amplificateurs est donné par la relation : $G1=G2=G=100$ tel que le gain $G1=-R17/R16$ du premier amplificateur est $G1=20$; et le gain $G2$ du deuxième amplificateur est $G2=5$

3.3.4. Echantillonneur bloqueur:

Compte tenu que on a deux signaux un pour le rouge et l'autre pour l'infrarouge (c'est-à-dire en mode séquentiel), il est donc nécessaire d'utiliser deux échantillonneurs bloqueurs un pour le signal obtenu par la LED rouge et l'autre pour la LED infrarouge pour assurer la reconstitution du signal PPG dans chaque voix (R et IR).

Nous avons utilisé deux échantillonneurs bloqueurs de type LF398 (voir fiche technique) montée selon la configuration suivante (figure 3.7) :

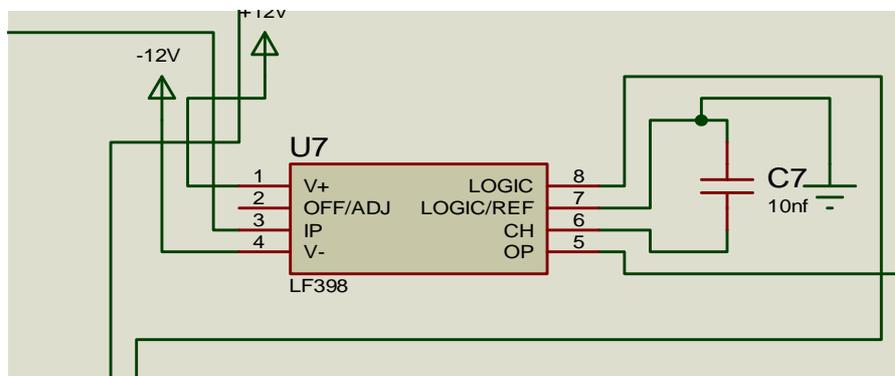


Figure 3.7 : schéma électrique de l'échantillonneur bloqueur

3.3.4.1. *Circuit de générations des impulsions d'échantillonnages :*

Compte que l'échantillonneur bloqueur nécessite des impulsions pour fonctionner, nous avons utilisé des monostables de type 4047 pour assurer cette fonction.

Mais compte tenu que les monostables fonctionnent avec des niveaux de tension de 0V à 12V et notre signal d'astable varie de -12V à 12V, donc on a opté pour un transistor monté en commutation pour mettre en forme ces impulsions (voir schéma du circuit donné sur la figure 3.8 ci-dessous et le chronogramme donné sur la figure 3.9 ci-dessous)

Lorsque la tension passe à -12V, le transistor Q1 est bloqué donc la tension en collecteur est à 12V, de même lorsque la tension passe à 12V le transistor Q1 est saturé donc la tension au collecteur bascule à 0V (en fait à $V_{ce SAT}$).

Cependant la LED IR s'allume à -12V ainsi pour générer les impulsions il faut inverser le signal obtenu par le transistor Q1 par un autre transistor Q2 monté en commutation. Ainsi quand la tension est à 0V le transistor est bloqué alors la sortie est à 12V

Maintenant on génère un retard pour garantir que l'échantillonnage du signal R soit effectivement pendant l'émission du rouge. Ce retard est obtenu grâce à un monostable U2 déclenché par le front montant des impulsions du U1.

Pour le front descendant les impulsions sont générées par un autre monostable U3 déclenchant par le front descendant.

Le même processus est réalisé pour le signal de l'infrarouge en utilisant deux autres monostables U4 et U5. Cependant, cette fois ci les deux monostables déclenchent par le front descendant.

Aussi et compte tenu que le LF398 ne fonctionne pas avec des impulsions d'échantillonnage de 0 à 12V donc il est indispensable de limiter cette impulsion à 5V.

La solution proposée est d'utiliser un transistor Q3 monté en commutation et alimenté par 5V pour obtenir le front requis pour l'impulsion d'échantillonnage de l'échantillonneur bloqueur (S/H). On commande alors le transistor Q3 par la sortie inverseuse du monostable U4 pour mettre en forme l'impulsion d'échantillonnage du S/H de la voie Rouge. La même approche est adoptée pour la voie Infrarouge.

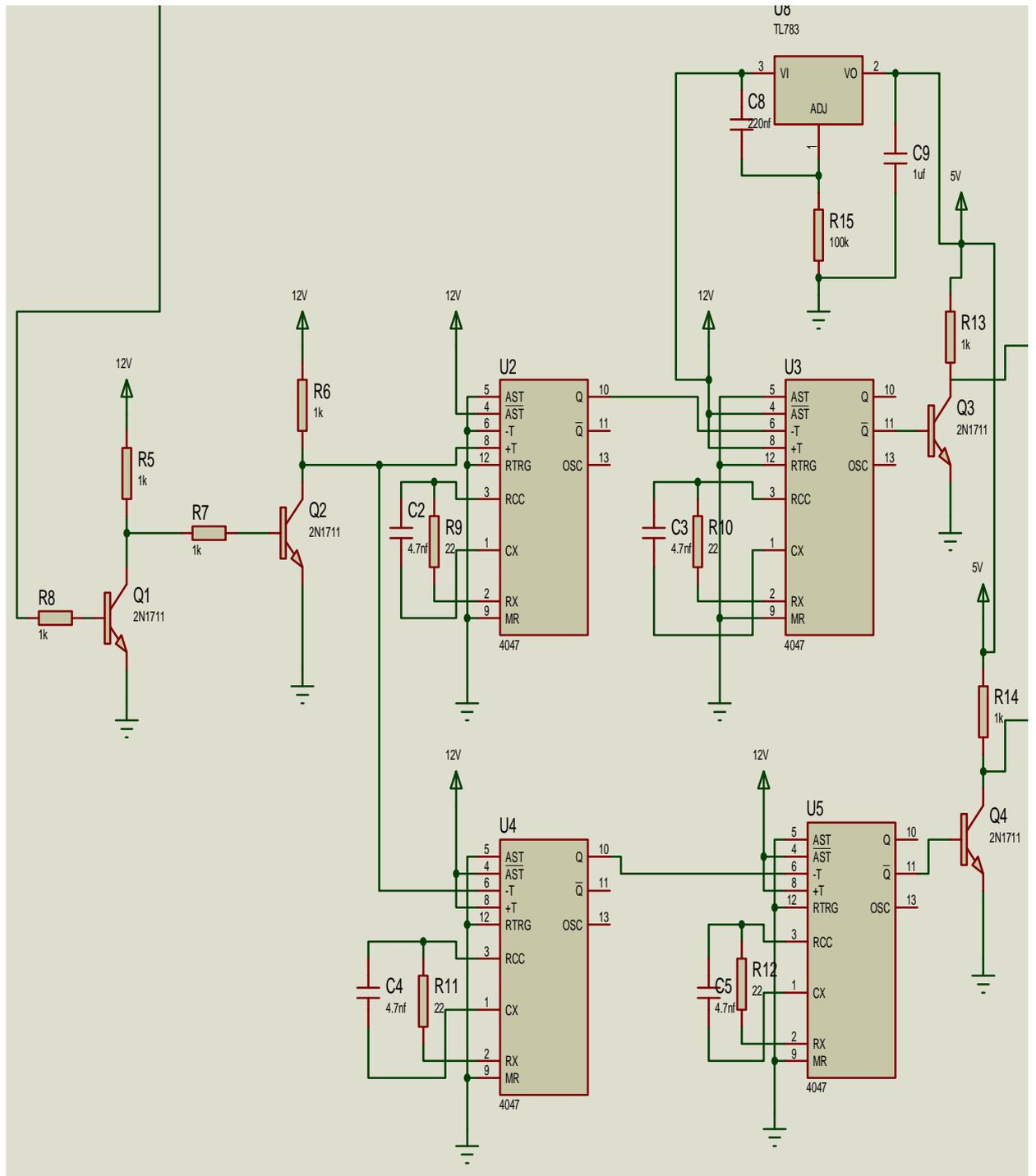


Figure 3.8 : schéma électrique de circuit de génération des impulsions d'échantillonnage.

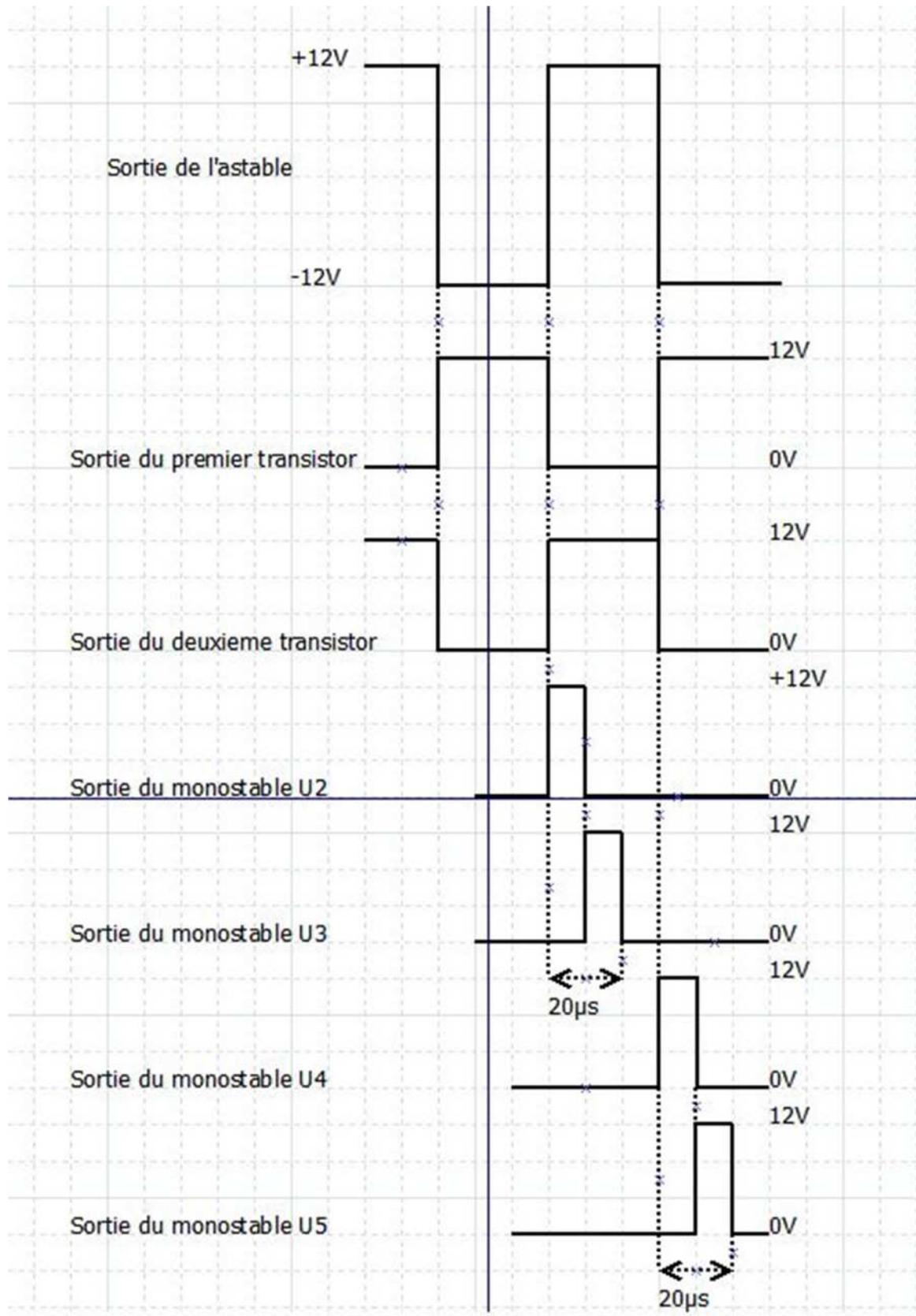


Figure 3.9 : Chronogramme des monostables

3.3.5. Filtrages des signaux PPG :

Selon la bande de fréquence de notre signal PPG : 0.8 à 2 Hz, l'utilisation d'un filtre est nécessaire pour éliminer la gamme de fréquence due à l'échantillonnage et d'autres types de bruits qui peuvent perturber les signaux comme par exemple la fréquence du réseau ou encore le mouvement du patient.

Nous avons utilisé un filtre passe bas de 3^{ème} ordre qui est très sélective de fréquence de coupure de 30 Hz (figure 3.10).

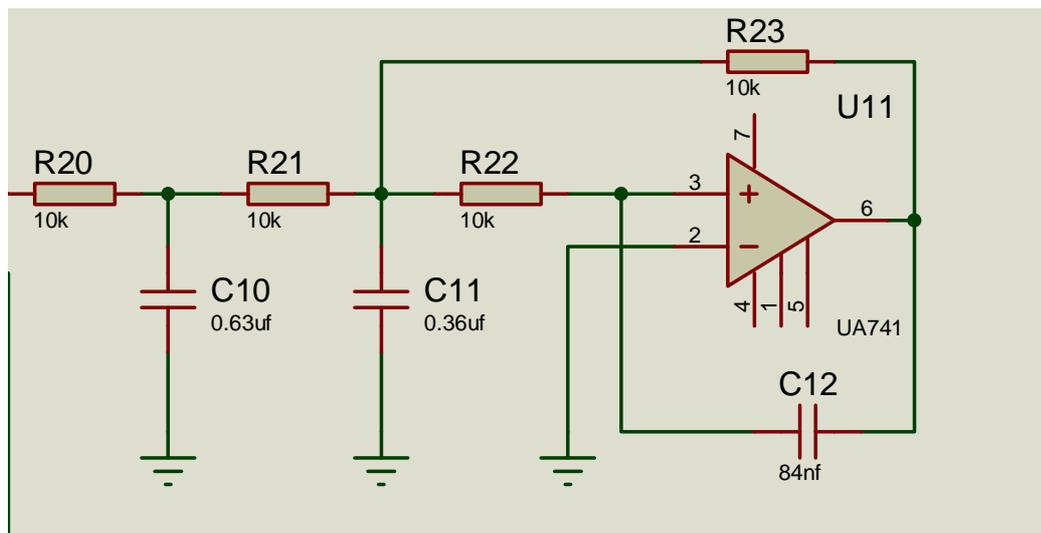


Figure 3.10: schéma électrique du filtre passe bas

Le schéma électrique du dispositif réalisé est donné sur la figure 3.11 ci-dessous. Rappelons aussi qu'une partie du circuit est doublée car il s'agit de la mise en forme de deux signaux PPG. Ainsi, à la sortie de nos amplificateurs, on a nos signaux PPG analogiques mis en forme.

Le but final est loin d'être atteint. Nous avons besoin du signal PPG sur un ordinateur ou un micro-ordinateur pour le calcul de notre saturation en oxygène ou encore pour le traitement du signal PPG. Ceci nous amène à étudier et réaliser une carte pour l'acquisition qui a pour rôle de transformer les signaux analogiques PPG sous forme d'une suite de bits pour l'envoyer sur le PC.

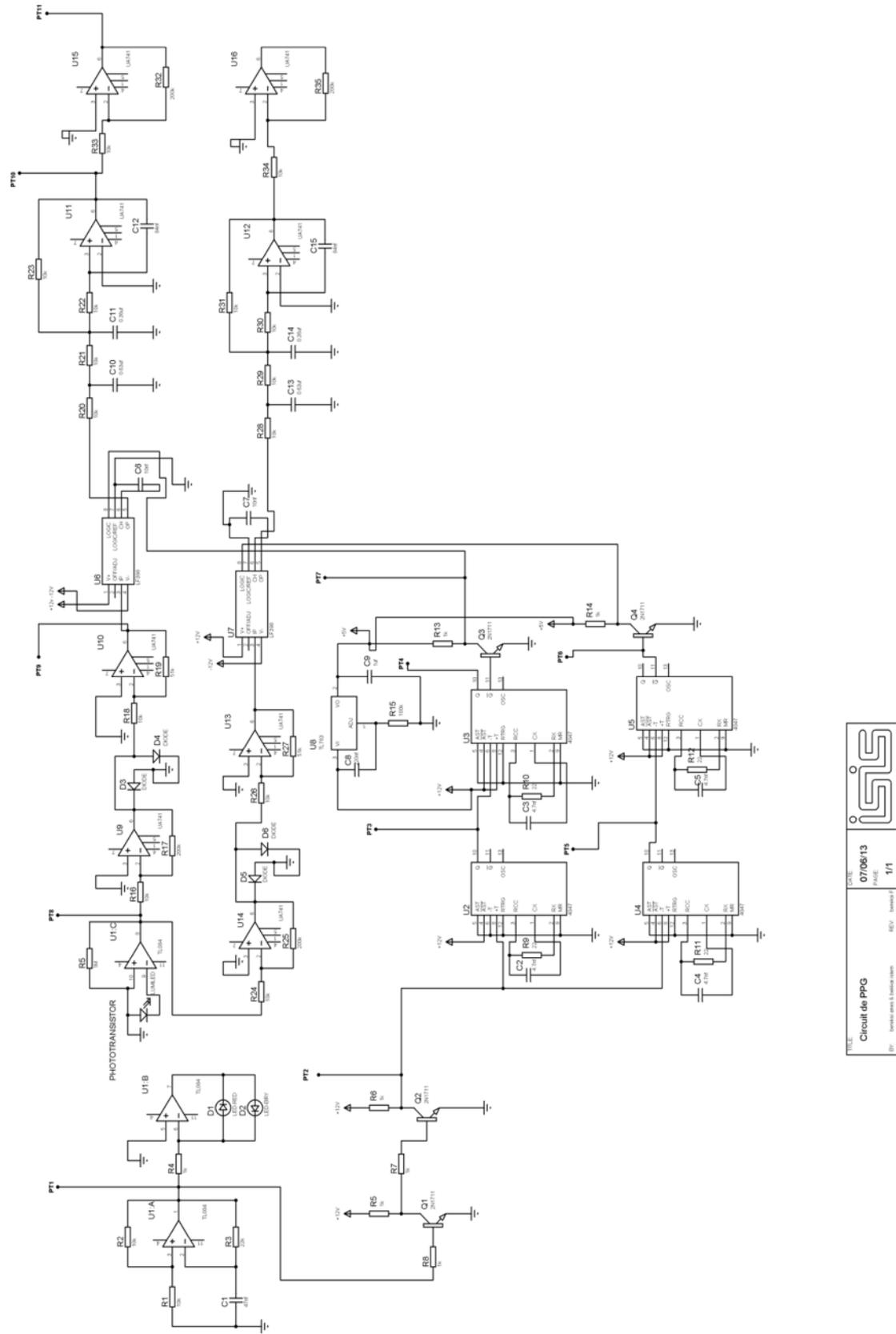


Figure 3.11 : schéma électrique de la mise en forme des signaux PPG

	DATE	07/06/13
	PAGE	1/1
TITRE Circuit de PPG		REV. / Version P
EP :		

3.4. La carte d'acquisition :

Les signaux photopléthysmographiques, une fois détectés et mis en forme, et dans le but de traiter ces signaux de manière numérique et de déterminer la saturation en oxygène une carte d'acquisition a été étudiée, et utilisée.

Cette carte a été initialement développée par les ingénieurs Melle Hassain Fatima Zohra et Melle Belabes Fatima.

La carte est principalement constituée de quatre blocs :

- un multiplexeur analogique (4051)
- un générateur de fréquence de fréquence d'échantillonnage (NE 555),
- un convertisseur analogique-numérique (ADC)
- le port parallèle du PC.

La figure 3.12 ci-dessous illustre le schéma bloc de cette carte d'acquisition.

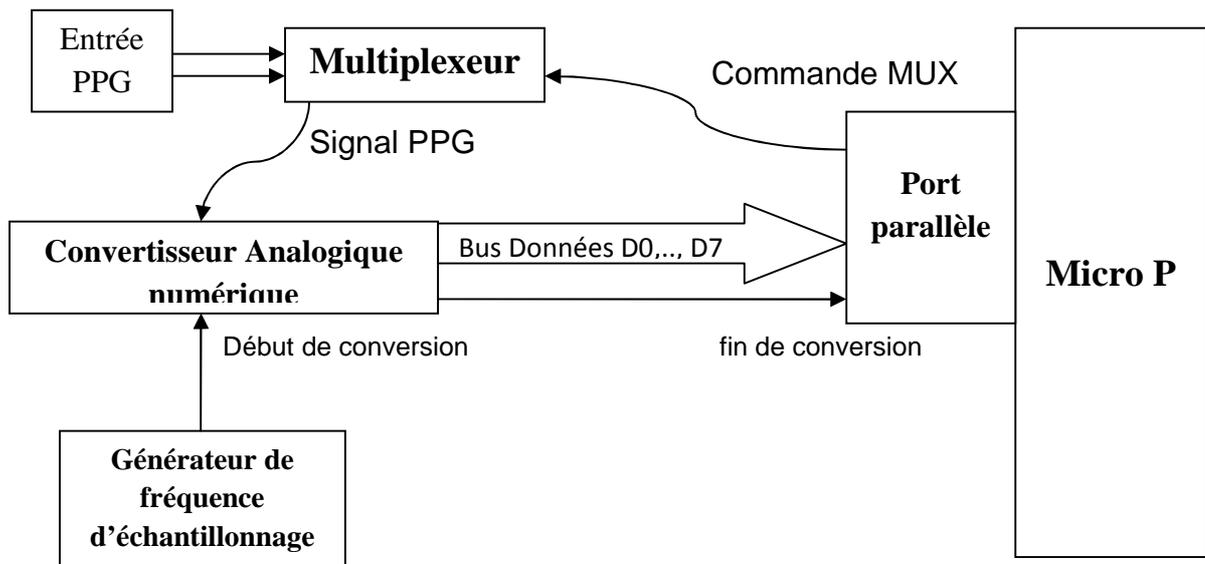


Figure 3.12 : schéma bloc de la carte d'acquisition

3.4.1. Le port parallèle :

Le port parallèle est basé sur une architecture assez ancienne mais très simple à utiliser. Comme son nom l'indique, il fournit, entre autres, 8 broches de données directement utilisables et ne nécessitant pas de circuits d'interfaces supplémentaires pour réaliser des tâches simples. Il a été utilisé pour connecter des imprimantes ce qui justifie les termes utilisés dans l'identification des différentes broches du connecteur DB25 universel.

3.4.1.1. Brochage du port parallèle :

Le port parallèle se présente sous la forme d'un connecteur à 25 broches. Seules 17 broches sont utilisables, les 8 broches restantes sont interconnectées à la masse du PC. Le schéma de la figure 3.13, ci-dessous montre le brochage de ce port.

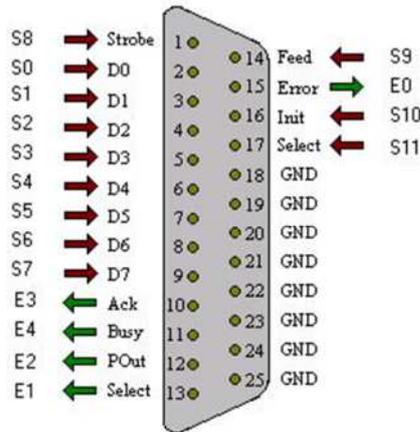


Figure 3.13: brochage du port parallèle

En dehors des 8 broches connectées, à la masse les 17 autres broches peuvent être programmées en entrée /sortie selon leurs fonctions, comme cela est décrit en ci-dessous.

3.4.1.2. Registres de commande :

Ces lignes (17 lignes programmables) sont commandées directement par un bit, dans trois registres différents (registre de données, registre d'états, registre de contrôle). Comme cela est précisé dans le tableau suivant.

Le niveau de repos correspond au niveau de la ligne lorsque le bit dans le registre est à 0, c'est à dire que si le niveau de repos est un le niveau de la ligne et le bit correspondant dans le registre sont inversés.

Registre de données	bit 0	D0
	bit 1	D1
	bit 2	D2
	bit 3	D3
	bit 4	D4
	bit 5	D5
	bit 6	D6
	bit 7	D7

Registre d'état	bit 3	Error
	bit 4	Select
	bit 5	Paper end
	bit 6	Acknowledge
	bit 7	Busy
Registre de contrôle	bit 0	Strobe
	bit 1	Autofeed
	bit 2	Initialize
	bit 3	Select input
	bit 4	Autorisation d'interruption
	bit 5	direction (0 = sortie, 1 = entrée)

Tableau. 1

Le bit 5 n'est bien entendu adressable que sur les ports bidirectionnels. Différentes adresses peuvent exister pour les registres selon le système, le tableau suivant en présente les différentes possibilités (0x signifie que les valeurs sont en hexadécimal) :

port de données	0x956	0x3BC	0x888	0x378	0x632	0x278
port d'état	0x957	0x3BD	0x889	0x379	0x633	0x279
port de contrôle	0x957	0x3BE	0x89A	0x37A	0x634	0x27A

Tableau 2

3.4.2. Le multiplexeur :

En vue de permettre de faire une acquisition de plusieurs grandeurs analogiques en plus des signaux PPG (voie R et Voie IR) après leurs mis en formes, un multiplexeur 8 entrées/une sortie est utilisé. C'est le multiplexeur de la famille CMOS 4051 qui est utilisé car il est bien placé pour l'aiguillage des signaux variable de faible niveau. C'est un multiplexeur à 8 entrées, dont 3 lignes d'adresse.

Ces lignes d'adresse ou de sélection définissent la donnée à la borne de sortie du multiplexeur. Ces lignes d'adresse seront commandées via le port parallèle du PC.

En utilisant les lignes (autofeed, strobe, int) du port parallèle voir figure 3.14 ci-dessous.

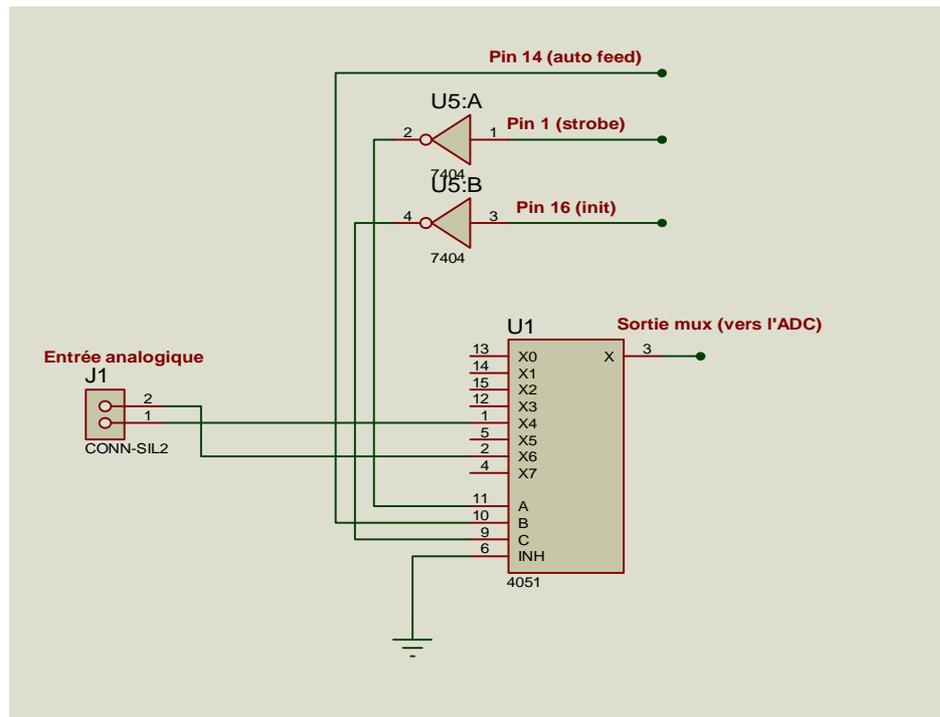


Figure 3.14 : la configuration du multiplexeur

3.4.3. Le convertisseur analogique- numérique : ADC 0804

Le signal issu du multiplexeur est toujours sous forme analogique. Un convertisseur sera chargé de le numériser pour le rendre sous la forme de suite de bits.

Ainsi un ADC0804 est utilisé pour cette fonction. Il fonctionne sur le principe des convertisseurs à approximations successives à sortie octale (8 bits de sortie). Il est configuré en mode unipolaire (borne (Vin-) à la masse) référencé à la tension de 2.5V (borne 9 : Vref/2 avec une fréquence d'échantillonnage générée à partir d'un circuit générateur de fréquence d'échantillonnage. En fait, ce circuit est constitué par un astable, et un monostable. L'astable permet de générer le signal d'horloge correspond à la fréquence d'échantillonnage et le monostable déclenché par ce signal, permet de générer l'impulsions de début de conversion (WR de l'ADC) (voir Figure 3.15)

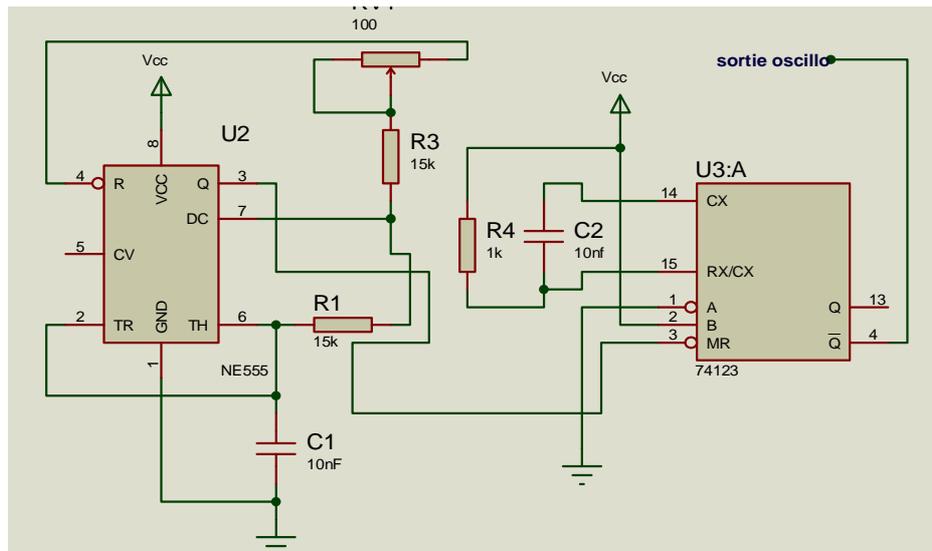


Figure 3.15 : génération d'impulsion de conversion \overline{WR}

Le timer NE555 configuré en astable est utilisé pour générer le signal d'horloge. La fréquence qu'il peut générer varie d'une valeur minimale à une valeur maximale dépendant de la valeur du potentiomètre P. cette configuration a été délibérément choisie pour permettre de varier la fréquence d'horloge.

Vu que la fréquence est variable, elle va nous permettre de fixer la fréquence d'échantillonnage de notre signal. Si la fréquence maximale utile de la donnée est f_{max} , alors il suffit de fixer la fréquence de l'oscillateur à $F \geq 2 * f_{max}$ pour respecter la condition de SHANNON.

Cependant pour lancer la conversion, c'est-à-dire générer l'impulsion de début de conversion (\overline{WR}) de l'ADC, un monostable est utilisé. Il s'agit du 74123. Il est configuré pour être déclenché par un front descendant du signal d'horloge et de générer une impulsion logique (0) de durée fixé par R4 C2.

Une fois la conversion terminée, l'ADC signale cet état en générant une impulsion connue par impulsion de fin de conversion (borne 5 : INTR). Cette impulsion est transmise via la ligne ERROR (borne 15) du port parallèle au PC pour signaler la fin de conversion. Cependant cette n'est pas adaptée à la lecture pour le processeur du PC. Ainsi, elle est mise en forme via un inverseur et un monostable pour qu'à son changement de niveau il puisse produire une impulsion de durée $T = 0.45 * R7C4$ fixée par la résistance R7 et la capacité C4). La sortie inversé du monostable \overline{Q} est reliée alors à la ligne \overline{ERROR} . Le chronogramme des signaux, illustré sur la figure 3.17 ci-dessous, apporte beaucoup plus de précision.

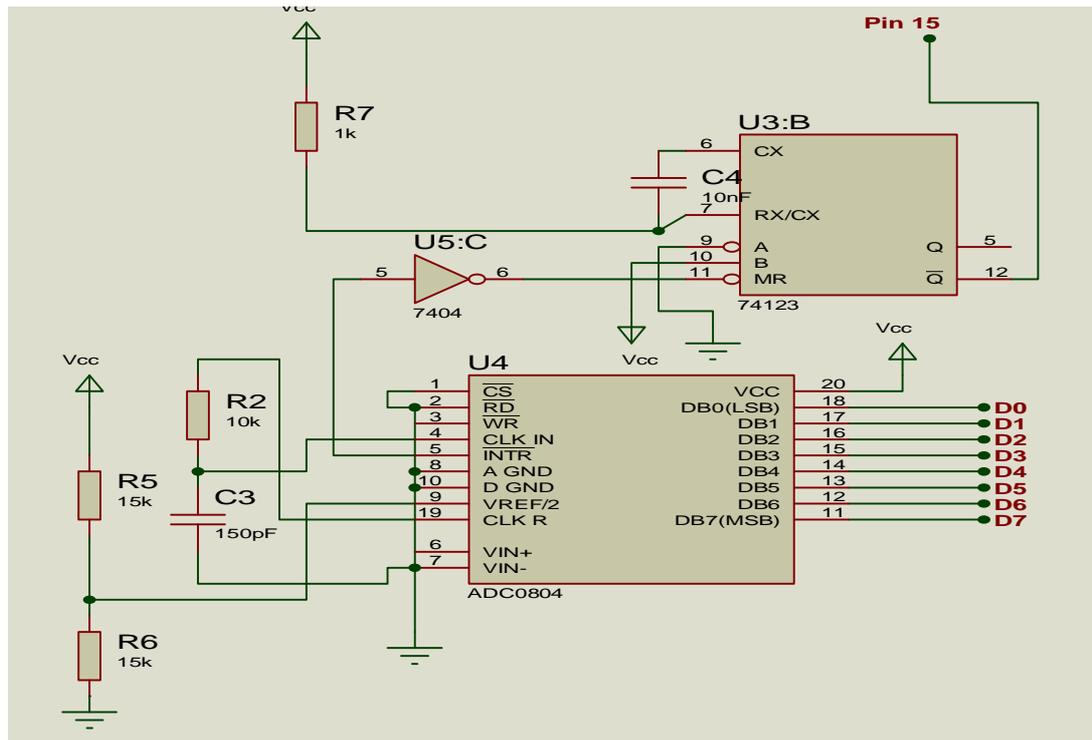


Figure 3.16 : configuration de l'ADC0804

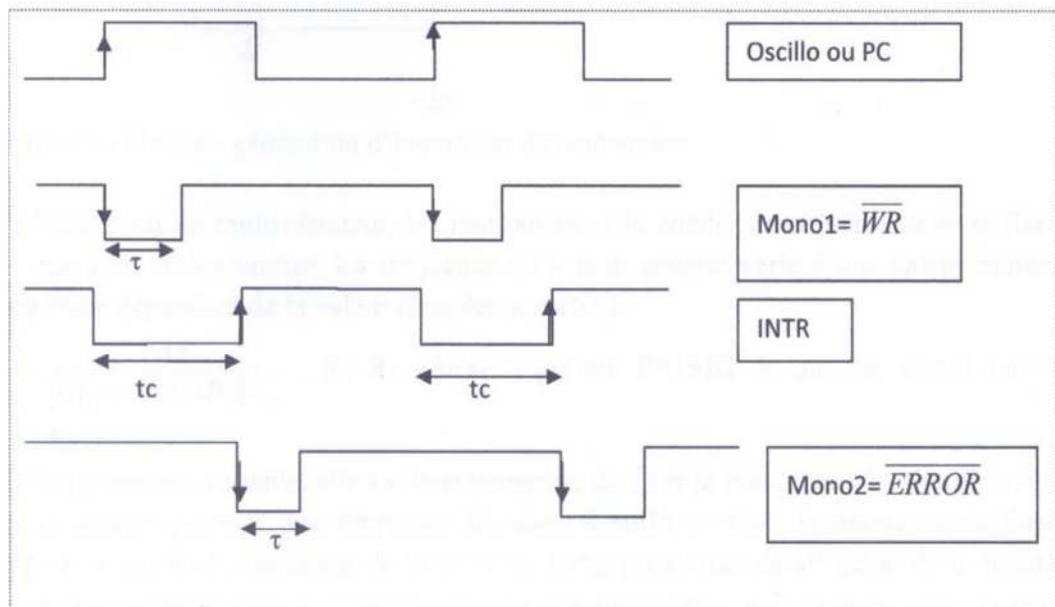


Figure 3.17 : chronogramme des signaux : ADC (t_c : temps de conversion, mono : monostable)

Les données digitales (sorties D0 à D7 de l'ADC) sont directement appliquées aux lignes (D0 à D7 bornes 2 à 9) du registre de données du port parallèle programmé en entrée.

Le schéma électrique global de la carte est illustré sur la figure 3.18 :

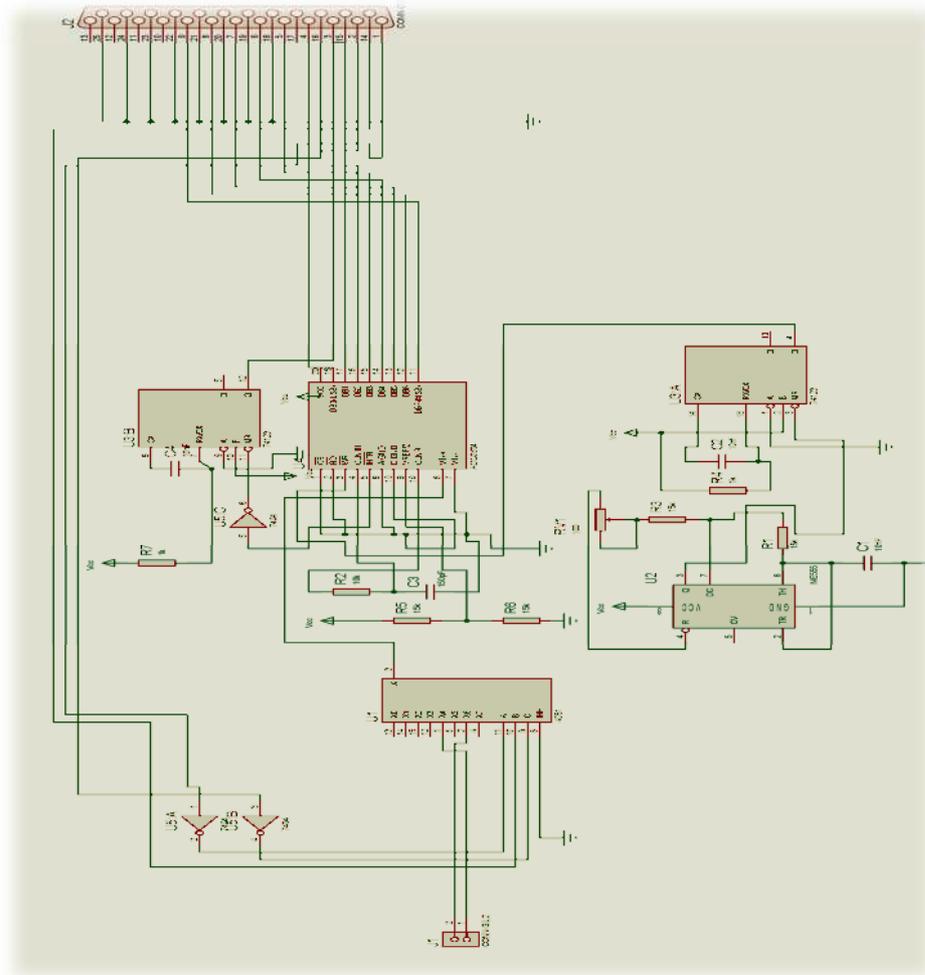


Figure 3.18 : schéma électrique de la carte d'acquisition étudiée

3.5. Conclusion :

A travers ce chapitre les différents circuits qui constituent le dispositif réalisé ont été étudiés.

A travers cette étude, illustrée par des signaux et chronogrammes, beaucoup d'aspects pratiques de conception, du capteur, passant par la mise en forme, jusqu'à l'acquisition ont été mis en exergue.

Toutefois bien d'autres aspects pratiques n'ont pas été soulignés, comme par exemple :

- Les problèmes de qualité de réalisations du circuit imprimé, ou il fallait parfois refaire la carte plusieurs fois.
- L'exploitation pour la première fois du logiciel Proteus de réalisation et de conception des circuits imprimés.

Pour ne citer que ceux-là.

Dans le chapitre suivant les différentes mesures réalisées sur le dispositif seront présentées.