

الجمهورية الجزائرية الديمقراطية الشعبية

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم العالي و البحث العلمي

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

جامعة أبي بكر بلقايد- تلمسان  
Université Abou Bekr Belkaïd- Tlemcen –  
Faculté de TECHNOLOGIE

Ecole Nationale Supérieure de  
l'Electronique et de ses Applications  
Cergy-Pontoise Paris



## MEMOIRE

Présenté pour l'obtention du **diplôme** de **MASTER**

**En** : Télécommunications

**Spécialité** : Réseaux et Télécommunications

**Par** : **KHELIL Hadjer Nihel**

### **ETUDE ET CONCEPTION D'UN SYNTHETISEUR DE FREQUENCES [3,4-3,8] GHz POUR LES COMMUNICATIONS MOBILES 5G**

Soutenue, le 30 /06 /2021, devant le jury composé de :

|                         |                           |                             |                      |
|-------------------------|---------------------------|-----------------------------|----------------------|
| FEHAM Mohammed          | Professeur                | Université de Tlemcen       | Président de jury    |
| KAMECHE Samir           | Professeur                | Université de Tlemcen       | Directeur de mémoire |
| OUSLIMANI Achour        | Professeur                | ENSEA, Cergy-Pontoise Paris | Co-encadreur         |
| IRID Sidi Mohammed HADJ | Maitre de conférences "A" | Université de Tlemcen       | Examineur            |

*Année universitaire 2020/2021*

# Dédicaces

*Je dédie ce projet de fin d'études aux personnes les plus chers à mon cœur :*

## **Mes très chers parents Mounir et Fatiha**

*Mon papa Mounir, l'homme de ma vie pour son soutien et son encouragement durant tout le long de mon cursus scolaire.*

*Ma mère Fatiha, mon exemple, la source de mes forces et de mon bonheur.*

*Pour toutes vos patiences et vos sacrifices durant ces années.*

*Pour avoir été toujours à mes côtés et m'avoir poussé le plus loin possible.*

*Pour toute l'affection et le soutien moral que m'avez offert.*

*Je ne saurai vous remercier.*

*Que dieu le tout puissant vous accorde la santé, le bonheur, et une longue vie*

## **Ma très chère tante Badia**

*Ma deuxième mère, pour sa présence permanente à mes côtés, son dévouement, sa gentillesse et son soutien.*

*Que dieu te garde en bonne santé et te garde toujours auprès de moi.*

## **Mes sœurs Nesrine et Yasmine**

## **Mes frères Abdeslam et Mortada**

## **Mes belles sœurs Lamia et Nihel et beaux-frères Sofiane et Amine**

*Pour avoir toujours cru en moi, aidé, encouragé sans cesse.*

*Pour tous ce que vous m'avez donné et appris durant toutes ces années.*

*J'ai de la chance de vous avoir à mes côtés.*

## **Mes neveux et nièces Nizar, Younes, Ziyed, Meriem, Neyla, Wissem, Ghina et Yousra**

*En leur souhaitant à tous de la réussite dans leur vie.*

## **Ma très chère tante Mama pour sa présence permanente et son soutien.**

*Ma très chère Souhila une meilleure amie et une sœur qui occupe une place spéciale dans mon cœur avec qui j'ai partagé et traversé toute ma vie et toutes ces longues années d'études je la remercie pour tout, je la remercie aussi pour sa présence au quotidien auprès de moi.*

*Ma très chère Ikram ma source de joie, qui m'as épaulé et guidé dans ces cinq années universitaires, une personne très importante dans ma vie, je la remercie d'avoir été la et de m'avoir écouté.*

*Ma très chère Intissar qui a été présente durant ces dernières années par son soutien et son encouragement et tout ce qu'elle a fait pour moi, une personne en or, je ne saurai la remercier pour tout ce qu'elle a fait.*

*En particulier mes très chères Cherifa, Lola, Hideyet, Kawtar, Amel, Asmaa, Chaimaa, Wassila et toute ma famille, tantes, oncles, cousines, cousins ainsi que mes camarades de promotion*

*Pour la bonne ambiance qu'ils m'ont offert. Je les remercie pour leur présence indispensable.*

## **Toute mon équipe de Volley-ball Renaissance en particulier Rachida et Mourad**

*Merci pour vos conseils, orientations et écoute.*

**Nihel**

## *Résumé*

La 5G est la cinquième génération des standards pour la téléphonie mobile, elle succède à la quatrième génération, appelée 4G, et prolonge l'exploitation technologique LTE.

La croissance du nombre d'appareils connectés via différents réseaux a mené à réfléchir sur la stratégie d'intégrer plusieurs technologies au sein d'un seul appareil communicant, c'est pourquoi la 5G prévoit l'intégration des bandes ultra hautes fréquences. Toutefois, la radio qui est en réalité, le moyen pour communiquer toutes les informations, est au cœur de tout émetteur-récepteur sans fil où le synthétiseur de fréquences à boucles à verrouillage de phase (PLL) en fait sa principale partie intégrante.

Ce travail de projet de fin d'études du Master 2 est donc centré sur la conception et la réalisation d'une synthèse de la bande de fréquence [3,4-3,8] GHz qui sera déployée par la norme 5G dont l'usage est destiné aux émetteurs-récepteurs 5G. La puce ADF4106, conçue et commercialisée par la compagnie 'Analog Devices' constitue la pièce maitresse du modèle proposé. Une technique d'optimisation des paramètres de la bande de boucle et de la marge de phase est employée afin d'assurer une marge de tolérance au courant de fuite généré par la pompe de charge mais également pour garantir une bonne performance du bruit de phase, des raies de référence, du RMS Jitter et du temps d'acquisition.

**Mots clés :** Conception, réalisation, PLL, synthétiseur de fréquences, ADF4106, 5G, bande de boucle, marge de phase, courant de fuite.

## *Summary*

5G is the fifth generation of standards for mobile telephony; it succeeds the fourth generation, called 4G, and extends the use of LTE technology.

The growth in the number of devices connected through different networks has led to thinking about the strategy of integrating multiple technologies into a single communicating device, which is why 5G provides for the integration of ultra-high frequency bands. However, the radio, which is actually the medium for communicating all information, is at the heart of any wireless transceiver where the Phase Locked Loop (PLL) frequency synthesizer makes it its main integral part.

This end-of-studies project work for Master 2 is therefore focused on the design and production of a synthesis of the [3.4-3.8] GHz frequency band which will be deployed by the 5G standard, including intended for 5G transceivers. The ADF4106 chip, designed and marketed by the company "Analog Devices" is the centerpiece of the proposed model. A technique for optimizing the parameters of the loop band and of the phase margin is used in order to ensure a tolerance margin for the leakage current generated by the charge pump but also to guarantee a good performance of the phase noise, reference lines, RMS Jitter and acquisition time.

**Keywords:** Design, production, PLL, frequency synthesizer, ADF4106, 5G, loop band, phase margin, leakage current.

## ملخص

5G هو الجيل الخامس من معايير الهاتف المحمول ، وهو يخلف الجيل الرابع ، المسمى G4 ، ويمتد إلى استخدام تقنية

.LTE

أدى النمو في عدد الأجهزة المتصلة عبر شبكات مختلفة إلى التفكير في استراتيجيات دمج تقنيات متعددة في جهاز اتصال واحد ، وهذا هو السبب في أن G5 توفر تكامل نطاقات التردد الفائت. ومع ذلك ، فإن الراديو ، الذي هو في الواقع الوسيلة لتوصيل جميع المعلومات ، هو في قلب أي جهاز إرسال واستقبال لاسلكي حيث يجعله مُركب التردد ذو الحلقة المغلقة (PLL) جزءاً لا يتجزأ منه.

يركز مشروع نهاية الدراسات هذا للماجستير 2 على تصميم وإنتاج توليفة من نطاق تردد [3.8-3.4] جيجاهرتز والذي سيتم نشره بواسطة معيار G5 ، بما في ذلك المقصود لأجهزة الإرسال والاستقبال 5G. تعتبر شريحة ADF4106 ، التي تم تصميمها وتسويقها من قبل شركة "Analog Devices" ، حجر الزاوية في النموذج المقترح. يتم استخدام تقنية لتحسين معاملات نطاق الحلقة وهامش الطور من أجل ضمان هامش تحمل لتيار التسرب الناتج عن مضخة الشحن ولكن أيضاً لضمان أداء جيد لضوضاء الطور والخطوط المرجعية و RMS Jitter ووقت الاكتساب.

**كلمات المفتاح:** تصميم، تحقيق، PLL، متصفح التردد، ADF4106، 5G، نطاق الحلقة، هامش الطور، تيار التسرب.

# **Remerciements**

*On dit souvent que le trajet est aussi important que la destination. Les cinq années de maîtrise nous ont permis de bien comprendre la signification de cette phrase toute simple. Ce parcours, en effet ne s'est pas réalisé sans défis et sans soulever de nombreuses questions pour lesquelles les réponses nécessitant de longues heures de travail.*

*Je tiens à remercier en premier Dieu tout puissant de m'avoir donné la volonté et le courage de percer et d'aboutir dans mes études.*

*Je voudrais en second lieu remercier, mon directeur de mémoire **M. KAMECHE Samir**, Professeur au département de télécommunications à la faculté de technologie de l'université de Tlemcen, pour sa patience, sa disponibilité et surtout ses judicieux conseils, qui ont contribué à alimenter ma réflexion, je le remercie pour m'avoir guidé. Qu'il retrouve dans ce rapport le témoignage de ma gratitude et mon respect.*

*Je remercie également, mon co-encadreur **M. OUSLIMANI Achour**, Professeur à l'école ENSEA de Cergy-Pontoise Paris, de m'avoir fait confiance et donné la chance de faire cette conception en collaboration avec l'ENSEA. Veuillez agréer mes profonds respects.*

*J'exprime mes vifs remerciements à **M. FEHAM Mohammed**, Professeur au département de télécommunications à la faculté de technologie de l'université de Tlemcen, qui m'a fait l'honneur de présider le jury de notre soutenance.*

*Mes remerciements à **M. IRID Sidi Mohammed Hadj**, Maître de Conférences A au département de télécommunications à la faculté de technologie, université de Tlemcen, qui m'a fait l'honneur d'examiner ce travail.*

*Et enfin mes sincères remerciements à tous les professeurs du département de télécommunication de la faculté de technologie **ABOU BEKR BELKAID**, qui nous m'ont suivis le long de mes études ainsi que tous les étudiants de notre promotion.*

*J'adresse nos remerciements aussi aux personnes qui m'ont apporté leur aide et qui ont contribué à l'élaboration de ce mémoire ainsi qu'à la réussite de cette formidable année universitaire.*

*Mes dernières pensées iront à ma famille, frères, sœurs et tante mais surtout à mes parents pour tous les sacrifices qu'ils ont consentis pour me permettre de suivre mes études dans les meilleures conditions possibles et n'avoir jamais cessé de m'encourager.*

# Table des matières

|                            |     |
|----------------------------|-----|
| Dédicaces.....             | i   |
| Résumé.....                | ii  |
| Summary.....               | iii |
| ملخص.....                  | iv  |
| Remerciements.....         | v   |
| Table des matières.....    | vi  |
| Glossaire.....             | ix  |
| Liste des figures.....     | xiv |
| Liste des tableaux.....    | xvi |
| Introduction Générale..... | 2   |

## Chapitre I : Évolution des standards des réseaux mobiles

|   |    |
|---|----|
| I. Introduction.....                                      | 5  |
| I.2 Communication sans fil.....                           | 6  |
| I.2.1 La première génération '1G'.....                    | 6  |
| A. Standards qui ont marqués la 1G.....                   | 6  |
| B. Fin de l'ère de la 1G.....                             | 7  |
| I.2.2 Naissance de la deuxième génération '2G'.....       | 7  |
| A. Caractéristiques du réseau GSM.....                    | 7  |
| A.1 Allocation dynamique des fréquences.....              | 7  |
| A.2 Techniques de transmission entre la BSS et la MS..... | 8  |
| A.3 Modulation.....                                       | 8  |
| A.4 Débit de transmission de données.....                 | 9  |
| A.5 Différence entre le GSM'900 et le DCS'1800.....       | 9  |
| B. Architecture du réseau GSM.....                        | 10 |
| C. Evolution du réseau GSM.....                           | 11 |
| C.1 L'accès à internet à partir du terminal mobile.....   | 11 |
| C.2 L'évolution de la 2G.....                             | 11 |
| I.2.3 La troisième génération '3G'.....                   | 12 |
| A. Accès multiple et duplex.....                          | 13 |
| B. Bandes de fréquences allouées au réseau 3G.....        | 14 |
| C. L'architecture de la 3G.....                           | 14 |

|       |  |    |
|-------|--|----|
| C.1   | Le réseau d'accès.....                                       | 15 |
| C.2   | Le réseau cœur.....  | 15 |
| D.    | Débit de transmission.....                                   | 15 |
| E.    | Les standards développés dans la 3G.....                     | 16 |
| E.1   | Le système radio cellulaire HSDPA.....                       | 16 |
| E.2   | Le système radio cellulaire HSUPA.....                       | 16 |
| F.    | Latence.....   | 16 |
| I.2.4 | La quatrième génération 4G' .....                            | 16 |
| A.    | Mode de duplexage utilisé.....                               | 17 |
| A.1   | Nouvelles bandes de fréquences attribuées au réseau LTE..... | 17 |
| B.    | Architecture du réseau 4G.....                               | 18 |
| C.    | Techniques d'accès.....                                      | 19 |
| D.    | Evolution du réseau LTE.....                                 | 20 |
| D.1   | Long Term Evolution-Advanced.....                            | 20 |
| D.2   | LTE-Advanced pro.....  | 21 |
| I.2.5 | La cinquième génération '5G.....                             | 22 |
| A.    | Les différents usages qui caractérisent la 5G.....           | 22 |
| B.    | Principaux défis de la 5G.....                               | 23 |
| C.    | Bandes de fréquences.....                                    | 24 |
| D.    | Les 3,5 GHz la bande cœur de la 5G.....                      | 25 |
| E.    | Architecture de fonctionnement.....                          | 25 |
| I.3   | Conclusion.....  | 26 |
|       | Références Bibliographique du chapitre 1.....                | 28 |

## **Chapitre II : Etude théorique de la synthèse de fréquence à PLL**

|        |  |    |
|--------|--|----|
| II.1   | Introduction.....  | 33 |
| II.2   | La synthèse de fréquence.....                                      | 33 |
| II.3   | Caractéristiques Fondamentales des synthétiseurs de fréquence..... | 33 |
| II.3.1 | Les différents types de synthétiseurs.....                         | 35 |
| II.4   | Synthèse indirecte (avec PLL) .....                                | 35 |
| II.4.1 | Synthétiseur de fréquences à division entière.....                 | 35 |
| II.5   | Fonctionnement de chaque bloc du synthétiseur de fréquences.....   | 37 |
| II.5.1 | L'oscillateur de référence .....                                   | 37 |
| II.5.2 | Les Diviseurs de fréquence (R) et (N) .....                        | 37 |
| A.     | Pré-diviseur double module.....                                    | 39 |
| II.5.3 | Le Comparateur de phase-fréquence (PFD) .....                      | 39 |

|        |   |    |
|--------|---|----|
| II.5.4 | La pompe de charge (CP) .....                                 | 41 |
| A.     | Courant de fuite.....   | 42 |
| II.5.5 | Le Filtre de boucle (LF) .....                                | 42 |
| A.     | Choix du filtre.....  | 43 |
| A.1    | Filtre de premier ordre.....                                  | 43 |
| A.2    | Filtre du deuxième ordre.....                                 | 43 |
| A.3    | Filtre du troisième ordre.....                                | 44 |
| II.5.6 | L'oscillateur commandé en tension (VCO) .....                 | 45 |
| II.6   | Le modèle linéaire des boucles à verrouillage de phase.....   | 46 |
| II.6.1 | Fonctions de transfert de la PLL.....                         | 46 |
| II.6.2 | Choix de la bande de boucle et de la marge de phase.....      | 47 |
| A.     | La bande de boucle.....                                       | 47 |
| B.     | La marge de phase.....  | 48 |
| II.7   | Bruit de phase dans les synthétiseurs de fréquence à PLL..... | 48 |
| II.7.1 | Bruit du cristal de référence.....                            | 49 |
| II.7.2 | Bruit de détecteur de phase.....                              | 50 |
| II.7.3 | Bruit de phase dans le VCO.....                               | 50 |
| II.7.4 | Bruit généré dans les résistances.....                        | 50 |
| II.8   | Conclusion.....   | 51 |
|        | Références Bibliographiques du chapitre 2.....                | 52 |

### **Chapitre III : Résultats et Interprétations**

|         |   |    |
|---------|---|----|
| III.1   | Introduction.....   | 55 |
| III.1.1 | Travaux liés aux synthétiseurs traitant le paramètre du courant de fuite..... | 55 |
| III.1.2 | Travaux récents liés aux synthétiseurs pour des applications 5G.....          | 55 |
| III.2   | Présentation générale de logiciel ADIsimPLL.....                              | 56 |
| III.3   | Synthétiseur de fréquence pour les communications radio mobiles 5G.....       | 57 |
| III.4   | Calcul du filtre.....   | 58 |
| II.4.1  | Détermination du courant de fuite tolérable par le synthétiseur.....          | 60 |
| III.5   | Les réponses fréquentielles de la boucle.....                                 | 60 |
| III.5.1 | Réponse de la boucle ouverte.....   | 60 |
| III.5.2 | Réponse de la boucle fermée.....  | 61 |
| III.5.3 | Simulation du bruit de phase à la sortie du synthétiseur de fréquence.....    | 62 |
| III.5.4 | La réponse de l'erreur de la boucle.....                                      | 62 |
| III.5.5 | Leakage spurs.....  | 63 |

|         |  |    |
|---------|--|----|
| III.6   | La réponse temporelle.....                                     | 63 |
| III.6.1 | Comparateur de phase-fréquence.....                            | 63 |
| III.6.2 | Simulation de l'erreur de phase à la sortie de la PLL.....     | 63 |
| III.6.3 | Simulation de l'erreur de fréquence à la sortie de la PLL..... | 64 |
| III.6.4 | Réponse temporelle de la PLL lors d'un handover.....           | 64 |
| III.7   | Conclusion.....  | 65 |
|         | Références bibliographiques du chapitre 3.....                 | 66 |
|         | Conclusion générale.....                                       | 69 |

## Sigles et abréviations

|             |  |
|-------------|--|
| <b>1G</b>   | <b>1<sup>ère</sup> Génération</b>                    |
| <b>2G</b>   | <b>2<sup>ème</sup> Génération</b>                    |
| <b>3G</b>   | <b>3<sup>ème</sup> Génération</b>                    |
| <b>3GPP</b> | <b>3<sup>rd</sup> Generation Partnership Project</b> |
| <b>4G</b>   | <b>4<sup>ème</sup> Génération</b>                    |

### **A**

|             |                                     |
|-------------|-------------------------------------|
| <b>AM</b>   | <b>Amplitude Modulation-</b>        |
| <b>AMPS</b> | <b>Advanced Mobile Phone System</b> |
| <b>APLL</b> | <b>Analog Phase Locked Loop-</b>    |

### **B**

|            |                                |
|------------|--------------------------------|
| <b>BLU</b> | <b>Bande Latéral Unique</b>    |
| <b>BSC</b> | <b>Base Station Controller</b> |
| <b>BSS</b> | <b>Base Station Subsystem</b>  |
| <b>BTS</b> | <b>Base Tranceiver Station</b> |

### **C**

|             |   |
|-------------|---|
| <b>CAMR</b> | <b>Conférence Administrative Mondiale des Radiofréquences</b> |
| <b>CATV</b> | <b>Community Antenna TeleVision</b>                           |
| <b>CDMA</b> | <b>Code Division Multiple Access</b>                          |
| <b>CN</b>   | <b>Core Network</b>   |
| <b>CNA</b>  | <b>Convertisseur Numérique Analogique</b>                     |
| <b>CP</b>   | <b>Charge Pump</b>  |

### **D**

|            |                                     |
|------------|-------------------------------------|
| <b>DCS</b> | <b>Digital Communication System</b> |
|------------|-------------------------------------|

### **E**

|             |  |
|-------------|--|
| <b>EDGE</b> | <b>Enhanced Data for GSM Evolution</b> |
|-------------|--|

|                |  |
|----------------|--|
| <b>EGPRS</b>   | <b>Enhanced GPRS</b>                                     |
| <b>EPS</b>     | <b>Evolved Packet System</b>                             |
| <b>E-UTRAN</b> | <b>Evolved-Universal Terrestrial Radio Acces Network</b> |

## **F**

|             |   |
|-------------|---|
| <b>FDD</b>  | <b>Frequency Division Duplex</b>          |
| <b>FDMA</b> | <b>Frequency Division Multiple Access</b> |
| <b>FET</b>  | <b>Field Effect Transistor</b>            |
| <b>FM</b>   | <b>Frequency Modulation</b>               |

## **G**

|             |   |
|-------------|---|
| <b>GGSN</b> | <b>Getway GPRS Support Node</b>               |
| <b>GMSK</b> | <b>Gaussian Minimum Shift Keying</b>          |
| <b>GSM</b>  | <b>Global System for Mobile communication</b> |
| <b>GPRS</b> | <b>Global Packet Radio Service</b>            |

## **H**

|                |   |
|----------------|---|
| <b>HLR</b>     | <b>Home Location Register</b>             |
| <b>HSCSD</b>   | <b>High Speed Circuit Switched Data</b>   |
| <b>HSDPA</b>   | <b>High Speed Downlink Packet Access</b>  |
| <b>HS-DSCH</b> | <b>High Speed Downlink Shared Channel</b> |
| <b>HSUPA</b>   | <b>High Speed Uplink Packet Access</b>    |

## **I**

|                 |   |
|-----------------|---|
| <b>IEEE</b>     | <b>Institute of Electrical and Electronics Engineers</b>  |
| <b>IMT-2000</b> | <b>International Mobile Telecommunication system 2000</b> |
| <b>IoT</b>      | <b>Internet of Things</b>                                 |
| <b>IP</b>       | <b>Internet Protocol</b>                                  |

## **L**

|             |                           |
|-------------|---------------------------|
| <b>LANS</b> | <b>Local Area Network</b> |
| <b>LF</b>   | <b>Loop Filtre</b>        |
| <b>LO</b>   | <b>Local Oscillator</b>   |

**LTE** Long Term Evolution

## **M**

**MMS** Multimedia Message Service

**MIMO** Multiple-Input Multiple-Output

**MS** Mobile Station

**MSC** Mobile service Switching Center

## **N**

**NMT** Nordic Mobile Telephone System

**NOR** Not OR

**NSS** Network Sub-System

## **O**

**OFDM** Orthogonal Frequency Division Multiplexing

**OFDMA** Orthogonal Frequency Division Multiple Access

**OSS** Operation Sub-System

## **P**

**PFD** Phase Frequency Detector

**PN** Phase Noise

**PI** Proportionnel Intégral

**PLL** Phase Locked Loop

**PSK** Phase Shift Keying

## **Q**

**QAM** Quadrature Amplitude Modulation

**QPSK** Quadrature Phase Shift Keying

## **R**

**RF** Radio Frequency

**RMS** Root Mean Square

|            |                                 |
|------------|---------------------------------|
| <b>RNC</b> | <b>Radio Network Controller</b> |
| <b>RNS</b> | <b>Radio Network Sub-system</b> |

## **S**

|                |  |
|----------------|--|
| <b>SC-FDMA</b> | <b>Single Carrier - Frequency Division Multiple Access</b> |
| <b>SDR</b>     | <b>Software Defined Radio</b>                              |
| <b>SGSN</b>    | <b>Serving GPRS Support Node</b>                           |
| <b>SNR</b>     | <b>Signal-to-Noise Ratio</b>                               |
| <b>SMS</b>     | <b>Short Message Service</b>                               |
| <b>SSB</b>     | <b>Single Side Band</b>                                    |
| <b>SSPLL</b>   | <b>Sub-Sampling Phase Locked Loop</b>                      |

## **T**

|             |   |
|-------------|---|
| <b>TACS</b> | <b>Total Access Communication System</b>          |
| <b>TCXO</b> | <b>Temperature Compensated Crystal Oscillator</b> |
| <b>TCSM</b> | <b>TransCoder Sub-Multiplexer</b>                 |
| <b>TDD</b>  | <b>Time Division Duplex</b>                       |
| <b>TDMA</b> | <b>Time Division Multiple Access</b>              |
| <b>TS</b>   | <b>Time Slot</b>                                  |

## **U**

|              |  |
|--------------|--|
| <b>UMB</b>   | <b>Ultra Mobile Broadband</b>                                      |
| <b>UIT</b>   | <b>Union Internationale des Télécommunications, en anglais ITU</b> |
| <b>UMTS</b>  | <b>Universal Mobile Telecommunication System</b>                   |
| <b>URLLC</b> | <b>Ultra-reliable and Low Latency</b>                              |
| <b>URL</b>   | <b>Uniform Resource Locator</b>                                    |

## **V**

|            |                                      |
|------------|--------------------------------------|
| <b>VCO</b> | <b>Voltage Controlled Oscillator</b> |
| <b>VLR</b> | <b>Visitor Location Register</b>     |

## **W**

**WAP**            **W**ireless **A**ccess **P**rotocol  
**W-CDMA**       **W**ideband **C**ode **D**ivision **M**ultiple **A**ccess

**X**

**XOR**            e**X**clusive **O**R

# Liste des Figures

## Chapitre I

|   |    |
|---|----|
| Figure I.1. Structure de la trame TDMA.....   | 8  |
| Figure I.2. Création d'un signal modulé par GMSK au départ d'un train binaire.....              | 9  |
| Figure I.3. Architecture GSM.....   | 11 |
| Figure I.4. Architecture du standard GPRS.....  | 12 |
| Figure I.5. Duplex fréquentiel.....   | 13 |
| Figure I.6. Duplex temporel.....  | 14 |
| Figure I.7. Architecture du réseau UMTS.....  | 15 |
| Figure I.8. Architecture du réseau LTE.....   | 19 |
| Figure I.9. Architecture EPS.....   | 19 |
| Figure I.10. Evolution de la technologie LTE durant les années selon l'entreprise QUALCOMM..... | 21 |
| Figure I.11. Usages de la 5G.....   | 23 |
| Figure I.12. Les différents usages des bandes de fréquences de la 5G.....                       | 25 |
| Figure I.13. Architecture 5G.....   | 26 |
| Figure I.14. L'évolution des normes de télécommunication.....                                   | 26 |

## Chapitre II

|   |    |
|---|----|
| Figure II.1. Synthétiseur de fréquences classique à base de PLL.....                    | 36 |
| Figure II.2. Exemple de diviseur de fréquence simple .....                              | 38 |
| Figure II.3 Synthétiseur de fréquence avec un pré-diviseur.....                         | 38 |
| Figure II.4. Pré-diviseur à double modules .....  | 39 |
| Figure II.5. Circuit d'un comparateur de phase-fréquence à bascules D et porte AND..... | 40 |
| Figure II.6. Diagramme des différents signaux .....                                     | 40 |
| Figure II.7. Caractéristique de détecteur de phase et de fréquence à bascules D.....    | 41 |
| Figure II.8. Schéma de principe de la pompe de charge.....                              | 42 |
| Figure II.9. Fonctionnement de la pompe de charge.....                                  | 42 |
| Figure II.10. Montage d'un filtre passif de premier ordre.....                          | 43 |

|   |    |
|---|----|
| Figure II.11. Montage d'un filtre passif d'ordre 2.....                           | 44 |
| Figure II.12. Montage d'un filtre passif d'ordre trois.....                       | 45 |
| Figure II.13. Bloc linéaire d'une PLL.....  | 46 |
| Figure II.14. Sources de bruit attribuées au synthétiseur de fréquence à PLL..... | 48 |

## Chapitre III

|  |    |
|--|----|
| Figure III.1. Interface du logiciel ADIsimPLL.....                   | 57 |
| Figure III.2. Le bloc fonctionnel de l'ADF4106.....                  | 58 |
| Figure III.3. Le schéma de PLL sous ADIsimPLL.....                   | 59 |
| Figure III.4. La réponse de la boucle ouverte.....                   | 61 |
| Figure III.5. La réponse de la boucle fermée.....                    | 61 |
| Figure III.6. Le bruit de phase de chaque composant dans le PLL..... | 62 |
| Figure III.7. Réponse de la modulation de fréquence.....             | 62 |
| Figure III.8. Leakage spurs.....                                     | 63 |
| Figure III.9. Sortie de la pompe de charge.....                      | 63 |
| Figure III.10. L'erreur de phase à la sortie du VCO.....             | 64 |
| Figure III.11. L'erreur de fréquence de la PLL.....                  | 64 |
| Figure III.12. Réponse temporelle de la PLL.....                     | 65 |

# Liste des Tableaux

|  |    |
|--|----|
| Tableau I.1. Comparaison des caractéristiques techniques entre les normes GSM'900 et GSM'1800.....                       | 9  |
| Tableau I.2. Bandes de fréquences réservées au LTE-FDD.....  | 17 |
| Tableau I.3. Bandes de fréquences attribuées au LTE-TDD.....   | 18 |
| Tableau I.4. Largeurs Largeur de canal pour les bandes de fréquences.....  | 18 |
| Tableau I.5. Différents Paramètres du LTE-Advanced.....  | 21 |
| Tableau I.6. Récapitulatif de l'évolution des réseaux de télécommunications.....   | 27 |
| <br>   |    |
| Tableau III.1. Valeurs des éléments du filtre de boucle du troisième ordre.....  | 59 |
| Tableau III.2. Réponse du temps de verrouillage et des raies de référence pour diverses valeurs du courant de fuite..... | 60 |

# **Introduction générale**

L'objectif de ce travail est de concevoir un synthétiseur de fréquences à PLL pour les communications mobiles 5G qui sont en cours de déploiement, notamment dans les pays développés.

L'avancement récent, des techniques de traitement d'un nombre important de données (Block Data), a rendu possible le développement de la 5G et depuis une compétition mondiale est lancée pour devenir la révolution du 21<sup>ème</sup> siècle. Cette technologie largement avancée comparée à la 4G, bénéficie de caractéristiques plus intéressantes en termes de latence et de capacité de traiter une grande quantité de données alliées à des performances nettement élevées en rapidité. Ces caractéristiques offrent des possibilités nombreuses pour le développement de nouvelles applications. De ce fait, la 5G nécessitera des canaux de communications large bande et l'utilisation du spectre à ondes millimétriques est une des solutions encourageantes.

Cette évolution surprenante des réseaux mobiles a aussi marqué l'industrie de l'électronique, car pour chaque nouveau réseau il fallait une nouvelle adaptation et de nouvelles conceptions. Les concepteurs ont eu alors la tâche d'adapter pour chaque réseau une conception afin d'assurer un bon fonctionnement et répondre aux demandes des abonnés au niveau de la vitesse du temps et du débit.

Comme dans chaque système de communication, le synthétiseur de boucle à verrouillage de phase (PLL) reste un élément fondamental dans les circuits Radio Fréquence (RF). Ce circuit de PLL permet de nous générer une plage de fréquence à partir d'une seule fréquence stable générée par un oscillateur de référence. Dans ce mémoire il sera convenable que ces circuits soient compatibles avec la 5G. Cependant, de façon globale, il existe diverses conditions pour ces systèmes RF en matière d'exploits et d'attributs correspondant aux synthétiseurs.

Donc, ce mémoire a pour objectif d'élaborer un synthétiseur de fréquence qui permet de générer une fréquence précise et stable obtenue aussi bien par la correction des erreurs de phase et de fréquence que par la multiplication de la fréquence d'entrée adéquat pour les futurs systèmes émetteur-récepteur 5G avec de grandes performances afin d'assurer les qualités de service et répondre aux exigences des futurs usagers de ce nouveau réseau.

Ce mémoire sera divisé en trois chapitres, dont le premier intitulé évolution des standards des réseaux mobiles énumérera les différents réseaux de la 1G jusqu'au récent réseau 5G, ce chapitre contiendra les architectures, débit ainsi que les principaux services offerts pour les usagers par ces réseaux.

Le deuxième chapitre présente l'étude théorique des synthétiseurs de fréquence à PLL, dans lequel nous décrivons les techniques de synthèse de fréquences et les caractéristiques essentielles des synthétiseurs ainsi que le fonctionnement de chaque bloc constituant le synthétiseur de fréquence.

Le troisième chapitre est consacré aux résultats et interprétations, dans cette partie nous verrons les résultats de simulation de la conception du synthétiseur de fréquence destiné aux réseaux mobiles 5G en utilisant le logiciel industriel ADIsimPLL.

Enfin, ce manuscrit se termine sur une conclusion générale présentant un retour sur le travail accompli en rappelant les principaux résultats obtenus et proposant une ouverture aux travaux futurs.

## **Chapitre I**

# **Évolution des standards des réseaux mobiles**

## I.1 Introduction

Les télécommunications sont des techniques et technologies appliquées pour transmettre et recevoir des informations sous forme de signaux, signes, écrits, sons, images... à distance par fil électrique, radioélectricité, liaison optique, ou autres systèmes électromagnétiques [1]. Ces informations sont transmises grâce aux circuits Radio Fréquences qui sont maintenant d'autant plus évolutifs mais aussi performants. Cependant, l'évolution de ces circuits, est due aux besoins croissants en termes de communications.

Ces techniques et technologies conduisent au développement d'un réseau de première génération (1G) qui a été lancé en 1980. Cette norme de télécommunication utilise des signaux analogiques. Le développement des techniques numériques a permis de lancer un réseau de deuxième génération (2G) en 1983, celui-ci permet le transfert des messages courts (SMS) ainsi que les messages multimédias (MMS) et un accès à internet mais avec un faible débit. La venue de la 3G et ses services, a mis en place l'ouverture vers les hauts débits, c'est certainement le réseau le plus populaire et connu du grand public, puisqu'il a marqué l'avènement et l'essor des Smartphones à la fin des années 2000, ainsi les abonnés pouvaient regarder, télécharger, envoyer des images et vidéos ou encore surfer sur le web [2]. L'évolution rapide des Smartphones a encouragé le déploiement d'un réseau de quatrième génération (4G), qui permet l'utilisation fluide des terminaux ainsi qu'une rapidité au niveau de la connexion internet avec un débit meilleur comparé à la 3G. Le réseau de la cinquième génération (5G) est en cours de déploiement, il permet un accès à internet avec un débit plus performant, il vise aussi les applications connectées (internet des objets, domotique, ville intelligente ...) ce qui permet d'offrir un large spectre d'utilisation.

Ce chapitre, présentera les différents réseaux mobiles de la 1G vers la 4G ainsi que leurs architectures, débit et d'autres services proposés par ces normes téléphoniques afin de voir l'évolution durant ces dernières années qui sont la base pour et comprendre et analyser les enjeux de la norme 5G.

## I.2 Communication sans fil

L'industrie au niveau mondial, a fait une remarquable avancée grâce au déploiement des réseaux de communication. Ces réseaux, qui ont évolué d'une communication filaire vers une communication sans fil (fonctionnant grâce à des fréquences, constituant un spectre hertzien) ont facilité l'accès à la donnée en tout temps et lieu. C'est en 1973, un siècle après l'invention du téléphone fixe que les chercheurs Martin Cooper et Joel Engel ont inventé le téléphone cellulaire, la communication permanente devient alors possible et ce quel que soit la distance et l'endroit [3]. Cette impressionnante invention, est suivie du développement de plusieurs réseaux cellulaires, passant de la 1G à la 4G et présentement encore en cours d'élaboration et de normalisation la '5G'.

### I.2.1 La première génération '1G'

#### A. Standards qui ont marqués la 1G

Le réseau cellulaire de 1<sup>ère</sup> génération est lancé dans les années 1980. Il reposait sur un système de communications mobiles analogiques et il utilisait essentiellement les standards suivants:

- **AMPS (Advanced Mobile Phone System)**

Lancé au aux Etats-Unis, il était le standard cellulaire le plus courant en Amérique du nord. Parmi ces principaux défauts était la non-sécurisation des appels rendant possible le piratage des lignes téléphoniques. Ce système est défini par [4-6]:

- Une technique de multiplexage purement analogique FDMA (Frequency Division Multiple Access).
- Des cellules de taille allant de 2 à 20 km.
- Deux bandes de fréquences de 25 MHz ; une bande de transmission [869- 894] MHz pour la station de base, et une autre [824-849] MHz pour le mobile.
- Un espacement entre canaux montant et descendant de 45 MHz.
- Une largeur de 30 kHz pour chaque canal.
- Un débit de transmission de 10kbit/s.
- Une puissance maximale de 3W pour le mobile.

- **TACS (Total Access Communication System)**

Fortement utilisé en Grande Bretagne, il reposait sur la technologie AMPS [7]. Utilisant la bande de fréquence de 900 MHz, ce système fut notamment largement utilisé en Angleterre, puis en Asie (Hong-Kong et Japon).

- **NMT (Nordic Mobile Telephone system)**

Essentiellement conçu dans les pays nordiques et utilisé dans d'autres parties de la planète, ce standard atteignait un débit qui n'était pas important mais des connexions fonctionnelles pouvaient être mises en place avec un transfert de vidéos de surveillance, testé en 1990 [7-8].

## **B. Fin de l'ère de la 1G**

L'utilisation d'un système de transmission analogique pour la 1G était restreint et n'apportait pas plus d'avantages aux utilisateurs de la 1G, alors pour répondre à ces problèmes, un nouveau service à fait son apparition, pour apporter une amélioration du mécanisme de sécurité ; une compatibilité avec les réseaux filaires ; une possibilité d'accès dans tous les pays (Roaming) avec conservation du numéro de téléphone sur un autre réseau et une réduction de la taille et du coût des terminaux mobiles est à explorer.

### **I.2.2 Naissance de la deuxième génération '2G'**

Cette génération 2G est le premier réseau international nommé GSM (Global System for Mobile communications) constitué au début du 21<sup>ème</sup> siècle, le standard de téléphonie mobile le plus utilisé en Europe [9]. Elle succède à la 1G apportant avec elle de nouvelles améliorations et bascule d'une transmission analogique en transmission entièrement numérique. Elle permet à la fois la transmission de la voix mais aussi des données numériques de faible volume comme des messages textes SMS (Short Message Service) et des messages multimédias MMS (Multimédia Message Service).

#### **A. Caractéristiques du réseau GSM**

Le réseau GSM a ses propres caractéristiques, on citera ci-dessous quelques-unes :

##### **A.1 Allocation dynamique des fréquences [10-12]**

Le réseau GSM, opère sur deux bandes fréquentielles, la bande 900 MHz pour le GSM'900 et la bande 1800 MHz pour le GSM'1800 appelé aussi 'DCS'1800. Pour la bande 900 MHz, le standard utilise deux bandes de 25MHz. Une est utilisée pour la transmission du téléphone mobile vers l'antenne relais [890 – 915] MHz (cette terminologie est appelée 'voie montante' ou 'Up-link') et, une autre bande [935 – 960] MHz utilisée pour la transmission inverse (appelée 'voie descendante' ou

'Down-link'). L'écart duplex qui correspond à la séparation des voies montante et descendante est de 45 MHz.

Pour la bande 1800 MHz, le standard utilise deux bandes de 75MHz, la bande [1710-1785] MHz utilisée pour la liaison montante et, l'autre bande [1805-1880] MHz pour la liaison descendante. L'écart duplex est de 95MHz.

## A.2 Techniques de transmission entre la BSS et la MS [13]

La transmission entre la BS et la MS est faite à partir de l'interface air, le trafic est transmis sur une fréquence appelée 'porteuse' à partir de l'émetteur-récepteur de chaque station du réseau GSM. Afin que plusieurs abonnés communiquent simultanément sur la même fréquence porteuse, deux techniques d'accès sont utilisées et qui sont :

- **L'accès multiple par répartition en fréquence (Frequency Division Multiple Access 'FDMA')** : La communication entre l'abonné et la station de base se fait sur des fréquences différentes. La bande de 25MHz est divisée en 124 paires de canaux duplex, chaque canal (porteuse), possède une densité spectrale confinée dans une bande de 200 kHz.
- **L'accès multiple par répartition dans le temps (Time Division Multiple Access 'TDMA')** : cette technique consiste à diviser un canal radio en 8 intervalles de temps (Time Slot 'TS') dont chacun une durée de 0,577 ms afin d'avoir une trame TDMA d'une longueur de 4,615 ms, comme le montre la figure I.1.

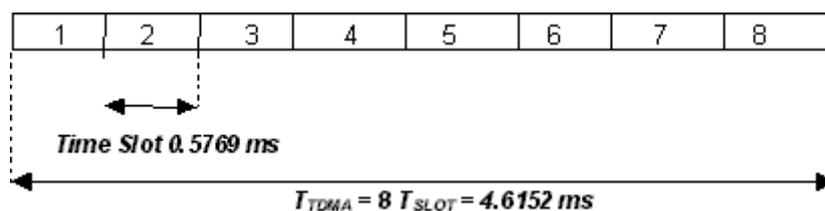
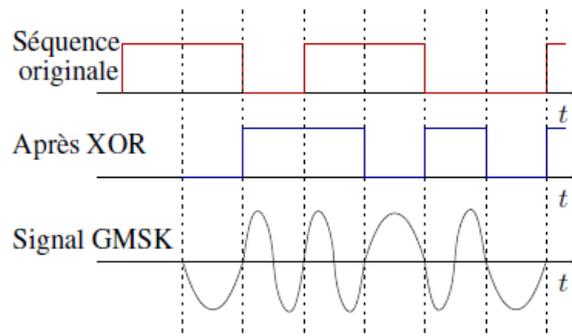


Figure I.1 Structure de la trame TDMA.

## A.3 Modulation [14]

Le type de modulation utilisé par le GSM est le GMSK (Gaussian Minimum Shift keying) est une version évoluée de la modulation FSK (Frequency Shift Keing). On utilise la GMSK car, en raison de la transition rapide entre 2 fréquences ( $f_c - \Delta f$  et  $f_c + \Delta f$ ), la modulation par MSK aurait nécessité une trop large bande de fréquences.

Elle consiste en une modulation de fréquence à deux états portants non pas sur la séquence originale mais sur une nouvelle séquence dont le bit  $n$  est produit comme le résultat de la fonction du OU exclusif (XOR) entre le bit courant et le bit précédent. Après application du XOR, le signal est filtré. La figure I.2 montre la création d'un signal modulé par GMSK.



**Figure I.2** Création d'un signal modulé par GMSK au départ d'un train binaire.

#### A.4 Débit de transmission [15]

La norme GSM autorise un débit binaire de 9.6 kbit/s, ce qui permet de transmettre la voix ainsi que des données numériques de faible volume comme les messages textes 'SMS' (Short Message Service) ou des messages multimédia 'MMS' (Multimedia Message Service). Des services supports numériques avec un débit binaire de 12 kbit/s sont également assurés.

#### A.5 Différence entre le GSM'900 et le DCS'1800 [16-18]

Les normes GSM'900 et DCS'1800, reposent sur le même principe de fonctionnement et offrent les mêmes services. Voici dans le tableau I.1, leur différence en caractéristiques [14] :

| Caractéristiques/Normes                      | GSM'900        | DCS '1800       |
|--|----------------|-----------------|
| Bande de fréquences (↑)                      | [890-915] MHz  | [1710-1785] MHz |
| Bande de fréquences (↓)                      | [935 -960] MHz | [1805-1880] MHz |
| Nombre d'intervalles de temps par trame TDMA | 8              | 8               |
| Nombre de canaux                             | 124            | 124             |
| Ecart duplex                                 | 45 MHz         | 95 MHz          |
| Ecart de la bande de fréquence               | 25 MHz         | 75 MHz          |
| Largeur de canal                             | 200 kHz        | 200 kHz         |
| Technique de multiplexage                    | FDMA/TDMA      | FDMA/TDMA       |
| Modulation                                   | GMSK           | GMSK            |
| Rapidité de modulation                       | 271 kbit/s     | 271 kbit/s      |
| Débit de la parole                           | 13 kbit/s      | 13 kbit/s       |
| Débit maximal de                             | 12 kb/s        | 12 kb/s         |

| données                           |                            |                            |
|-----------------------------------|----------------------------|----------------------------|
| Rayon des cellules                | 0,3 à 30 km                | 0,1 à 4 km                 |
| Puissance des terminaux           | 2 à 8 W                    | 0,25 et 1W                 |
| Sensibilité des terminaux         | -102 dB                    |                            |
| Sensibilité de la station de base | -104 dB                    |                            |
| Capacité                          | 200 Erlang/km <sup>2</sup> | 500 Erlang/km <sup>2</sup> |

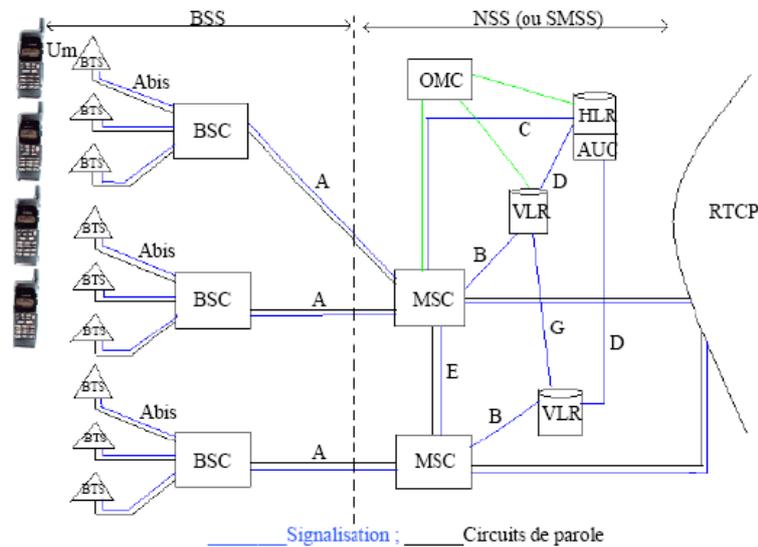
**Tableau I.1** Comparaison des caractéristiques techniques entre les normes GSM'900 et GSM'1800.

## B. Architecture du réseau GSM [19-21]

L'architecture d'un réseau GSM est répartie sur trois sous-systèmes :

- **Le sous-système radio BSS** : Il gère la partie radio des communications téléphoniques, il se compose d'une BSC qui contrôle un ensemble d'émetteurs-récepteurs radio BTS. Ce sous-système assure le lien radioélectrique avec les abonnés mobiles MS. Les BTS sont gérées par un contrôleur de stations de base BSC (Base Station Controller), qui assure également la fonction de concentration du trafic. Le BSC est connecté à un sous-multiplexeur transcodeur TCSM (TransCoder Sub-Multiplexer) qui rend compatible le réseau GSM avec les réseaux numériques fixes publics avec une adaptation du débit des circuits de parole.
- **Le sous-système réseau (NSS)** : Il gère le traitement des appels, la mobilité et l'acheminement de/vers les réseaux filaires. Il se compose de commutateurs radio (MCS) et d'un certain nombre de bases de données HLR et VLR. C'est une interface entre le réseau GSM et le réseau fixe public, elle regroupe toutes les fonctions de commutation et de routage, localisées dans le MSC (Mobile-services Switching Center).
  - ✓ Les données de référence, propre à chaque abonné sont enregistrées dans une base de données réparties sur des enregistreurs de localisation HLR (Home Location Register) afin de minimiser les accès aux VLR (Visitor Location Register).
  - ✓ Le MSC utilise un enregistreur de localisation temporaire le VLR, contenant les données de travail relatives aux abonnés présents dans la zone gérée par le MSC.
- **Le sous-système d'exploitation et de maintenance (OSS)** : OSS (Operations Sub-System) il contrôle les droits d'accès au réseau, les droits des usagers et assure l'interface homme-machine

d'exploitation. Il gère aussi le maintien en conditions opérationnelles du réseau et la remontée des alarmes qui permettent à l'opérateur d'exploiter son réseau.



**Figure I.3** Architecture GSM.

## C. Evolution du réseau GSM

### C.1 L'accès à internet à partir du terminal mobile [18]

WAP (Wireless Application Protocol) est un nouveau service du réseau GSM qui permet l'accès à internet offrant plus d'avantages aux usagers. Ce protocole, inspiré des sites web permet de créer une interactivité entre le réseau et l'abonné. Ce dernier, est accessible sur l'écran du terminal mobile de l'abonné à travers le réseau GSM et dont l'intervention s'effectue depuis un navigateur spécifique implanté dans l'appareil mobile. Il a pour fonction d'assurer la coordination avec la passerelle sur laquelle, les demandes d'informations sont effectuées ensuite, traitées et dirigées vers le serveur, dès que la requête est traitée, les données sont transmises à la passerelle, qui les traite à nouveau avant de les envoyer au terminal GSM.

### C.2 L'évolution de la 2G

#### C.2.1 HSCSD [22]

La première version évoluée du réseau GSM est le standard HSCSD (High Speed Circuit Switched Data), il permet un accès à internet avec un bas débit de 57.6 kbit/s mais aussi un transfert de fichiers volumineux.

### C.2.2 GPRS

Le standard GPRS (General Packet Radio Service) ou 2.5G apparue en 2001, représente une évolution majeure du réseau GSM. Comme l'indique son nom il permet une transmission de données en mode paquet via le protocole IP ou le protocole X.25, il apporte une petite modification au niveau de l'architecture en gardant toujours le BSS mais une architecture différente du NSS (l'introduction des deux nouvelles entités SGSN et GGSN) (voir la figure I.7) [20], il permet ainsi d'atteindre des débits variant de 56 jusqu'à 115 kbit/s pour l'abonné dans des conditions optimales. Cette technologie offre donc, des débits instantanés supérieurs à ceux du GSM et un accès à internet fiable [23].

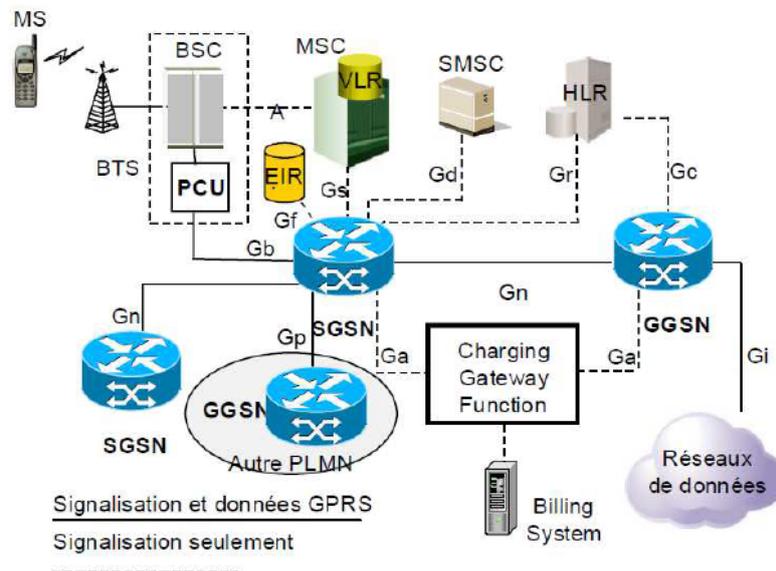


Figure I.4 Architecture du standard GPRS.

### C.2.3 EDGE [24-25]

EDGE (Enhanced Data rates for GSM Evolution) appelé aussi 2.75G et apparue en 2002 un an après le GPRS, est un réseau transitoire pour passer à l'UMTS. C'est une évolution du GPRS pour améliorer encore l'efficacité du transfert de données. Cette norme utilise une modulation différente (8-PSK) qui lui permet d'obtenir 3 bits par symbole dans un même cycle. C'est cette différence qui permet à cette technologie d'offrir un débit trois fois plus important par time slot que le GPRS, atteignant 384 kbit/s et ouvrant ainsi la possibilité aux applications multimédias comme la vidéo mobile.

### I.2.3 La troisième génération '3G'

Le réseau de troisième génération 3G est un système de communication mobile sans fil, développé en 2001 et standardisé par le 3GPP (3<sup>rd</sup> Generation Partnership Project), ce standard est orienté pour corriger les problèmes et inconvénients croisés dans les réseaux de deuxième génération

[13]. Il regroupe principalement trois lignées de technologies ayant connu précédemment un succès commercial l'UMTS (Universal Mobile Telecommunications System) en Europe issu du GSM, le CDMA-2000 (Code Division Multiple Access-2000) en Amérique issu de l'IS-95 et le WCDMA (Wideband Code Division Multiple Access) en Chine et en Corée [26]. Cette nouvelle génération doit impérativement respecter les normes techniques IMT 2000 (International Mobile Telecommunications 2000).

#### A. Accès multiple et duplex [26-29]

Le réseau 3G repose sur une technique d'accès multiple W-CDMA (Wide Band - Code Division Multiple Access), une technique dite à étalement de spectre, elle se diffère ainsi des techniques d'accès FDMA et TDMA utilisées par le réseau GSM. Cependant, cette norme utilise deux modes de duplexage le FDD (Frequency Division Duplex) et le TDD (Time Division Duplex) :

- **Le duplex fréquentiel (FDD, Frequency Division Duplex) ;** Il travaille sur deux bandes de fréquences différentes et indépendantes une pour la transmission (voie montante) et une pour la réception (voie descendante). La différence entre les fréquences d'émission et de réception est appelée écart-duplex, et peut-être fixe, comme pour GSM, ou variable, comme pour l'UMTS.

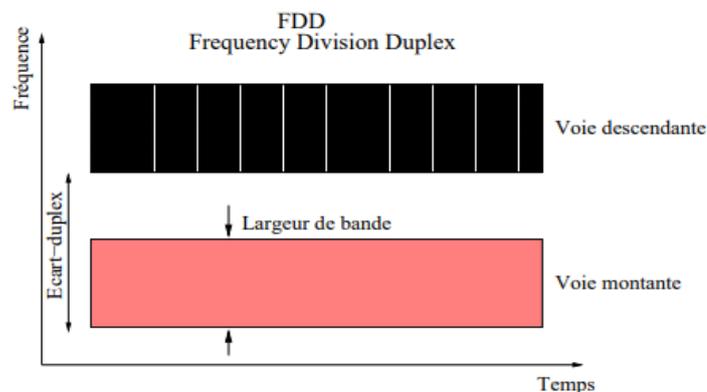


Figure I.5 Duplex fréquentiel.

- **Le duplex temporel (TDD, Time Division Duplex) ;** Il travaille sur une seule bande de fréquence porteuse mais jamais en même temps, comme indiqué dans la figure I.6.

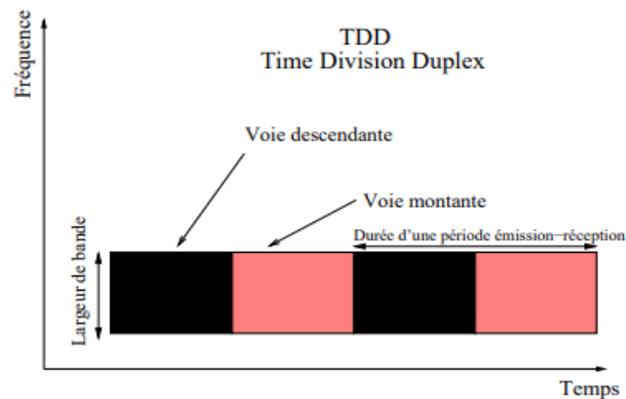


Figure I.6 Duplex temporel.

### B. Bandes de fréquences allouées au réseau 3G [30-31]

Lors de la CAMR de 1992 organisée par l'UIT à Torre Molinos (province de Málaga en Espagne), les bandes suivantes avaient été désignées pour le système IMT-2000 (Connu sous le nom UMTS) :

- **Pour le duplex FDD :** La bande [1920 -1980] MHz (bande de 60 MHz) pour la voie montante et la bande [2010 – 2070] MHz (bande de 60 MHz) pour la voie descendante avec une largeur du canal de 5 MHz.
- **Pour le duplex TDD :** La bande [1885-1920] MHz (bande de 35 MHz) pour la voie montante et la bande [2010-2025] MHz (bande de 15 MHz) pour la voie descendante avec une largeur du canal de 5 MHz.

### C. L'architecture de la 3G

L'architecture du réseau UMTS, illustré dans la figure I.7, est composée d'une partie radio appelée RNS (Radio Network Subsystem) et d'une partie réseau de base appelée CN (Core Network) [20].

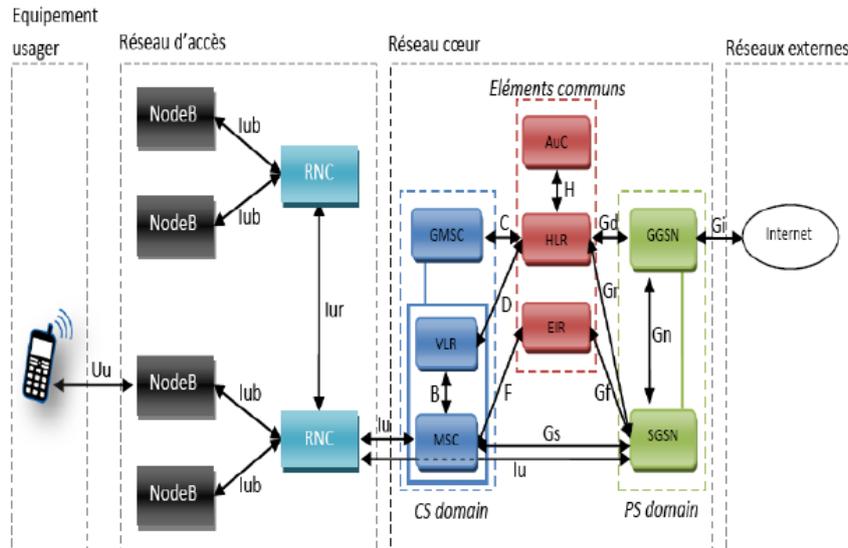


Figure I.7 Architecture du réseau UMTS.

### C.1 Le réseau d'accès : Les éléments du réseau d'accès sont :

- **Le NodeB** : Il assure les fonctions de transmissions et réception radio pour une ou plusieurs cellules du réseau d'accès de l'UMTS avec le terminal mobile (usager), c'est l'équivalent d'une BTS. Le nœud B travaille au niveau de la couche physique du modèle OSI.
- **Le RNC (Radio Network Controller)** : Il gère les ressources radio de la zone qu'il contrôle autrement dit, les ressources de la zone de couverture de tous les NodeB auxquels il est rattaché, c'est l'équivalent d'une BSC. C'est le point d'accès pour tous les services fournis par l'UMTS.

**C.2 Le réseau cœur** : Les éléments du réseau cœur de l'UMTS sont les mêmes que ceux du réseau GSM. Ce réseau a pour fonction de gérer les services offerts aux abonnés, il est responsable de la commutation et du routage des communications (voix et données) vers les réseaux externes.

### D. Débit de transmission [21]

L'UMTS offre un débit théorique de transfert de 1,920 Mb/s, en fin 2004 les débits offerts par les opérateurs dépassèrent rarement 384 kb/s. Cependant, cette vitesse est nettement supérieure au débit de base GSM qui est de 9,6 kb/s. Le débit varie selon le lieu d'utilisation et la vitesse de déplacement de l'abonné :

- En zone rurale : 144 kb/s pour une utilisation mobile (voiture, train, etc.) ;
- En zone urbaine : 384 kb/s pour une utilisation piétonne ;
- Dans un bâtiment : 2000 kb/s depuis un point fixe.

## **E. L'évolution de la 3G [32-34]**

Partant du même principe que le GSM, l'UMTS a ses évolutions définies par les normes 'HSDPA' (High Speed Downlink Packet Access) et 'HSUPA' (High Speed Uplink Packet Access).

### **E.1 Le système radio cellulaire HSDPA**

Le système HSDPA mais aussi appelé 3.5G ou bien 3G+, est une évolution de la 3G, tout comme le GPRS la 3G cherche à améliorer son débit. Ce système intègre dans sa technologie un canal de transport 'HS-DSCH' (High Speed Downlink Shared Channel), qui permet d'optimiser le spectre radio. Grâce à cette nouvelle évolution le débit peut atteindre les 10 Mbit/s en lien descendant avec un codage et une modulation 16-QAM.

### **E.2 Le système radio cellulaire HSUPA**

La 3G n'a pas cessé d'évoluer, la norme HSUPA est une autre version de son évolution avant le passage à la quatrième génération (4G). Ce standard, a apporté une amélioration sur le débit binaire de la voie montante qui a atteint les 5.8 Mbit/s. L'objectif de cette évolution est d'offrir aux abonnés la possibilité d'envoyer des fichiers volumineux mais aussi des images et vidéos sur le réseau.

## **F. Latence**

Chaque standard cité jusqu'ici a apporté de nouveaux avantages et de nouvelles améliorations de l'ancien, non seulement au niveau du débit mais aussi au niveau du temps de transmission. Une réduction de temps de latence représente un paramètre clé dans la conception des nouveaux standard mais aussi dans la perception des services de données par l'utilisateur, elle est estimée à 300 ms en GSM/GPRS/EDGE et réduite à 250 ms en UMTS puis à 70 ms en HSDPA et finalement 30 ms par le standard HSUPA [35].

### **I.2.4 La quatrième génération '4G'**

La 4G appelée aussi LTE, est la quatrième génération des standards pour la téléphonie mobile qui succède à la 3G. Ce nouveau standard a pour objectif d'améliorer le temps de transmission mais aussi augmenter le débit binaire jusqu'à atteindre les 100 Mbit/s pour les communications en mobilité forte (voitures, trains) et jusqu'à 1 Gbit/s pour les applications fixes ou très faiblement mobiles (piétons) [36].

Un des avantages de la 4G est l'utilisation du mode paquet cela veut dire que les communications mobiles utilisent la voix sur IP, ce qui permet un meilleur accès au réseau et ce quel que soit le mode de couverture [20].

## A. Mode de duplexage utilisé [37-38]

Deux variantes exclusives de la norme LTE ont été définies au niveau radio : le FDD (Frequency Division Duplexing) qui utilise 2 bandes de fréquences distinctes pour l'émission (upload) et la réception (download) et le TDD (Time-Division Duplex) qui utilise une seule bande de fréquence avec des ressources dynamiquement allouées à l'émission ou à la réception des données (multiplexage temporel), la trame est divisée en transmissions montantes et descendantes et chacune est composée de 10 sous-frames avec une durée de 1 ms et à son tour divisée en deux intervalles d'une durée de 0.5 ms .

### A.1 Nouvelles bandes de fréquences attribuées au réseau LTE

Plusieurs bandes de fréquences ont été allouées aux modes de duplexages appariées au LTE-FDD et non appariées au LTE-TDD dont la largeur de porteuse peut varier. Les tableaux I.2, I.3 et I.4, imprègnent le spectre radio de même que la fréquence du canal réservé à chaque mode [39].

| LTE-FDD | Uplink(MHz) | Downlink(MHz) |
|---------|-------------|---------------|
| 1       | 1920 – 1980 | 2110 – 2170   |
| 2       | 1850 – 1910 | 1930 – 1990   |
| 3       | 1710 – 1785 | 1805 – 1880   |
| 4       | 1710 – 1755 | 2110 – 2155   |
| 5       | 824 – 849   | 869 – 894     |
| 6       | 830 – 840   | 875 – 885     |
| 7       | 2500 – 2570 | 2620 – 2690   |
| 8       | 880 – 915   | 925 – 960     |
| 9       | 1750 – 1785 | 1845 – 1880   |
| 10      | 1710 – 1770 | 2110 – 2170   |
| 11      | 1428 – 1453 | 1476 – 1501   |
| 12      | 698 – 716   | 728 – 746     |
| 13      | 776 – 788   | 746 – 758     |
| 14      | 788 – 798   | 758 – 768     |
| 15      | 704 – 716   | 734 – 746     |

**Tableau I.2** Bandes de fréquences réservées au LTE-FDD.

| LTE-TDD | Uplink et Downlink (MHz) |
|---------|--------------------------|
| A       | 1900 – 1920              |
| B       | 2010 – 2025              |
| C       | 1910 – 1930              |
| D       | 2570 – 2620              |
| E       | 1880 – 1920              |
| F       | 2300 – 2400              |

Tableau I.3 Bandes de fréquences attribuées au LTE-TDD.

| Largeur de canal (MHz)            | 1.4                   | 3                     | 5  | 10  | 15                                      | 20                                   |
|-----------------------------------|-----------------------|-----------------------|--|---|---|--------------------------------------|
| Bande de fréquence correspondante | 2, 3, 4, 5, 8, 13, 14 | 2, 3, 4, 5, 8, 13, 14 | 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 13, 14, 33, 34, c, d, e | 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 13, 14, a, b, c, d, e, f | 1, 2, 3, 4, 7, 9, 10, 11, a, b, c, e, f | 1, 2, 3, 4, 7, 9, 10, 11, a, b, e, f |

Tableau I.4 Largeur de canal pour les bandes de fréquences.

## B. Architecture du réseau 4G

La 4G est une nouvelle technologie qui parmi ses objectifs l'amélioration de l'efficacité spectrale, le débit, ainsi que l'augmentation de couverture et du nombre d'appels supportés par la cellule. Elle est définie par une architecture qui se compose d'un :

- ✓ Réseau d'accès : L'E-UTRAN ;
- ✓ Réseau Cœur : Réseau tout-IP.

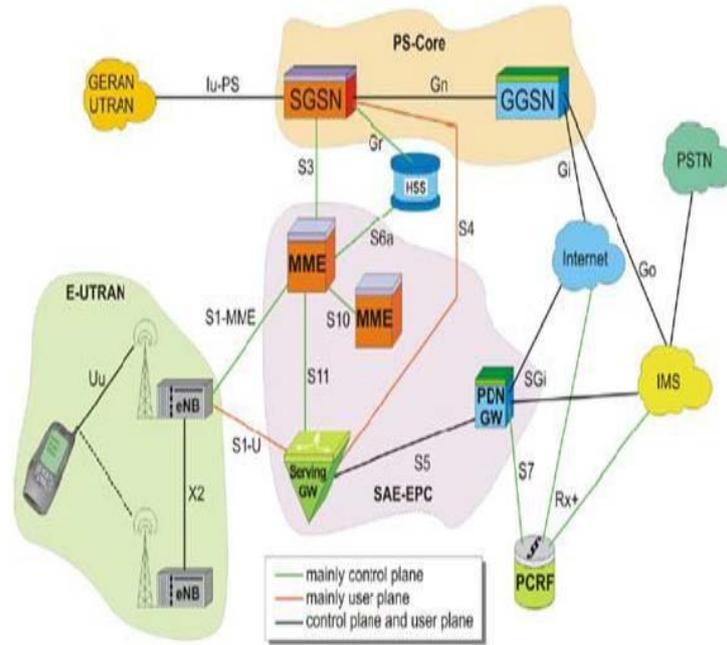


Figure I.8 Architecture du réseau LTE.

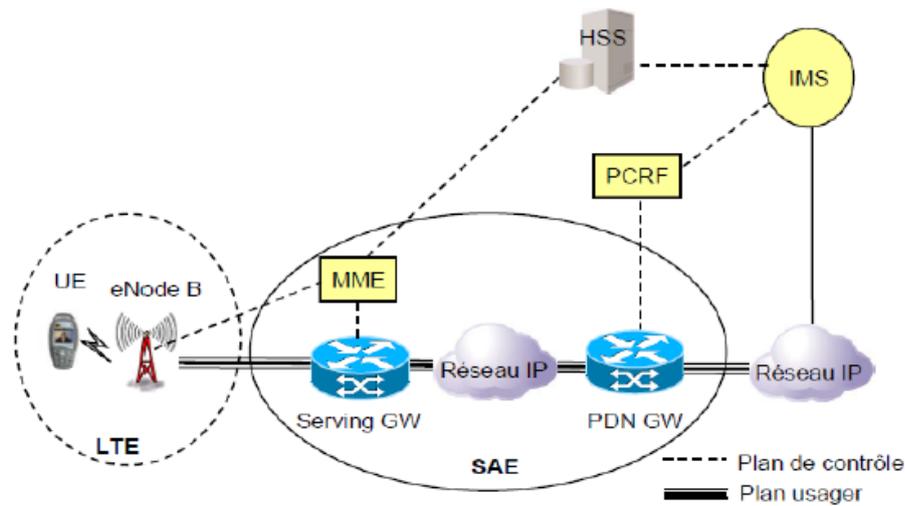


Figure I.9 Architecture EPS.

En réalité, l'ensemble de ce réseau s'appelle EPS (Evolved Packet System), il est composé des deux parties : le réseau évolué d'accès radio LTE, et le réseau cœur évolué appelé SAE (System Architecture Evolution) [21].

### C. Techniques d'accès [40]

Le LTE inclut dans sa technologie les méthodes d'accès OFDM, MIMO et SDR afin d'améliorer le débit :

- **Multiplexage par répartition en fréquence orthogonale (OFDM) :** Cette méthode d'accès de l'orthogonalité des fréquences permet d'utiliser des porteuses à large bande à des intervalles très faibles et sans interférences, on trouve deux modes d'accès multiple qui peuvent être employés :
  - ✓ L'OFDMA (Orthogonal Frequency Division Multiple Acces) pour le lien descendant, offrant un débit de transmission de 100 [Mbit/s].
  - ✓ Le SC-FDMA (Single Carrier Frequency Division Multiple Acces) pour le lien montant, qui permet d'obtenir un débit de transmission de 75 Mbit/s [41].
- **Multiple-Input and Multiple-Output (MIMO) :** Cette technique d'accès, utilise plusieurs antennes émettrices et réceptrices en même temps, cela permet d'améliorer les caractéristiques en matière de qualité de service.
- **Software Defined Radio (SDR) :** C'est un système de radiocommunication comportant des mélangeurs, filtres, amplificateurs, modulateurs/démodulateurs, détecteurs ... ect, qui sont implantés grâce à un logiciel sur ordinateur ou autres appareils informatiques.

## D. Evolution du réseau LTE

### D.1 Long Term Evolution-Advanced

Le LTE-Advanced est l'évolution du LTE, il est le passage direct de la 3.9G à la 4G<sup>+</sup> tout en gardant une compatibilité ascendante avec le LTE, au niveau des terminaux (Smartphones, tablettes, clés 4G) et au niveau du réseau, grâce aux fréquences identiques et aux codages radio (OFDMA et SC-FDMA) qui sont ceux déjà utilisés dans les réseaux LTE [20]. Déployé de nos jours dans plusieurs pays, c'est parmi les technologies les plus prometteuses en termes de débit et de latence (qui passe de 30 ms à 10 ms) ainsi que sur la vitesse de données qui atteint théoriquement les 300 Mbit/s, à l'aide d'un canal radio de 100 MHz [42]. Il est capable de fournir des pics descendants (téléchargement) supérieurs à 1 Gbit/s à l'arrêt et à plus de 100 Mbit/s pour un terminal en mouvement, grâce aux technologies réseaux intelligents qui permettent de maintenir des débits plus élevées en tout point de la cellule radio, alors qu'ils baissent fortement en bordure des cellules UMTS et LTE [43].

La norme LTE-Advanced impose des critères de base sur le débit et sur la latence, comme le résume le tableau suivant :

|                               |           | LTE                 | IMT-Advanced        | LTE-Advanced         |
|-------------------------------|-----------|---------------------|---------------------|----------------------|
| Débits crêtes<br>Maximums     | DownLink  | 300Mb/s             |                     | 1Gb/S                |
|                               | UpLink    | 75Mb/s              |                     | 500Mb/s              |
| Bandes de fréquence           |           | 1.4 à 20 MHz        | 40 MHz              | 100MHz               |
| Latence                       | Données   | 10ms                | 10ms                | 10ms                 |
|                               | Session   | 100ms               | 100ms               | 100ms                |
| Efficacité Spectrale<br>DL/UL | Max       | 5.0/2.5 b/s/Hz      | 15/6.75 b/s/Hz      | 30 /15 b/s/Hz        |
|                               | Moyen     | 1.8/0.8/ b/s/Hz     | 2.2/1.4/ b/s/Hz     | 2.6 / 2 / b/s/Hz     |
|                               | En limite | 0.04/0.02<br>b/s/Hz | 0.06/0.03<br>b/s/Hz | 0.009/0.07<br>b/s/Hz |

Tableau I.5 Différents Paramètres du LTE-Advanced [44].

### D.2 LTE-Advanced pro [45-47]

LTE-Advanced Pro est une norme intermédiaire et une autre évolution de la LTE dont les industriels se sont mis d'accord en attendant la 5G. Cette norme utilise les mêmes équipements et fréquences utilisées et modes de duplexage que son ascendant 4G afin d'offrir des performances qui se rapprochent de ceux de la 5G.

Cette technologie qui exploite la MIMO pleine dimension (FD-MIMO) et qui est un outil clé pour la 5G, vise à atteindre des débits de 3Gbit/s avec une fréquence porteuse de 640 MHz, mais aussi vise également à combiner les communications de véhicule à autre appareil (LTE V2X) ainsi que la connexion de l'internet des objets (les IoT) dans le cadre des normes LTE-M et NB-IOT.

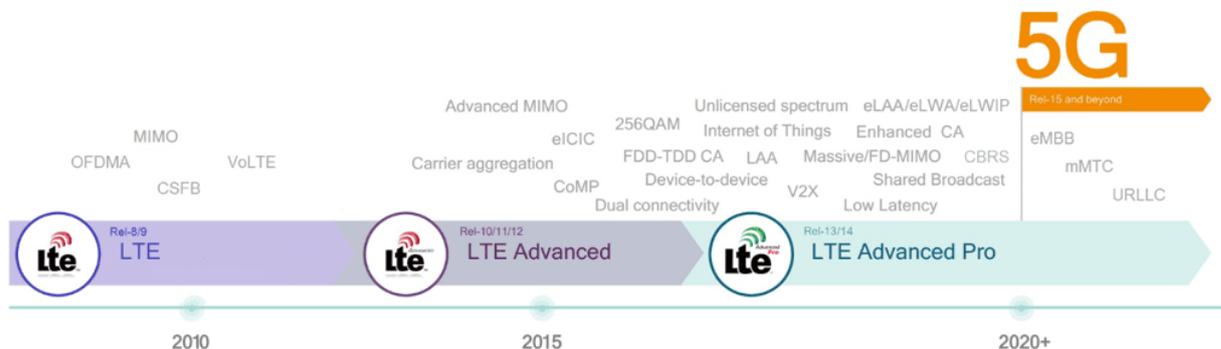


Figure I.10 Evolution de la technologie LTE durant les années selon l'entreprise QUALCOMM.

### I.2.5 La cinquième génération '5G

La cinquième génération est une révolution technologique. Succédant à la 4G, cette nouvelle génération est définie comme le réseau multi-technologiques car elle ne s'intéresse plus qu'aux services de communication grand public mais aussi aux connexions avec des appareils de masse dans différents secteurs (agronomie, éducation, médecine... etc.), ainsi elle ouvre de nouvelles perspectives et permet la cohabitation d'applications et usages extrêmement diversifiés, unifiés au sein d'une même technologie [46].

#### A. Les différents usages qui caractérisent la 5G

Alors que les technologies qui constitueront la 5G sont toujours en cours de définition, les moteurs du développement de la technologie sont bien compris. L'UIT-R a identifié trois principaux scénarios d'utilisation de la 5G [48-50] :

- **eMBB – enhanced Mobile Broadband (Haut débit mobile amélioré) :** Le principal objectif de cette catégorie d'usage, est de répondre à la demande croissante de modes de vie numériques grâce à une qualité de service unifiée (comme la vidéo haute définition (HD) nécessitant une bande passante élevée).
- **uRLLC – Ultra-reliable and Low Latency (Communications ultra-fiables et à faible latence) :** Cette technologie est conçue pour répondre aux attentes de l'industrie numérique pour une meilleure réactivité et se concentrer sur les services sensibles aux retards tels que la conduite assistée et autonome et la gestion à distance.
- **mMTC – massive Machine Type (Communications massives de type machine) :** Cette technologie est conçue pour établir la communication entre un grand nombre d'objets, elle peut également répondre aux besoins d'une société numérique plus développée et répondre à des exigences de service plus élevées en termes de densité d'objets connectés tels que les villes intelligentes et l'agriculture intelligente.

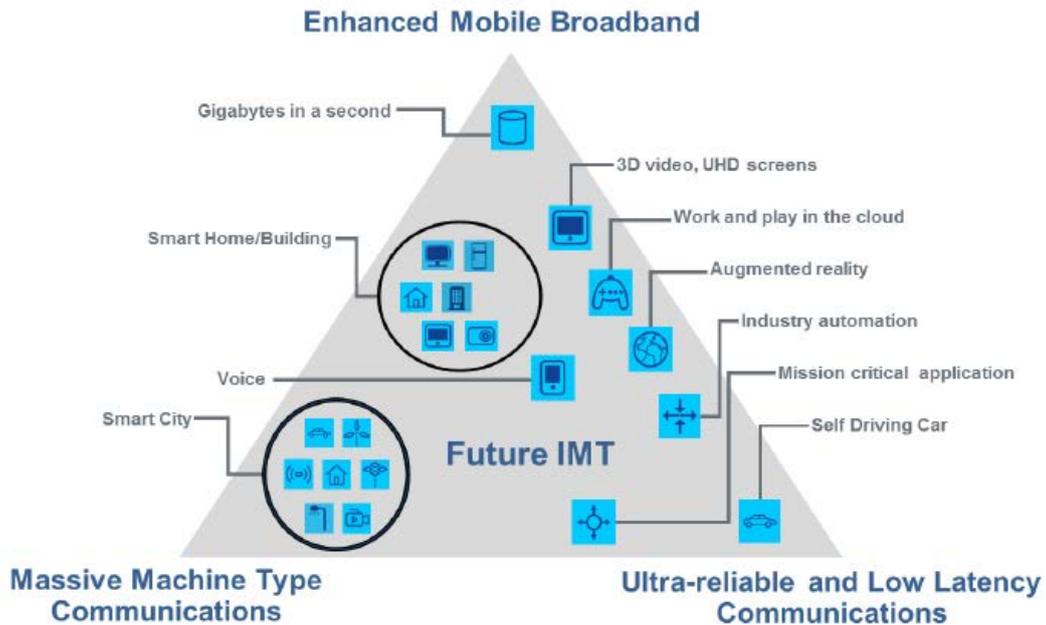


Figure I.11 Usages de la 5G.

## B. Principaux objectifs de la 5G

Afin de mettre en œuvre les trois types d'usages cités précédemment, la 5G est amenée à répondre à une liste d'objectif à atteindre, dont [51-53] :

- **Connectivité massive** : La 5G permettra d'atteindre le million par km<sup>2</sup> d'appareils connectés, cette possibilité de densité est l'un de ses potentiels les plus forts.
- **Débit de données très élevé** : Cette technologie a pour but d'offrir pour ses usagers un débit de données très élevé afin de supporter un trafic dense, avec une connexion stable en mobilité dont la vitesse dépassera les 500 km/h, ainsi le volume de données pouvant être échangés sur ce réseau de demain devra être 1000 fois plus élevé que ce que ne peut supporter la norme 4G (LTE), mais il prévoit aussi :
  - Des débits de données supérieurs à 10 Gbit/s dans les environnements extérieurs, intérieurs et denses ;
  - Des débits de données de plusieurs 100 Mbit/s dans les environnements urbains et suburbains ;
  - Des débits de données d'au moins 10 Mbit/s, devraient être accessibles presque partout y compris dans les zones rurales peu peuplées, dans les pays développés et en voie de développement.
- **Très faible latence** : Le temps de latence est un paramètre très important dans les réseaux de communications, il sera fortement réduit avec la 5G, il ne dépassera pas 1 ms de bout en bout.

Cet objectif est défini selon le besoin de l'abonné afin de supporter de nouvelles applications connectées pour la sécurité routière, le contrôle des infrastructures ou pour d'autres secteurs.

- **Ultra-haute fiabilité** : L'un des principaux critères de la 5G, elle devra permettre à l'utilisateur une connexion extrêmement élevée et fiable avec disponibilité constante et sans problèmes, et ce quelle que soit son positionnement par rapport à la station de base.
- **Coût réduit des appareils mobiles avec une faible consommation d'énergie** : Un autre avantage de la 5G est qu'elle permettra aux utilisateurs de disposer d'appareils mobiles à faible coût avec plus de batterie et moins de consommation. Pour connecter les objets à internet, les terminaux devront voir leur durée de vie nettement améliorée. Pour y parvenir, les fabricants vont vers sur une amélioration des batteries, mais aussi une baisse de la consommation, de façon à multiplier par 10 la durée de vie des terminaux compatibles avec la 5G pour une même charge avec un coût très bas.
- **Réseaux à efficacité énergétique** : La 5G prévoit d'augmenter l'efficacité énergétique et fournir des batteries jusqu'à 100 fois moins énergivores, car de nos jours cet indicateur de performance est la clé dans les conceptions de circuits tel que les amplificateurs de puissance, les émetteurs-récepteurs radio...etc.

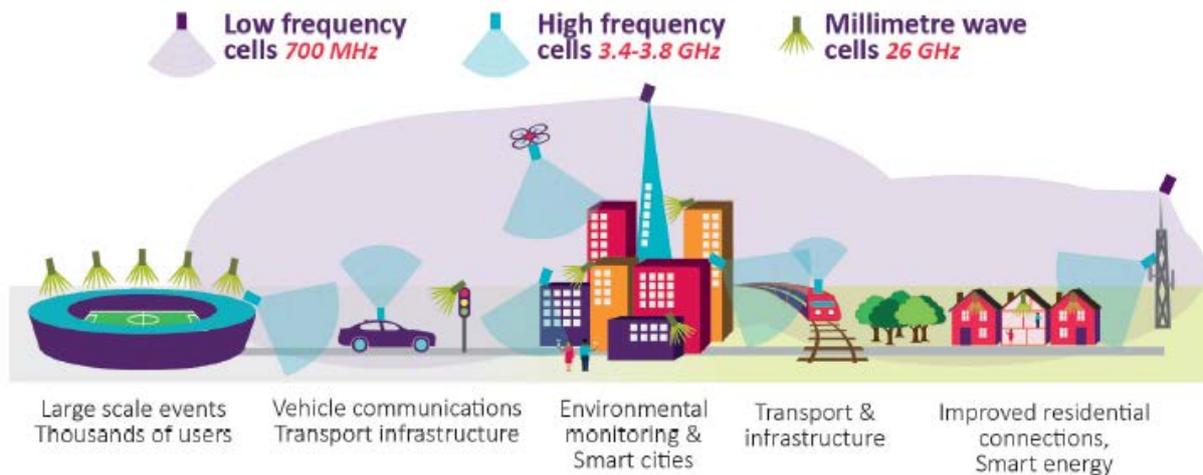
### C. Bandes de fréquences

L'ensemble diversifié de services et d'applications 5G, nécessitera un ensemble diversifié de bandes de spectre, avec des caractéristiques différentes, répondant à des exigences différentes et combinant les fréquences basses et hautes [54-55] :

- **Spectre à des fréquences inférieures** : pour permettre la couverture de la 5G à de vastes zones (inférieures à 1 GHz), notamment la bande 700 MHz ;
- **Spectre à des fréquences plus élevées** : Avec de grandes largeurs de bande, il est capable de fournir la capacité nécessaire pour prendre en charge un très grand nombre d'appareils connectés et permettre des vitesses plus élevées aux appareils connectés simultanément (entre 1 et 6 GHz);
- **Spectre à très hautes fréquences au-dessus de 24 GHz (par ex. onde millimétrique)** : Avec de très larges bandes passantes, il offre une capacité ultra-élevée et une latence très faible. Les cellules à ces fréquences auront une très faible couverture ;

Les fréquences de plus de 20 GHz sont généralement appelées vagues millimétriques. Cependant, l'accès à ce spectre ouvre la porte à une variété de services, qui offrent principalement l'avantage d'effectuer une capacité de fréquence de données élevée et une très faible latence grâce à

l'intensité de la largeur de la bande passante comprise entre 1000 MHz et 2000 MHz [56]. Toutefois, pour répondre à l'incessante augmentation des débits et des volumes de données échangés, il est nécessaire d'utiliser de nouvelles bandes disposant de très larges canalisations (plus de 100 MHz par utilisateur) : les bandes millimétriques pourraient offrir de telles réserves de spectre et leur utilisation permettrait d'atteindre dans certains cas de très hauts débit [46].



**Figure I.12** Les différents usages des bandes de fréquences de la 5G.

#### D. Les 3,5 GHz la bande cœur de la 5G [57]

La bande de fréquences 3,5 GHz [3,4 - 3,8] GHz est celle qui sera utilisée en priorité pour le réseau mobile 5G. C'est la bande cœur de la 5G. Sur la largeur de spectre de 400 MHz, 310 MHz peuvent être utilisés pour la 5G et ne sont alloués qu'à la 5G. Dans tous les cas, cela suffit aux opérateurs pour fournir aux utilisateurs des services 5G de haute qualité.

De toutes les fréquences qui seront utilisées par la 5G, la bande des 3,5 GHz est celle qui offre le meilleur compromis, elle offre une largeur de bande suffisante. C'est pourquoi la 5G, dans un premier temps, va apporter de l'oxygène au réseau et empêcher les effets de saturation. En outre, cette bande de fréquences permet aussi une montée en débit significative tout en ayant une bonne longueur d'ondes, ce qui permet aussi à la 5G de répondre aux enjeux de couverture mobile. Les fréquences 3,5 GHz ont une portée moyenne de 400 mètres en zone urbaine et 1,2 km en zone rurale.

#### E. Architecture de fonctionnement [58]

La Figure I.13 montre le modèle de système proposé pour la conception d'architecture du réseau mobile 5G, qui est un modèle tout IP basé sur l'interopérabilité des réseaux sans fil et mobiles :

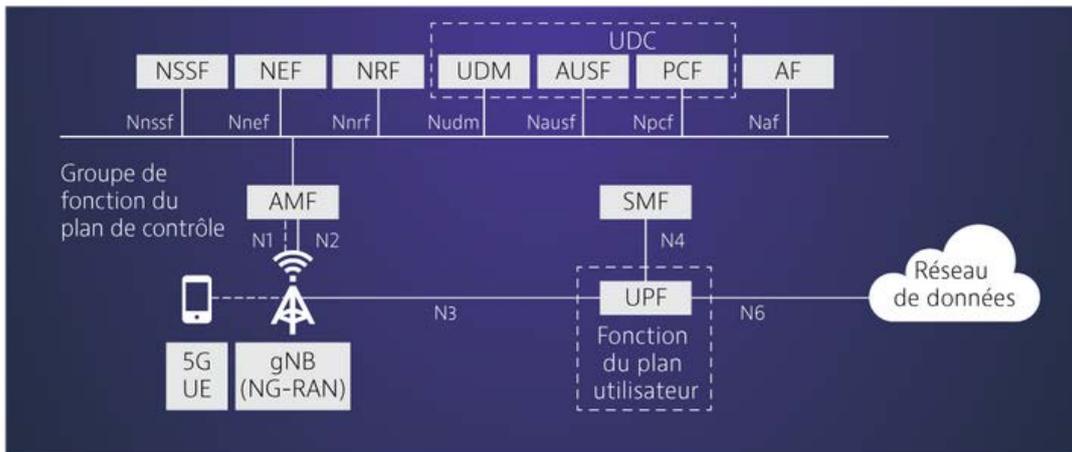


Figure I.13 Architecture 5G

### I.3 Conclusion

Ce chapitre, nous a permis de voir les différents réseaux de communication ainsi que leurs immenses évolutions. Pour finaliser ce chapitre et afin de mieux faire comprendre les lecteurs, la figure ci-dessous, récapitule cette évolution dont les principales caractéristiques et fonctionnalités apportées par chacun sont récapitulées dans le tableau qui suit :

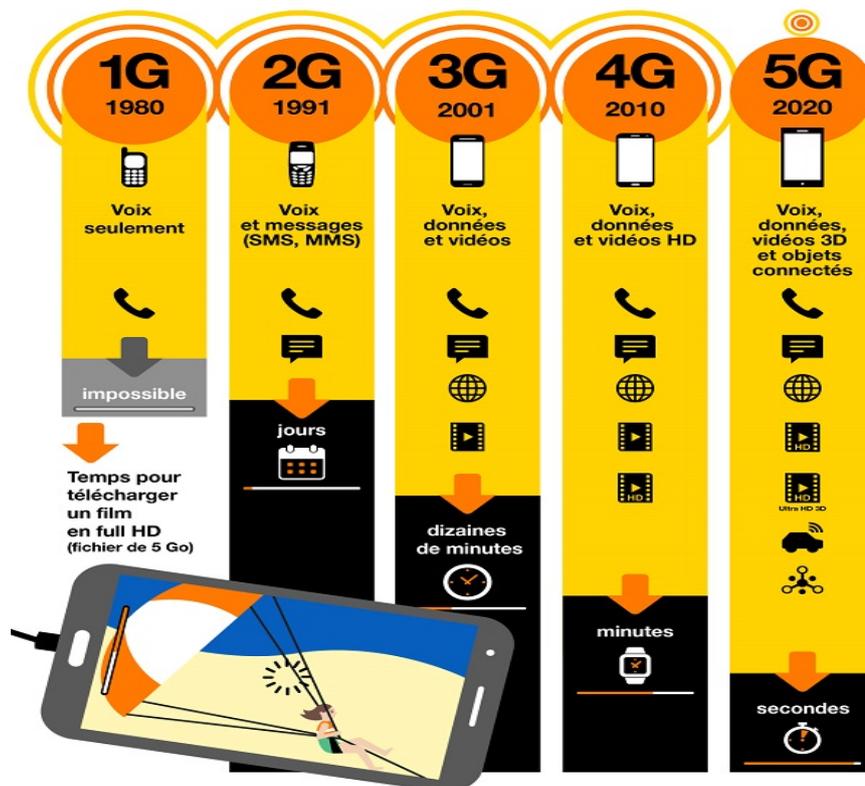


Figure I.14 L'évolution des normes de télécommunications [59].

| <b>Génération</b>   | <b>Norme</b>         | <b>Caractéristiques</b>  |
|---------------------|----------------------|--|
| <b>1G</b>           | AMPS TACS NMT        | Technologie analogique, qui a permis le transfert de voix.   |
| <b>2G</b>           | GSM.                 | 1er système cellulaire à avoir utilisé une technologie entièrement numérique qui a permis le transfert de voix ou des données numériques de très faible volume à travers le standard HSCSD   |
| <b>2.5G</b>         | GPRS                 | A permis le transfert de voix ou des données numériques de volume modéré.  |
| <b>2.75G</b>        | EDGE                 | A permis le transfert simultané de voix et des données numériques.   |
| <b>3G</b>           | UMTS                 | A permis le transfert simultané de voix et de données numériques à haut débit.   |
| <b>3.5G/3G+</b>     | HSDPA                | A permis des débits supérieurs dans la voie descendante.   |
| <b>3.75G / 3G++</b> | HSUPA                | Une variante de l'HSDPA qui a permis des débits supérieurs sur la voie montante.   |
| <b>4G</b>           | LTE                  | Amélioration importante du débit de données.   |
| <b>4G+</b>          | LTE-Advanced         | Amélioration importante du délai de latence avec une augmentation de la vitesse des données.   |
| <b>4.9G</b>         | LTE- Advanced Pro    | IL offre un débit encore supérieur à celui des normes précédentes avec une réduction du temps de latence.  |
| <b>5G</b>           | Pas encore définie ! | Réseau de communication multi-technologique, qui devra répondre à un nombre considérable de défis, qui apporteront une nette amélioration sur la fiabilité de la communication, la portée, le débit et la latence des communications |

**Tableau I.6** Récapitulatif de l'évolution des réseaux de télécommunications [13].

**Références Bibliographiques du chapitre I**

- [1] <https://fr.wikipedia.org/wiki/T%C3%A9l%C3%A9communications>
- [2] <https://www.echosdunet.net/dossiers/reseaux-mobiles-differences-entre-2g-3g-et-4g#9/48.8/2.3>
- [3] <http://tpe-telephone-2011.e-monsite.com/pages/sommaire-1/le-telephone-portable/creation-et-fonctionnement-du-portable.html>
- [4] Le réseau GSM et les différentes générations, université de Reims Champagne-Ardenne.
- [5] Samir KAMECHE, "Modélisation des Synthétiseurs de Fréquences pour les Systèmes de Télécommunications Mobiles", Thèse de Doctorat en Télécommunications, Université de Tlemcen, Mars 2012.
- [6] X. Lagrange, P. Godlewski, S. Tabbane, "Réseaux GSM", Edition Hermès, 2000.
- [7] <http://www.marche-public.fr/Terminologie/Entrees/1G.htm>
- [8] Bjorknas, D., Rautio, J., Penttinen, J. NMTImage. Conference Proceedings. Digital Mobile Radio (DMR) conference, Stockholm, 1994.
- [9] Safa SAADAOUÏ ; "Conception d'un système de communication sans fil industriel basé sur la transformée en ondelettes", Thèse de doctorat en Systèmes Electroniques, Université de Lorraine, Mars 2019.
- [10] Md. Zaved Parvez; Khondker Zakir Ahmed; Quazi Raguib Mahfuz; Md. Saifur Rahman, "A Theoretical Model of GSM Network Based Vehicle Tracking System". IEEE Conference Publication, pp-594-597, 2010.
- [11] Martin SAUTER, 'Global System for Mobile communications (GSM)'. IEEE 'Wiley Telecom eBook Chapters', 2014.
- [12] X. Lagrange, P. Godlewski, et S. Tabbane, " Réseaux GSM-DCS", Hermès, troisième édition, 1997.
- [13] Zakia BERBER; "Etude et conception des synthétiseurs de fréquences pour les systèmes de communications sans fils 5G", Thèse pour l'obtention de Doctorat en Systèmes et Réseaux Informatiques des Télécommunications, Université de Tlemcen, Décembre 2019.
- [14] C. DEMOULIN, M. VAN DROOGENBROECK, " Principes de base du fonctionnement du réseau GSM, Revue de l'AIM ", pages 3–18, N04, 2004, Principes de base du fonctionnement du réseau GSM, Cédric DEMOULIN, Marc VAN DROOGENBROECK ,Département d'Électricité, Électronique et Informatique (Institut Montevore) ,Sart Tilman, B-4000 Liège, Belgique, <http://www.ulg.ac.be/telecom>
- [15] Simon ZNATY EFFORT, 'GPRS : Principes et Architecture'.
- [16] José MANUEL HUIDOBRO, " Telecomunicaciones: Tecnologías, Redes y Servicios ", 2a edición actualizada, 2014.

- [17] D. Katsianis; I. Welling; M. Ylonen; D. Varoutas; T. Spicopoulos; N. K. Elnegaard; B. T. Olsen; L. Budry, " The financial perspective of the mobile networks in Europe ", IEEE Journals and Magazines. Vol.8. Issue.6. pp.58-64. 2001
- [18] Amar ZEHER, "Système d'Annulation d'Écho pour Répéteur Iso-fréquence", Thèse de Doctorat université de Bourgogne, 2014.
- [19] BEKKOUCHE.N, HAJI.M; "Etude et conception d'un synthétiseur de fréquences pour les communications radio mobiles sur LTE/LTE Advanced", Mémoire de MASTER en Systèmes et Réseaux de Télécommunications, Université de Tlemcen, Juin 2017.
- [20] AYAD.H, MEKIDICHE.R; ' Optimisation de la couverture radio 4G (LTE-A) des opérateurs de télécommunications ' Mémoire pour l'obtention du diplôme de MASTER en Télécommunications, Spécialité Réseaux et Télécommunications, Université Aboubakr Belkaïd Tlemcen Faculté de TECHNOLOGIE, Juin 2018.
- [21] Ilyes SABER ; ' Contribution a l'etude et la conception d'un synthétiseur de fréquences pour les communications radio mobiles 5G', Mémoire pour l'obtention du diplôme de MASTER en Télécommunications, Spécialité Réseaux Mobiles et Services de Télécommunications, Université Aboubakr Belkaïd Tlemcen Faculté de TECHNOLOGIE, Mai 2016.
- [22] K. Ibrahim, "Gestion des ressources des réseaux mobiles de nouvelle génération par rapport à la mobilité des utilisateurs", Thèse de Doctorat, Université d'Avignon, 2009.
- [23] J. Sanchez & M. Thioune, "Universal Mobile Telecommunications System UMTS", Hermes Science, 2004.
- [24] Hendaoui Mounira, "Réception dans un système d'accès multiples à répartition par codes. Application aux modes FDD et TDD de l'UMTS", Université de Biskra, 2014.
- [25] <https://developer.orange.com/od-uploads/EDGE-Description-technique.pdf>
- [26] Eric BATUT, "Etude du bloc de réception dans un terminal UMTS-FDD et d'éveloppement d'une méthodologie de codesign en vue du fonctionnement en temps réel", Institut national polytechnique de Grenoble, 2010.
- [27] Nasreddine JAD, "Allocation de ressources radios dans les systemes umts a duplexage temporel", universite de rennes 1, 2005.
- [28] Mohamed MOUSSAOUI, "Le réseau UMTS et ses évolutions: UMTS/HSxPA/3LTE", : Ecole Nationale des Sciences Appliquées de Tanger, 201.
- [29] Martin Sauter, "Universal Mobile Telecommunications System (UMTS) and High-Speed Packet Access (HSPA) ", IEEE. Wiley Telecom eBook Chapters, pp. 456, 2014.
- [30] [http://www.radio-electronics.com/info/cellulartelecomms/cellular\\_concepts/tdd-fdd-timefrequency-division-duplex.php](http://www.radio-electronics.com/info/cellulartelecomms/cellular_concepts/tdd-fdd-timefrequency-division-duplex.php).
- [31] Jyrki T. J. Penttinen, "3GPP Mobile Communications: WCDMA and HSPA", IEEE Wiley Telecom eBook Chapters, pp. 1008, 2013.

- [32] P. Olivier Lucas, " Conception orientée délai : étude, développement et réalisation d'une boucle à verrouillage de phase large bande stabilisée par une boucle à verrouillage de délai", Thèse de Doctorat, Université Bordeaux , 2011.
- [33] Yannick Bouguen, Éric Hardouin, François-Xavier Wolff, "LTE et les réseaux 4G", Groupe Eyrolles, 2012.
- [34] Florence Sonnerat, "Développement d'antennes innovantes pour les terminaux mobiles 4G tenant compte de l'interaction avec l'utilisateur : solutions circuits et antennes envisageables", université européenne de Bretagne, 2013.
- [35] Abd-Elhamid M. Taha; Najah Abu Ali, Hossam S. Hassanein, "Overview of LTE and LTE-Advanced Networks", IEEE Wiley Telecom eBook Chapters pp.304, 2011.
- [36] <http://www.3gpp.org/Carrier-Aggregation-explained>
- [37] [https://www.electronics-notes.com/articles/connectivity/4g-lte-long-term\\_evolution/frequency-bands-channels-spectrum.php](https://www.electronics-notes.com/articles/connectivity/4g-lte-long-term_evolution/frequency-bands-channels-spectrum.php)
- [38] Afaq H. Khan; Mohammed A. Qadeer; Juned A. Ansari; Sariya Waheed, "4G as a Next Generation Wireless Network", IEEE Conference Publication, pp. 334 – 338, 2009.
- [39] Gaurav Soni. Gaurav Megh, "Experimental Investigation of Spectrum Sensing for LTE Frequency Band based on USRP 2920/VST 5644", IEEE Conference Publication, pp. 801 – 804, 2016.
- [40] Loïc Martin, "Conception d'une antenne compacte de station de base pour réseaux cellulaires", université Bretagne Loire, Juillet 2017.
- [41] Guides LTE-Advanced Pro, Copyright 5G.co.uk, 2018. Release 14 – the start of 5G standardization
- [42] Release 14- The start of 5G standardization, 2016.
- [43] [https://fr.wikipedia.org/wiki/LTE\\_Advanced#:~:text=LTE%2DAdvanced%20est%20une%20norme,LTE%20signifie%20Long%20Term%20Evolution](https://fr.wikipedia.org/wiki/LTE_Advanced#:~:text=LTE%2DAdvanced%20est%20une%20norme,LTE%20signifie%20Long%20Term%20Evolution)
- [44] H. BOUCHENTOUF, R. BOUDGHENE STAMBOULI, "Etude des performances des réseaux 4G (LTE)", Mémoire Pour l'obtention du diplôme de MASTER en Télécommunications, Option Réseaux Mobiles et Services (RMS), Université de Tlemcen, Juin 2013.
- [45] <https://lte.ma/la-nouvelle-technologie-lte-advanced-pro-est-dans-lagenda-des-grands-operateurs-telecoms/>
- [46] [https://www.arcep.fr/uploads/tx\\_gspublication/rapport-enjeux-5G\\_mars2017.pdf](https://www.arcep.fr/uploads/tx_gspublication/rapport-enjeux-5G_mars2017.pdf)
- [47] <https://www.telit.com/lte-evolution-standardization-and-deployment-the-long-run-to-5g/>
- [48] <http://www.huawei.com/minisite/hwmbbf16/insights/5G-Nework-Architecture-Whitepaper-en.pdf>
- [49] Ericsson white paper, 5G radio access, april 2016
- [50] 4G Americas "5G Spectrum Recommendations, August 2015"

- [51] 5Gppp, 5G vision
- [52] <http://www.huawei.com/minisite/hwmbbf16/insights/5G-Nework-Architecture-Whitepaper-en.pdf>
- [53] <https://www.terrafemina.com/vie-pratique/economie-a-bourse/articles/33447-telephonie-mobile-les-cinq-objectifs-de-la-5g.html>
- [54] Ofcom « Update on 5G spectrum in the UK, 8 February 2017 »
- [55] [http://www-file.huawei.com/-/media/CORPORATE/PDF/public\\_policy/public\\_policy\\_position\\_5g\\_spectrum.pdf?la=en](http://www-file.huawei.com/-/media/CORPORATE/PDF/public_policy/public_policy_position_5g_spectrum.pdf?la=en)
- [56] [https://www.ofcom.org.uk/\\_data/assets/pdf\\_file/0022/111883/enabling-5g-uk.pdf](https://www.ofcom.org.uk/_data/assets/pdf_file/0022/111883/enabling-5g-uk.pdf)
- [57] <https://blog.ariase.com/mobile/dossiers/5g-frequences>
- [58] <https://www.viavisolutions.com/fr-fr/architecture-5g>
- [59] <https://radio-waves.orange.com/fr/reseaux-et-antennes/5g/>

## **Chapitre II**

# **Etude théorique de la synthèse de fréquence à PLL**

## II.1 Introduction

Tout système de communication sans fil, nécessite l'assistance d'un émetteur-récepteur pour envoyer le signal. La boucle à verrouillage de phase (PLL) est le système le plus courant et le plus utilisé en matière de performances et d'efficacité. Comme l'indique son nom, la PLL est un système d'asservissement qui permet de verrouiller la phase du signal de sortie sur la phase du signal d'entrée. Son fonctionnement consiste à générer un ensemble de signaux de fréquences déterminées à partir d'un signal fourni par un oscillateur de référence. Ce chapitre présentera les différents blocs constituant la PLL, ainsi que leur fonctionnement mais aussi les caractéristiques principales et architecture des synthétiseurs de fréquences RF afin de réaliser une conception de synthétiseur de fréquence de hautes performances pour les communications mobiles 5 G.

## II.2 La synthèse de fréquence

La PLL est le circuit le plus important dans les émetteurs-récepteurs RF, son invention revient à un ingénieur nommé Henri de Bellescize dans les années 1932 qui cherchait à améliorer la réception des signaux radioélectriques en modulation d'amplitude. Elle se compose de plusieurs sous-circuits intégrés qui lui permettent de générer plusieurs hautes fréquences à partir d'une référence de signal plus basse.

Outre la démodulation synchrone, plusieurs applications possibles de la PLL sont peut-être aussi nombreuses et variées que celles que l'on a trouvées pour l'amplificateur opérationnel. On peut citer, quelques-unes [1] :

- la démodulation de fréquence,
- la démodulation de phase,
- la démodulation en bande latérale unique (BLU),
- la réalisation de décodeurs de tonalité,
- la réalisation de radars à effet DOPPLER,
- la réalisation de filtres de poursuite,
- l'asservissement de la vitesse de moteurs à courant continu,
- la multiplication de fréquence par un nombre entier ou décimal.

C'est sur la multiplication de fréquence par un nombre entier que nous allons nous concentrer plus attentivement.

## II.3 Caractéristiques Fondamentales des synthétiseurs de fréquence

Les synthétiseurs de fréquences ont des caractéristiques très importantes, nous pouvons citer parmi eux [1-4] :

- **Plage de fréquence** : C'est la plage de fréquence spécifiée d'une application dédié au synthétiseur de fréquence pour qu'il puisse fonctionner correctement, elle est située entre la plus petite et la plus grande des fréquences synthétisables.
- **Plage de maintien** : appelée aussi "plage de verrouillage". C'est l'intervalle de fréquence pour lequel la PLL est verrouillée mais dont les limites sont fixées par les deux fréquences conduisant au déverrouillage de la PLL si la variation est trop grande. Systématiquement, la plage de maintien est supérieure ou égale à la plage de capture.
- **Plage de capture** : est l'intervalle de fréquence pour lequel la PLL est verrouillée mais dont les limites sont fixées par les deux fréquences conduisant à la capture (état non verrouillé vers un état verrouillé).
- **Pas de synthèse** : Le pas est l'intervalle minimal de fréquences discrètes fournies. On peut rencontrer des pas allant du centième de hertz jusqu'à quelques MHz, qui correspond à la fréquence de référence pour une PLL à division entière.
- **Résolution de fréquence** : Résolution de fréquence se réfère à l'intervalle entre les deux points de fréquence adjacents, qui a nommé intervalle de fréquence.
- **Précision et stabilité de fréquence** : Elle se réfère aux degrés que l'écart réel entre la fréquence de sortie et la fréquence standard. La stabilité de fréquence est l'évolution de la taille de la fréquence de sortie à un certain intervalle.
- **Temps de commutation de fréquence** : représente le temps de changement du synthétiseur d'une fréquence à une autre jusqu'à obtenir la stabilité. Il est calculé dans le temps de réponse de la boucle.
- **Pureté du spectre** : Il existe deux éléments qui interfèrent sur la pureté spectrale du système : le bruit de phase et les raies parasites.
- **Bruit de phase** : "Phase noise" (PN) en anglais se réfère à la phase de la porteuse de sortie par rapport à la sortie idéale (impulsion de Dirac). Ce concept de base dans l'analyse des performances des synthétiseurs nécessite des recherches approfondies, qui seront présentées dans la prochaine partie de ce chapitre.
- **RMS Jitter** : le Root Mean Square "RMS", est une caractéristique de mesure qui représente la variance temporelle des instants de commutation d'un signal et particulièrement celui de l'horloge.
- **Raies de références** : ou "Reference spurs" en anglais, ce facteur indique le niveau des harmoniques de la fréquence de sortie. Il est exprimé en (dB) par la formule suivante :

$$Spur_{Gain}(F_{spur}) = 20 \log \left[ \frac{K_{VCO} \cdot Z(s) \cdot K_{\phi}}{s} \right] \quad (II.1)$$

Où :

$Spur_{Gain}$ ; représente le gain des raies de référence ;

$F_{spur}$ ; représente la fréquence supposée multiple de la fréquence de comparaison;

$K_{VCO}$  ; est le gain du VCO. Il est exprimé en Hz/V, et est donné par la pente de la caractéristique, il représente la linéarité du VCO.

$Z(s)$ ; représente la fonction de transfert du filtre ;

$K\varphi$ ; est la constante du détecteur de phase.

### II.3.1 Les différents types de synthétiseurs

Il existe trois principes :

- La synthèse directe qui existe depuis les années 1930 [5];
- La synthèse indirecte utilisant le principe de la boucle à verrouillage de phase [6-7];
- La synthèse numérique micro-programmée plus récente, qui n'a rien de commun avec les deux précédentes [8].

## II.4 Synthèse indirecte (avec PLL)

Ce procédé a été de plus en plus utilisé, grâce à l'arrivée des circuits intégrés. La définition de la synthèse indirecte est liée au fait que, pour multiplier une fréquence, il faut insérer un diviseur dans la chaîne de retour. Comparativement à ce procédé, la synthèse directe utilise la multiplication en sélectionnant les harmoniques du signal incident. Ce système présente l'avantage d'une grande simplicité et d'une grande facilité de commande manuelle ou programmée. Il doit générer un signal de fréquence très précise et pour les systèmes transmettant sur plusieurs canaux, variant par pas programmables sur toute la bande de fréquence. Ce pas de synthèse peut avoir, dans certains systèmes, une valeur très faible par rapport à la fréquence de la porteuse. Outre la précision de la fréquence et le pas de synthèse, d'autres spécifications sont définies pour le synthétiseur de fréquence, en particulier le temps d'établissement, le bruit de phase et les raies spectrales parasites [1].

### II.4.1 Synthétiseur de fréquences à division entière

La Figure II.1 représente le circuit classique d'un synthétiseur de fréquence qui est composé d'un oscillateur de référence à cristaux de haute stabilité (TCXO), d'un filtre de boucle (LF), d'un oscillateur commandé en tension (VCO) et d'une chip (puce) intégrant dans son bloc un diviseur de fréquence programmable (R et N) et un comparateur de phase et de fréquence (PFD) lié à la pompe de charge (CP) [10]. Les synthétiseurs de fréquence PLL entiers-N divisent la sortie fréquence par une valeur entière. La sélection du canal à synthétiser se fait en agissant sur le rapport de division N.

Avant de détailler le fonctionnement de chaque composant, nous allons d'abord expliquer le principe de fonctionnement d'une synthèse de fréquences. Celle-ci repose sur la théorie suivante [9-12] :

Le PFD compare la phase du signal à la sortie du diviseur de fréquence ( $F_{out}/N$ ) avec un signal de référence ( $F_{ref}$ ) généré par un oscillateur de cristal (TCXO) et divisé par un diviseur ( $M$ ), ce dernier nous génère un signal Up lorsque ( $F_{ref}$ ) est en avance de phase par rapport à ( $F_{out}/N$ ) et un signal Down lorsque ( $F_{ref}$ ) est en retard de phase comparé à ( $F_{out}/N$ ). La Pompe de Charge (CP) se compose d'une source et un évier de courant pour injecter ou retirer un courant  $I_{cp}$  dans le filtre de boucle qui le convertit en une tension de contrôle ( $V_{tune}$ ) pour régler la fréquence d'oscillation du VCO. Le VCO génère un signal sinusoïdal dont la fréquence ( $F_{out}$ ) varie autour de cette fréquence d'oscillation et du diviseur de fréquence programmable qui divise le signal de sortie par un facteur  $N$  permettant de le comparer avec le signal de référence ( $F_{ref}$ ) de basse fréquence.

Dans ce type de synthétiseur, la fréquence de sortie peut s'écrire suivant la relation (II.2) :

$$F_{out} = N \cdot F_{ref} = \frac{N}{M} F_0 \quad (II.2)$$

Où :

$F_{out}$ , représente la fréquence de sortie ;

$F_{ref}$ , représente la fréquence de référence ;

$F_0$ , représente la fréquence pilote générée par l'oscillateur local ;

$N$  et  $M$  ; représente respectivement de division programmable et le rapport de division d'entrée.

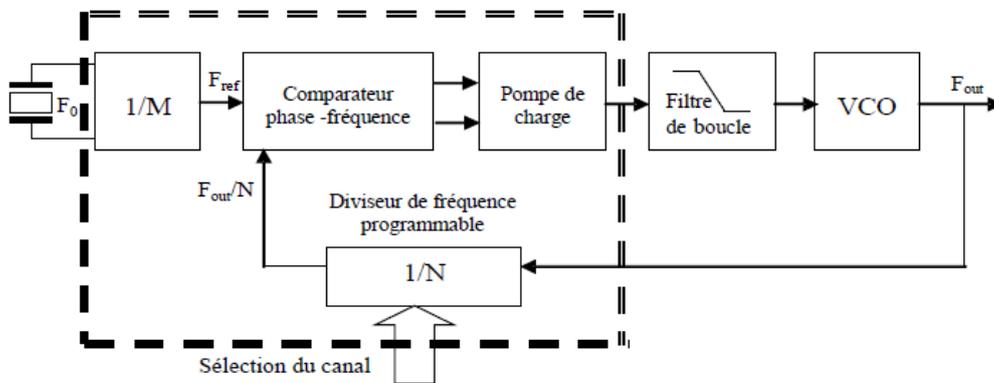


Figure II.1 Synthétiseur de fréquences classique à base de PLL [12].

Pour réaliser un synthétiseur de fréquence, deux possibilités sont offertes [12] :

- **Soit faire varier la fréquence de référence  $F_{ref}$**  : La plage de variation de la fréquence de sortie  $F_{out}$  est alors égale à la plage de variation de  $F_{ref}$  multipliée par  $N$ .
- **Soit utiliser une fréquence de référence fixe** : Généralement générée à partir d'un oscillateur à quartz, et faire varier le rapport de division  $N$  en utilisant un compteur programmable dans la

boucle de retour. Les synthétiseurs de fréquence fractionnaires utilisent la deuxième solution pour générer toute une plage de fréquence.

Dans ce type de synthétiseurs, la valeur de la fréquence de référence  $F_0$  est fixée par le pas de fréquence de sortie souhaité. La fréquence de coupure du filtre de boucle doit être relativement basse pour filtrer les raies parasites générées par le processus de comparaison (comparateur de phase et pompe de charge). Dans les applications cellulaires actuelles, le pas de fréquence est d'environ centaine de kHz à quelques mégahertz, et la bande passante de la PLL à division entière est faible et entraîne un temps de stabilisation assez élevé, de l'ordre de centaines de microsecondes. Il existe un compromis entre le temps de réponse d'un synthétiseur de fréquences entier et son pas de résolution en fréquence, alors deux choix s'offrent aux concepteurs [1] :

- **Soit la réduction du temps d'accrochage** : un meilleur temps d'accrochage est obtenu par un élargissement de la bande passante de la boucle. Pour conserver une atténuation suffisante des raies parasites de comparaison, la fréquence de référence doit être également augmentée ce qui permet d'élargir la bande passante de la PLL et donc d'abaisser ainsi le plancher de bruit de phase. La combinaison d'une bande passante plus large et d'un plancher de bruit de phase plus faible permet d'obtenir un bruit de phase global plus faible. En contrepartie, le pas de fréquence est augmenté en même temps que la fréquence de référence.
- **Soit la diminution du pas de fréquence** : pour obtenir un faible pas de fréquence, il suffit de diminuer la fréquence de référence. Pour atténuer les raies parasites de comparaison, la bande passante de la boucle doit également être réduite. Ceci engendre une augmentation du temps d'accrochage et une hausse du plancher de bruit de phase. La combinaison de la faible bande passante et du plancher de bruit élevé détériore le bruit de phase global.

## II.5 Fonctionnement de chaque bloc du synthétiseur de fréquences

Dans cette partie nous allons énumérer le fonctionnement de chaque composant du synthétiseur de fréquence.

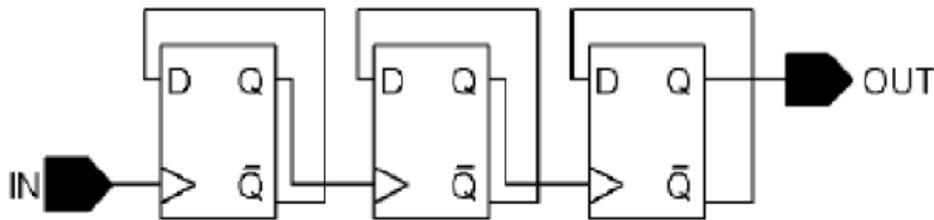
### II.5.1 L'oscillateur de référence

Le signal de référence  $F_0$  est généralement délivré à partir d'un oscillateur à quartz "TCXO" (Temperature Compensated Crystal Oscillator), comme l'indique son nom cet oscillateur est compensé en température donc il possède des caractéristiques élevées qui nous offre une stabilité.

### II.5.2 Les Diviseurs de fréquence (M) et (N)

Les diviseurs de fréquences M et N sont deux éléments principaux ajoutés dans le synthétiseur de fréquence et placé principalement dans la chaîne de contre-réaction (retour). Leur rôle est de diviser

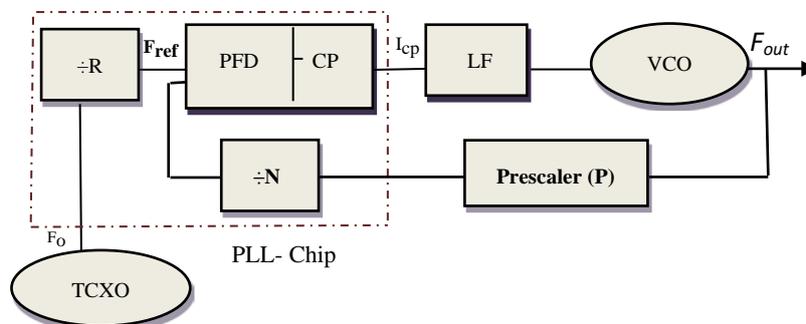
la fréquence d'entrée et de sortie d'un rapport entier déterminé. Les diviseurs de fréquence sont majoritairement de nature numérique, et fonctionnent en entrée à la fréquence du VCO (haute fréquence) et en sortie à la fréquence de la référence (basse fréquence) [13]. Il existe des diviseurs par N classiques dont le rapport de division N est constant et des diviseurs N/M qui peuvent changer de rapport de division de N à M suivant l'état d'un signal de commande extérieur. Ce signal de commande est assuré par un circuit accumulateur permettant de commander le diviseur N/M et d'effectuer le choix du rapport de division. Un exemple de diviseur par 8 à base de bascules D est donné sur la figure II.2.



**Figure II.2** Exemple de diviseur de fréquence simple

Toutefois, si la fréquence de sortie du VCO est de quelques GHz (dans le cas des ondes millimétriques ou des ondes centimétriques), il est important de réduire d'abord la fréquence avant de la comparer avec la fréquence d'entrée du PFD. Cela se fait à l'aide d'un pré-diviseur, dont le coefficient de division est "P". La figure II.3 montre le schéma de principe du pré-diviseur, qui existe dans la boucle de contre-réaction du synthétiseur de fréquence qui génère des fréquences ultra-hautes. L'équation (II.2) devient [3]:

$$F_{out} = N.P.F_{ref} = \frac{N.P}{R} F_0 \quad (\text{II.3})$$

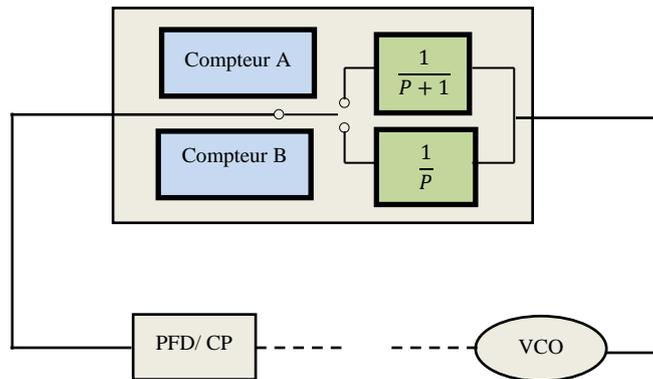


**Figure II.3** Synthétiseur de fréquence avec un pré-diviseur [3].

### A. Pré-diviseur double module [13-15]

Un pré-diviseur à double module (Figure II.4) est un diviseur entier programmable permettant de générer des facteurs de division élevés. Le circuit comprend un pré-diviseur haut fréquence pouvant diviser soit par  $P$ , soit par  $P + 1$  par un signal de commande externe (signal de sortie du VCO), et deux décompteurs (un fixe A et le deuxième programmable B) basse fréquence. Son fonctionnement est le suivant : au départ les décompteurs A et B sont chargés respectivement par deux nombres  $a$  et  $b$  répondant à la condition  $a > b$ , le pré-diviseur divise par  $P + 1$  cela veut dire qu'à chaque fois que le VCO effectue  $P+1$  cycles, les compteurs A et B, seront décrémentés de 1. Dès que le décompteur B atteint 0 le VCO aura donc effectué  $b(P + 1)$  cycles, sa sortie passant à l'état bas reste bloquée et va forcer le pré-diviseur à diviser par  $P$ , quant au compteur A, il sera chargé à  $(a - b)$ . Le VCO va encore générer  $(a - b) * P$  impulsions afin de terminer le comptage. Durant un cycle, le facteur de division ( $N$ ) sera égal à :

$$N = b * (P + 1) + (a - b) * P = a * P + b \quad (\text{II.4})$$

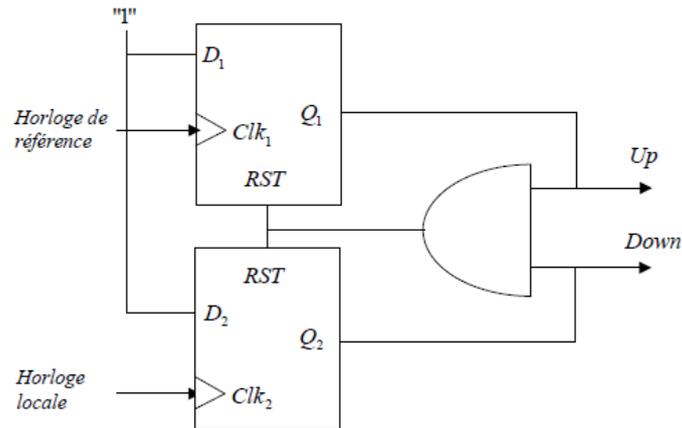


**Figure II.4** Pré-diviseur à double modules [4].

Le décompteur A poursuit son décomptage jusqu'à ce que son contenu soit nul. Sa sortie passe alors à l'état bas ce qui provoque la recharge des compteurs et aussitôt le cycle recommence.

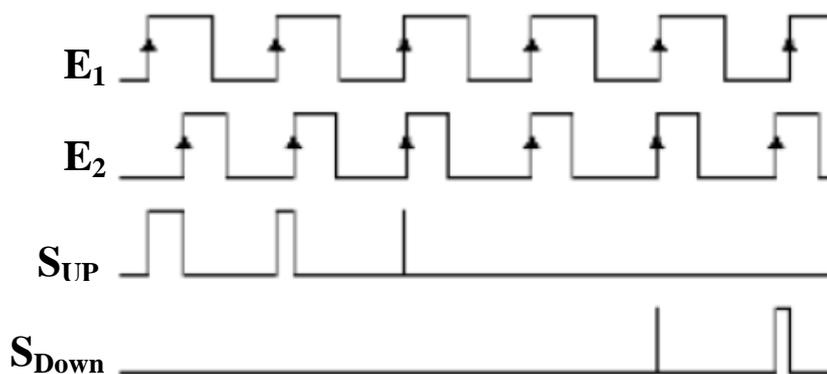
### II.5.3 Le Comparateur de phase-fréquence (PFD)

Le comparateur de phase et de fréquence est un bloc très important dans le synthétiseur de fréquence, c'est un circuit à deux entrées, son rôle est de générer en sortie une tension, car comme indiqué dans son nom, il permet de comparer entre la phase d'entrée et la phase de sortie avant que le verrouillage n'ait lieu, mais aussi entre la fréquence d'entrée  $F_c/M$  et la fréquence de sortie  $F_{out}/N$  une fois la boucle verrouillée. Un exemple du comparateur de phase classique est représenté sur la figure II.5.



**Figure II.5** Circuit d'un comparateur de phase-fréquence à bascules D et porte AND [16].

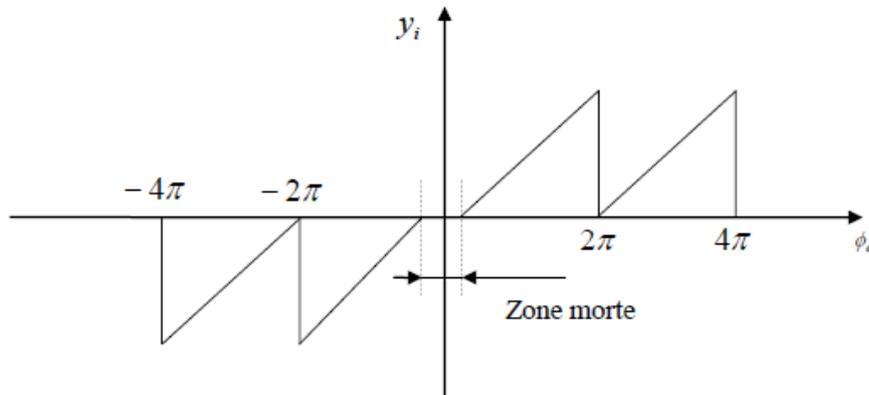
La tension de sortie générée est représentée en deux signaux ( $S_{up}$  et  $S_{down}$ ) et en trois états. Lorsque l'entrée  $E_1$  est en avance de phase sur l'entrée  $E_2$ ,  $S_{up}$  prend le niveau haut et  $S_{down}$  le niveau bas qui cela implique une augmentation de la fréquence de l'oscillateur contrôlé en tension (VCO). Lorsque  $E_1$  est en retard de phase sur  $E_2$ , on obtient la configuration inverse, c'est à-dire  $S_{up}$  est au niveau bas et  $S_{down}$  au niveau haut, cette tension se traduit en une baisse de fréquence au niveau de l'oscillateur contrôlé en tension. Lorsque les deux signaux sont synchronisés,  $S_{up}$  et  $S_{down}$  sont tous les deux au niveau bas, alors on a une largeur égale des impulsions. La détection de l'avance ou du retard de phase d'un signal par rapport à un autre se fait sur les fronts montants. La figure II.6 illustre le principe de fonctionnement du PFD.



**Figure II.6** Diagramme des différents signaux.

Le PDF présente aussi des inconvénients, lors de sa conception. De nombreux phénomènes doivent être pris en compte tel que l'erreur de phase mais aussi l'existence de "zone morte", qui correspond au gain nul de la pompe de charge, représenté sur la figure II.7. Ce phénomène se produit lorsqu'un très faible déphasage entre la sortie du VCO et la référence ne génère pas d'impulsion de

courant en raison du temps de réponse du circuit électronique. Le gain de boucle étant nul, la phase du VCO n'est plus contrôlée par la boucle et le bruit de phase de la PLL augmente.



**Figure II.7** Caractéristique de détecteur de phase et de fréquence à bascules D [16].

#### II.5.4 La pompe de charge (CP)

La pompe de charge (CP) où "Charge Pump" en anglais, est le bloc qui suit le PFD, comme illustré dans la figure II.3 elle est associée au PFD pour former un couple (PFD-CP) et elle compte dans sa topologie deux générateurs de courant ( $I_{source}$  et  $I_{sink}$ ) qui sont commutés généralement par les transistors [3] (voir la figure II.8). Les tensions  $S_{Up}$  et  $S_{Down}$  résultant du PFD, vont être converti dans la pompe de charge en un courant de correction positif ou négatif afin de commander l'oscillateur contrôlé en tension (VCO). Elle va donc soit injecter un courant positif ( $I_{source}$ ) dans le filtre pour augmenter sa tension de sortie, soit prélever un courant négatif ( $I_{sink}$ ) pour réduire la tension de sortie du filtre comme illustré dans la figure II.9, en résumé, la pompe de charges délivre un courant  $I_{CP}$  au filtre de boucle tel que [18]:

- Si  $S_{Up} = 1$  et  $S_{Down} = 0$  alors  $I_{CP} = I_{source}$ .
- Si  $S_{Up} = 0$  et  $S_{Down} = 1$  alors  $I_{CP} = -I_{sink}$
- Si  $S_{Up} = 0$  et  $S_{Down} = 0$  alors  $I_{CP} = 0$

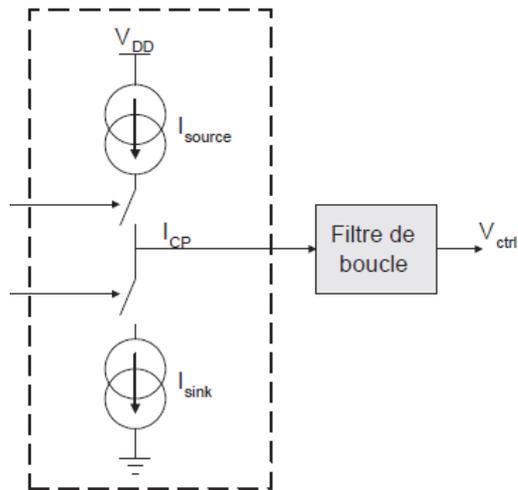


Figure II.8 Schéma de principe de la pompe de charge [17].

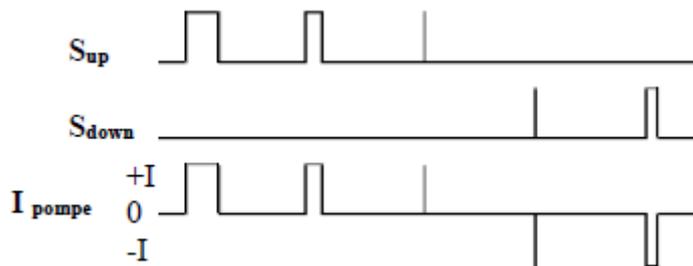


Figure II.9 Fonctionnement de la pompe de charge

### A. Courant de fuite 'Leakage current'

Le courant de fuite est produit par la pompe de charge qui cause une dérive au niveau du VCO. Cette dérive de tension, et donc la dérive de fréquence du système, elle dépend directement du courant de fuite de la pompe de charge, CP, lorsqu'elle est dans l'état d'impédance élevée, cette fuite entraînera la charge ou la décharge du condensateur de la boucle en fonction de la polarité de ce courant (leakage current) [18]. Toutefois la théorie rapportée par la référence [19], énonce que le courant de fuite, doit être inférieur à un dixième du courant de la pompe de charge et peut être décrit par la formule suivante :

$$I_{Leak} < \frac{I_{CP}}{10} \quad (\text{II.5})$$

### II.5.5 Le Filtre de boucle (LF)

Le filtre joue un rôle majeur dans la synthèse de fréquence, il filtre la sortie du circuit de la pompe de charge afin d'éliminer les composantes hautes fréquences sur la tension du VCO, ainsi il permet de fixer la bande passante, la marge de phase, le temps d'établissement et la pureté spectrale de

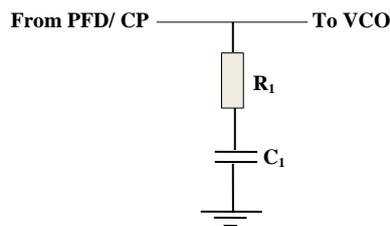
la PLL [20]. Il existe plusieurs types de filtre tels que les filtres passifs RC, actifs RC et actifs PI (proportionnel intégral).

### A. Choix du filtre [4]

Le choix du filtre de boucle est assez délicat, plusieurs critères et caractéristiques sont important pour le bon fonctionnement de la PLL. Pour notre projet de fin d'études, on a choisi de faire notre conception par un filtre passif, du fait qu'il permet d'obtenir un circuit simple, faible bruit et n'ajoutant pas de consommation de courant supplémentaire [17].

#### A.1 Filtre de premier ordre

Dans un premier temps nous allons réaliser un filtre passif passe bas de premier ordre à l'aide d'un simple circuit RC en série à la sortie de la pompe de charge comme illustré sur la figure II.10. On note que, la capacité ( $C_1$ ) est importante, car son rôle, est d'éviter les pas de tension discrets au port de contrôle du VCO dû aux changements instantanés dans le courant de sortie de la pompe de charges.



**Figure II.10** Montage d'un filtre passif de premier ordre [4].

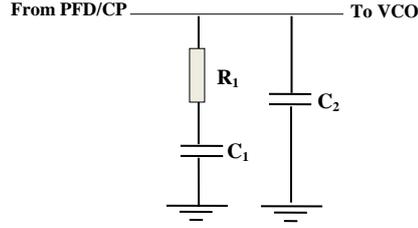
En appliquant le diviseur de tension, on obtient la fonction de transfert de ce filtre qui peut s'écrire sous la forme suivante :

$$Z_{fil1}(s) = \frac{1}{1+s.C_1.R_1} \quad (\text{II.6})$$

#### A.2 Filtre du deuxième ordre

L'inconvénient du filtre du premier ordre est qu'il génère un saut de tension à sa sortie à partir de la résistance, ce qui engendre de grandes fluctuations à l'entrée du VCO et provoque une gigue de fréquence excessive avec un bruit de phase élevé. Pour lisser cette tension et stabiliser le système en boucle fermée, on ajoute un condensateur ( $C_2$ ), parallèle à la branche RC (voir figure II.11), ce qui permet d'obtenir un second pôle à haute fréquence. La fonction de transfert devient alors comme suit :

$$Z_{fil2}(s) = \frac{s.C_1.R_1+1}{s^2C_1.C_2.R_1+ s.C_1+s.C_2} \quad (\text{II.7})$$



**Figure II.11** Montage d'un filtre passif d'ordre 2 [4].

En identifiant les pôles et les zéros, cette équation peut être exprimée comme suit :

$$Z_{fil2}(s) = \frac{1 + \frac{s}{\omega_z}}{s(1 + \frac{s}{\omega_p})} \cdot \frac{1}{C_1 + C_2} \quad (\text{II.8})$$

Où le pôle est :

$$\omega_p = \frac{C_1 + C_2}{C_1 \cdot C_2 \cdot R_1} \quad (\text{II.9})$$

Et le zéro ;

$$\omega_z = \frac{1}{R_1 \cdot C_1} \quad (\text{II.10})$$

### A.3 Filtre du troisième ordre

Le bruit dans les diviseurs et la pompe de charge à des multiples de la fréquence de référence  $F_{ref}$ , peut engendrer des bandes latérales FM non désirées à la sortie RF. Ces bandes latérales peuvent causer du bruit dans les canaux adjacents. Donc un filtrage additionnel de ces pics de référence est souvent nécessaire, cela dépend en fait de l'étroitesse de la largeur de bande du filtre de boucle [4].

A partir du filtre de deuxième ordre, un dernier couple RC est ajouté pour générer un troisième pôle afin d'améliorer la suppression des raies parasites dues à la référence et le bruit haute fréquence [18]. Le filtre finalement utilisé est donc un ordre trois comme illustré sur la figure II.12.

$$Z_{fil3}(s) = \frac{Z_{fil2}(s) \cdot \left| \frac{1}{C_3 \cdot s} \right|}{Z_{fil2}(s) + R_2 + \left| \frac{1}{C_3 \cdot s} \right|} \quad (\text{II.11})$$

En remplaçant  $Z_{fil2}(s)$  dans la formule (II.18),  $Z_{fil3}(s)$  devient :

$$Z_{fil3}(s) = \frac{1 + s \cdot C_1 \cdot R_1}{s(n_2 \cdot s^2 + n_1 \cdot s + n_0)} \quad (\text{II.12})$$

Où :

$$n_0 = C_1 + C_2 + C_3 \quad (\text{II.13})$$

$$n_1 = C_2 \cdot C_3 \cdot R_1 + C_1 \cdot C_2 \cdot R_1 + C_1 \cdot C_3 \cdot R_2 + C_2 \cdot C_3 \cdot R_3 \quad (\text{II.14})$$

$$n_2 = C_1 \cdot C_2 \cdot C_3 \cdot R_1 \cdot R_2 \quad (\text{II.15})$$

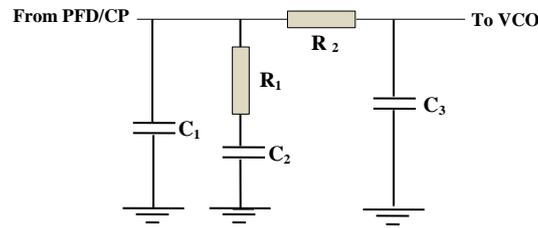


Figure II.12 Montage d'un filtre passif d'ordre trois [4].

### II.5.6 L'oscillateur commandé en tension (VCO)

L'oscillateur commandé en tension est un bloc qui vient après le filtre de boucle, il permet de transformer la tension du filtre de boucle appliquée sur son entrée en un signal modulé en fréquence en sortie ( $F_{out}$ ). Il existe plusieurs types de VCO mais le plus courant dans les PLL est l'oscillateur de réservoir LC. Les VCO sont peu stables en fréquence, ils ne peuvent être utilisés qu'en boucle fermée. Si une variation de tension survient qu'elle soit lente ou rapide, à leur entrée elle se traduit par une variation de fréquence en sortie.

$$F_{out} = f_0 + K_{vco} \cdot V_{tune} \quad (\text{II.16})$$

Où ;

$F_{out}$ , représente la fréquence de sortie,

$V_{tune}$ , représente la tension de contrôle du VCO,

$F_0$ , représente la fréquence libre du VCO (au repos, c-à-d, lorsque  $V_{tune}$  est nulle),

$K_{vco}$ , est le gain du VCO. Il est exprimé en Hz/V, et est donné par la pente de la caractéristique.

Le VCO est utilisé dans les systèmes de communications, il a plusieurs applications telles que la génération d'une fréquence de référence ou encore la modulation du signal à émettre [21]. La relation entre la phase et la fréquence du VCO est donnée par l'équation suivante :

$$\theta_{vco} = \int 2 * \pi * (F_0 + K_{VCO} * V_e) \quad (\text{II.17})$$

Avec :

$V_e$ , tension d'entrée.

Chaque application a ses exigences concernant les caractéristiques du VCO. En général, les principales caractéristiques du VCO sont les suivantes [15] :

- **Le bruit de phase** : il traduit la pureté du signal généré. Les performances en bruit dépendent du coefficient de qualité du résonateur, de la taille des composants (les gros transistors sont

moins bruyants), de la polarisation (en général, on améliore le bruit de phase en augmentant les courants de polarisation), etc.

- **La plage en fréquence** : le VCO doit être capable de couvrir la bande de fréquence souhaitée.
- **La linéarité** : afin de simplifier le design, on cherche à avoir le  $K_{VCO}$  le plus linéaire possible, la fonction de transfert d'une PLL étant le plus souvent calculée avec l'approximation d'un  $K_{VCO}$  constant.
- **Le pushing** : il représente la sensibilité de la fréquence générée par le VCO à une variation de tension d'alimentation, et donc à son bruit.
- **Le pulling** : il représente la sensibilité de fréquence à une variation de l'impédance de la charge en sortie.
- **La consommation** : on la souhaite la plus faible possible.

## II.6 Le modèle linéaire des boucles à verrouillage de phase

Comme tout asservissement, la PLL doit être modélisée autour d'un point de repos qu'il convient de définir sous condition ; c-à-d lorsque la PLL est verrouillée (sur sa fréquence centrale), la fréquence d'entrée est constante [2]. Cette modélisation permet de définir les paramètres de chaque bloc, nécessaires à la convergence (et donc la stabilité) du système. Une fois la PLL verrouillée, le système est considéré comme linéaire et la modélisation peut être faite dans le domaine de Laplace et cela nous permet de calculer sa fonction de transfert [4].

### II.6.1 Fonctions de transfert de la PLL

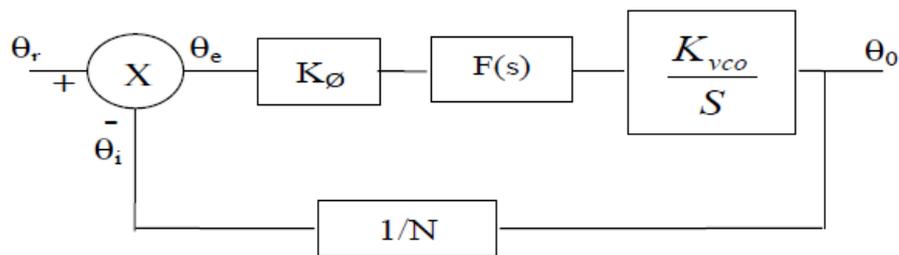


Figure II.13 Bloc linéaire d'une PLL [12].

En se basant sur ce modèle (figure II.13), le gain de la fonction de transfert de ce système bouclé, peut être calculé comme suit :

- **Gain du synthétiseur en boucle directe**

$$G(s) = \frac{\theta_0}{\theta_e} = \frac{K_\phi \cdot Z(s) \cdot K_{VCO}}{s} \quad (\text{II.18})$$

$\theta_0$  et  $\theta_e$  représentent respectivement les phases de sortie et d'erreur ;

$K_{\phi}$ , est la constante du détecteur de phase ;

$K_{VCO}$ , indique la linéarité du VCO ;

Et  $Z(s)$ , la fonction de transfert du filtre.

- **Gain du synthétiseur en boucle inverse (contre-réaction)**

$$H(s) = \frac{\theta_i}{\theta_0} = \frac{1}{N} \quad (\text{II.19})$$

- **Gain du synthétiseur en boucle ouverte**

$$T(s) = \frac{\theta_i}{\theta_e} = H(s)G(s) = \frac{K_{\phi} \cdot Z(s) \cdot K_{VCO}}{N \cdot s} \quad (\text{II.20})$$

- **Gain du synthétiseur en boucle fermée**

$$K(s) = \frac{\theta_0}{\theta_r} = \frac{G(s)}{[1 + H(s)G(s)]} \quad (\text{II.21})$$

## II.6.2 Choix de la bande de boucle et de la marge de phase

La bande de boucle et la marge de phase sont des paramètres très importants qui peuvent influencer sur les systèmes de communication RF dans les termes de stabilité et pureté spectrale. Pour concevoir une PLL de haute performance et stabilité, ces deux critères doivent être calculés avec précision pour assurer un bon fonctionnement.

### A. La bande de boucle

Il est important de savoir que le modèle linéaire illustré à la Figure II.23 est une approximation qui n'est valable que pour une valeur faible de la largeur de bande de la boucle ( $\omega_p$ ), qui est antérieure à la fréquence de référence  $F_{ref}$ . Ce paramètre peut être défini à partir de la formule (II.22) et correspond à la fréquence à laquelle l'amplitude de la fonction de transfert en boucle ouverte est égale à 1. Ils sont exprimés respectivement en radians et Hz par les formules (II.23) et (II.24) [4].

$$\|G(j \cdot \omega_c \cdot H)\| = 1 \quad (\text{II.22})$$

$$\|G(j \cdot \omega_p \cdot 2\pi \cdot H)\| = 1 \quad (\text{II.23})$$

En règle générale, pour que l'approximation linéaire du temps continu soit valide, la bande passante de la boucle ne peut dépasser environ 1/10 de la fréquence de référence [9].

$$\omega_p \leq \frac{F_{ref}}{10} \quad (\text{II.24})$$

## B. La marge de phase

La marge de phase est évaluée à la fréquence égale à la bande passante de la boucle. Elle est définie comme la différence entre  $180^\circ$  et la phase de la fonction de transfert en boucle ouverte à la fréquence de bande passante de la boucle ( $\omega_p$ ), correspondant à un gain de 0 dB [3] :

$$\Delta\varphi = 180 - \arg G(j\omega_p).H \quad (\text{II.25})$$

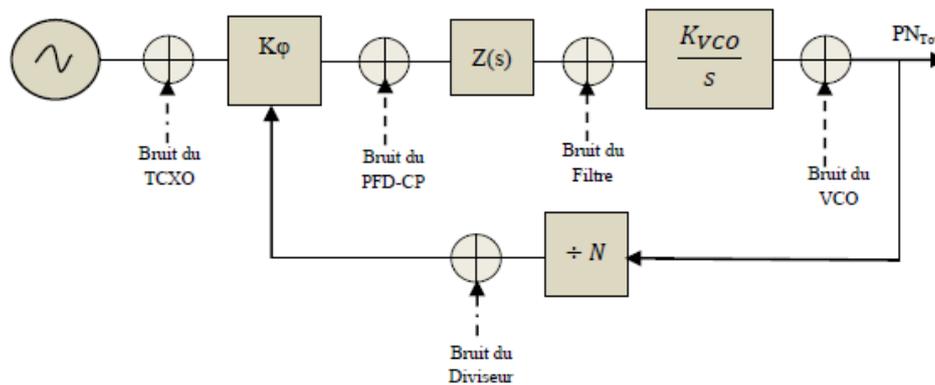
Pour assurer la stabilité du système le choix de la marge de phase est également un critère important dans la conception du synthétiseur, notamment son temps de réponse. Pour avoir un bon compris, il est nécessaire de choisir une marge de phase comprise entre  $0^\circ$  et  $90^\circ$  [9].

$$0^\circ < \Delta\varphi < 90^\circ \quad (\text{II.26})$$

## II.7 Bruit de phase dans les synthétiseurs de fréquence à PLL

Le bruit de phase est un caractère de performance très important qui est lié à la puissance du bruit de PLL dans les synthétiseurs de fréquences. Il représente un fait défavorable qui peut influencer sur les performances d'un système de communication RF. Selon sa définition, il est causé par des perturbations de phase ou bien une gigue sur le signal.

Pour voir son influence sur le synthétiseur la figure II.14 représente le modèle linéaire avec les sources de bruit de phase de chaque élément du synthétiseur de fréquence



**Figure II.14** Sources de bruit attribuées au synthétiseur de fréquence à PLL.

D'après les autres de [22-23] le bruit de phase de l'oscillateur de référence peut être modélisé suivant l'expression (II.27) :

$$PLL \text{ noise }_{flat} = PN1\text{Hz} + 10 \log\left(\frac{F_{ref}}{1\text{Hz}}\right) + 20 \log(N) \quad (\text{II.27})$$

Pour le calcul du bruit totale du synthétiseur dans la formule (II.28) il s'applique uniquement pour la bande de boucle de la PLL ( $\omega_p$ ). En dehors de la bande passante de la boucle les termes du bruit des composants seront multipliés par le gain en boucle fermé [18] :

$$PN_{Tot}^2 = X^2 + Y^2 + Z^2 \quad (II.28)$$

Où :

$PN_{Tot}^2$  ; est le bruit de phase total à la sortie du synthétiseur ;

$X^2$  ; est la puissance du bruit à la sortie, due au bruit de phase du diviseur 'PN<sub>N</sub>' et de l'oscillateur de référence 'PN<sub>Ref</sub>'.

$Y^2$  ; est la puissance du bruit à la sortie, due au bruit de phase de la Pompe de Charge 'PN<sub>CP</sub>' ;

$Z^2$  ; est la puissance du bruit à la sortie, due au bruit de phase du VCO 'PN<sub>VCO</sub>' ;

En introduisant l'équation (II.21) représentée par la fonction de transfert en boucle fermée dans l'équation (II.28), on obtient les coefficients X, Y et Z comme suit [4] :

$$X^2 = \{PN_{Ref}^2 + PN_N^2\} * \left\{ \frac{G(s)}{1+G(s).H(s)} \right\}^2 \quad (II.29)$$

$$Y^2 = PN_{CP}^2 * \left\{ \frac{1}{K_\phi} \right\}^2 * \left\{ \frac{G(s)}{1+G(s).H(s)} \right\}^2 \quad (II.30)$$

$$Z^2 = PN_{VCO}^2 * \left\{ \frac{1}{1+G(s).H(s)} \right\}^2 \quad (II.31)$$

### II.7.1 Bruit du cristal de référence

Le bruit dans un oscillateur de référence est amplifié dans la boucle par le gain de la fonction de transfert de la boucle fermée. Une approximation simple pour cette source de bruit due au cristal de référence peut se faire comme pour n'importe quel oscillateur où il est inversement proportionnel à la fréquence excentrée [24].

L'étude faite par les auteurs [24] a montré que même si des approximations d'ordre supérieur peuvent être employées, mais avec une approximation de 1/f du bruit et habituellement modulé par la fréquence de fonctionnement libre de l'oscillateur, crée des bandes latérales de roulement à partir de la fréquence centrale et contribue à une gigue de basse fréquence. La gigue induite par le bruit de 1/f est ensuite supprimée par la PLL car elle se comporte comme un filtre passe haut avec le bruit du VCO.

Si un TCXO est employé, les données du bruit de phase devraient être obtenues du fabricant de sorte que les valeurs de référence puissent être employées avec les modèles. Le bruit dans un oscillateur de référence,  $N_{TCXO}(f)$ , à la sortie du synthétiseur est exprimé au moyen de la relation (II.32) [13][26] :

$$N_{TCXO}(f) = \frac{10^{\left(\frac{N_{TCXO-ref}}{20}\right)}}{\frac{f}{f_{TCXO-ref}}} \cdot \left(K(f) \cdot \frac{1}{M}\right) \quad (\text{II.32})$$

Avec :

$N_{TCXO-ref}$ , le bruit de référence donné par le constructeur ;

$f_{TCXO-ref}$ , la fréquence excentrée (offset) pour laquelle le bruit de référence est spécifié.

### II.7.2 Bruit de détecteur de phase

Le bruit de phase représenté ici est celui du détecteur de phase et des diviseurs de fréquences dans la PLL. Ce bruit est représenté par la formule (II.33) [25], il est modélisé en fonction de la fréquence et de la valeur de bruit spécifique donnée (bruit de référence) fourni par le fabricant du circuit intégré (synthétiseur) [12].

$$N_{PD}(f) = 10^{\frac{N_{PD-ref} + 10 \log\left[\frac{f_{ref}}{\text{Hz}}\right]}{20}} \cdot K(f) \quad (\text{II.32})$$

Avec :

$N_{PD-ref}$ , le bruit de référence donné par le constructeur.

### II.7.3 Bruit de phase dans le VCO

La principale source de bruit d'un oscillateur à transistor FET est une source basse fréquence qui module le signal micro-onde par l'intermédiaire de l'impédance non linéaire du transistor [12]. Le bruit de phase dans ce cas est celui du VCO à la sortie du synthétiseur et exprimé par la formule (II.33) [27] :

$$N_{VCO} = K_{VCO} + \frac{K_{VCO2}}{f^2} + \frac{K_{VCO3}}{f^3} \quad (\text{II.33})$$

### II.7.4 Bruit générés dans les résistances

Dans un système asservi, les bruit de résistances du filtre passe bas influent sur l'entrée du VCO et ce même dans le cas où la PLL n'est pas verrouillé. La tension du bruit de cette résistance est donnée par l'expression suivante (II.34) [12] :

$$V_{noise} = \sqrt{4 \cdot T_0 \cdot K \cdot R \cdot B} \quad (\text{II.34})$$

Où :

$T_0$  représente la température ambiante égale à 300K ;

$K$ , représente la constante de Boltzmann ;

R, représente la résistance ;

B, représente la bande passante.

## II.8 Conclusion

Dans ce deuxième chapitre on a pu étudier et expliquer une partie très importante du synthétiseur de fréquence à base de boucle à verrouillage de phase qui est un composant essentiel dans les équipements 'émetteurs-récepteurs' RF. Dans un premier temps, nous avons expliqué et détaillé le fonctionnement de chaque bloc de ce composant afin d'énoncer les principales caractéristiques pour sa modélisation et sa conception grâce à différentes théories et études. Par la suite, nous avons établi sa modélisation linéaire afin de tirer les fonctions de transferts. Par conséquent, nous avons pu mettre en évidence les paramètres de la marge de phase et de la bande de boucle qui jouent un rôle majeur dans ce projet. Enfin, pour finir ce chapitre nous avons discuté le concept de bruit de phase et certains types de bruit généré par les oscillateurs à l'aide de formules mathématiques.

**Références Bibliographiques du chapitre II**

- [1] M. Tié “ Synthétiseurs de fréquence monolithiques micro-ondes à 10 et 20 GHz en technologies BiCMOS SiGe 0,25 et 0,35  $\mu\text{m}$ ” I’, Université Paul Sabatier de Toulouse. Juillet 2004.
- [2] “Résumé de cours sur la PLL & la synthèse de fréquence” BE Télécom, 4 RT INSA Toulouse
- [3] Z. Berber and S. Kameche, “ Optimal choice for phase margin on mm-Wave PLL frequency synthesizer for 5G wireless communications systems ”, présenté à Fifth International Conference on Software Defined Systems (SDS), Barcelona, Spain, 2018, p. 223-228.
- [4] Berber Zakia; “ Etude et conception des synthétiseurs de fréquences pour les systèmes de communications sans fils 5G ” Thèse de doctorat en Télécommunications, Spécialité Systèmes et Réseaux Informatiques des Télécommunications, Université Aboubakr Belkaïd Tlemcen, Faculté de Technologie, Décembre 2019.
- [5] M. Girard, “ Boucles à Verrouillage de phase ”. McGraw-Hill, 1988.
- [6] R. E.Best, “ Phase-Locked Loops ”. McGraw-Hill Book Company, 1976.
- [7] F. de Dieuleveult, “ Electronique appliquée aux hautes fréquences”. DUNOD, 1999.
- [8] U. L.Rohde, “ Digital PLL Frequency Synthesizers - Theory and Design ”,. Prentice Hall, 1983.
- [9] Z.Berber and S.Kameche “ Design and Simulation of PLL Frequency Synthesizer for LTE/LTE Advanced Mobile Communications ” 2016 5th International Conference on Multimedia Computing and Systems (ICMCS).
- [10] S.Kameche and M.Feham “ Designing and Simulating a 2.4 GHz Integer-N Frequency Synthesizer with 1 MHz Frequency Step ” Article in International Journal of Computer Applications · March 2013.
- [11] Z. Berber et S. Kameche, “ Conception d’un Synthétiseur de Fréquences pour les Systèmes de Communications Mobiles 5G ”, université de technologie de Tlemcen, juin-2018.
- [12] S. Kameche, M. Feham and M.Kameche, "Simulating and Designing a PLL Frequency Synthesizer for GSM Communications ", High Frequency Electronics ,VOL.7, No.12, pp.36 41, December 2008.
- [13] Kristall-Verarbeitung Neckarbischofsheim “ Introduction technique oscillateurs a quartz compenses en temperature (TCXO) ” GMBH.
- [14] D. Brian, “ Analysis and design of high order digital phase locked loops ”, the national university of ireland, 2008.
- [15] J. Juyon, “ Contribution à la conception de synthèses de fréquence pour liaison satellite embarquée : montée en résolution et réduction des raies parasites ”, universite toulouse 3 paul sabatier, 2013.

- [16] J.-M. N. Akre, “ Étude de la synchronisation et de la stabilité d’un réseau d’oscillateurs non-linéaires. Application à la conception d’un système d’horlogerie distribuée pour un System-on-Chip ”, École Doctorale STITS “Sciences et Technologies de l’Information des Télécommunications et des Systèmes ”, 2013.
- [17] V. Cheynet de Beaupré, “ Dispositifs à Faible Coût Appliqués à la Synthèse de Fréquences et à la Modulation FSK pour les Systèmes de Radiocommunication ”, Université d’Aix Marseille 1, 2008.
- [18] M. Curtin and P. O’Brien “ Analog Device.Phase-Locked Loops for High Frequency Receivers and Transmitters - Part 2 ”.
- [19] ADISimPLL 4.30.03 software. 2017.
- [20] F. Demim, N. Kemer “ Conception d’un Synthétiseur de Fréquences en bande S pour les systèmes de communication par satellites. ” Université Aboubekr Belkaid. Juin,2017.
- [21] V. LAGARESTE, “ Contribution a l’étude de nouvelles architectures de synthétiseur de fréquence ”, Thèse de doctorat, Université de Bordeaux 1, 2006.
- [22] C. Shu, L. Tian, C. Guo, et W. Hong, “ Design and implementation of a multi-channel frequency synthesizer for 5G wireless communication systems ”, in 2018 IEEE MTT-S International Wireless Symposium (IWS), Chengdu, 2018, p. 1-4.
- [23] Haihong Ma, Xiaohong Tang, Fei Xiao, et Chizhou Tan, “ Design and Analysis of the S-band PLL Frequency Synthesizer with Low Phase Noise ”, in 2005 Asia-Pacific Microwave Conference Proceedings, Suzhou, China, 2005, vol. 3, p. 1-4.
- [24] Kyoohum Lim, Chan-Hong Park, Dal-Soo Kim and Beomsup Kim, “A Low-Noise Phase-Locked Loop Design by Loop Bandwidth Optimization” IEEE Journal of Solid-State Circuits, 35(6) (2000) 807-815.
- [25] L. Lascari, “Accurate Phase Noise Prediction in PLL Synthesizers”, Applied Microwave and Wireless, 12(2) (2000) 30-38.
- [26] E. Drucker, “Model PLL Dynamics and Phase-noise Performance”, Microwave & RF, 39(2) (2000) 73-82.

## **Chapitre III**

# **Résultats et Interprétations**

### III.1 Introduction

Nous avons étudié dans le chapitre précédant les blocs et parties importantes du synthétiseur de fréquences à base de boucle à verrouillage de phase qui nous ont permis de concevoir un synthétiseur de fréquence indirect destiné pour les applications radio mobiles pour la 5G, ce dernier doit générer des signaux à faible bruit et avec des raies de référence faibles tant qu'assurant un temps de verrouillage rapide. Dans ce chapitre, nous allons exposer brièvement les investigations dont le paramètre de courant de fuite est abordé et qui constitue le cœur de notre étude et par la suite, nous étalerons les travaux récents associés aux synthétiseurs, proposés pour être compatibles avec le réseau 5G.

#### III.1.1 Travaux liés aux synthétiseurs traitant le paramètre de courant de fuite

Pour obtenir une bonne performance d'un synthétiseur de fréquence en termes de temps d'acquisition, des raies de références, de bruit de phase et du RMS Jitter, à partir des études des auteurs [1-10], ces dernières sont basées sur :

- Une idée conceptrice ou élaboratrice d'un courant de fuite très faible, généré par la pompe de charge. En cette voie, une étude citée dans [4], démontre que la valeur du courant de fuite est de 1nA ou moins dans les circuits de PLL modernes.
- Dans les recherches apportées par [3-10] démontrent qu'on ajoutant des circuits externes au synthétiseur on obtient des meilleurs résultats au niveau du courant de fuite qui sera compensé ou réduit, ces derniers améliorent donc les caractéristiques du synthétiseur.

Sur la base de ces observations, on déduit que la seconde est meilleure en termes de performances du système, mais d'un autre point de vue elle n'apporte pas une meilleure solution au niveau de la miniaturisation du circuit du synthétiseur. Pour la première idée conceptrice, il faut noter qu'il n'est pas toujours indéniable de contrôler la variation des électrons et trous des transistors de la pompe de charge. C'est pour cela que dans notre projet, nous chercherons à développer un synthétiseur avec une structure simple, un rendement élevé, et des caractéristiques de courant de fuite de haute intensité.

#### III.1.2 Travaux récents liés aux synthétiseurs pour des applications 5G

Dans plusieurs études liées aux synthétiseurs de fréquences appartenant à la 5 G, le type de division est fractionnaire. Le but de ces travaux est commun ; proposé des modèles qui permettent d'améliorer les caractéristiques de la PLL [3]. Une étude faite en 2015 par les auteurs [11] a démontré qu'en utilisant une structure fractionnaire d'un synthétiseur, en associant un doubleur de fréquence à

l'oscillateur de référence, on obtient un faible bruit de phase avec un gain de raies de références réduit. Mais aussi les auteurs [12] ont suggéré un synthétiseur avec un montage en cascade (en quadrature), qui a donné à la fois un faible bruit de phase, et un RMS réduit. Une autre recherche rapportée dans [13] a pu créer un modèle de synthétiseur intégré pour [28,7-33,7] GHz performant et ceci en combinant l'accord capacitif et la commutation d'inductance dans l'oscillateur commandé en tension (VCO). Plus récemment en 2018, les recherches apportées par les auteurs [14] et [15] ont proposé une boucle à verrouillage de phase (SSPLL) à sous-échantillonnage  $N$  fractionnaire. Ces investigations sont proposées pour améliorer la robustesse de la boucle contre les perturbations et les interférences, en obtenant une boucle dynamique plus stable. Toutefois, tous ces modèles sont proposés pour les bandes de fréquences de 5G de 28 GHz, 38 GHz et entre 3,4 et 3,8 GHz. D'une autre façon, toutes ces études sont centrées principalement sur les synthétiseurs à division fractionnaire, alors que ceux à division entière sont d'une architecture moins complexe, et consomment moins d'énergie. Pour ces deux raisons et dans le cadre de mieux relever les défis de la 5G, nous avons choisi dans ce projet de fin d'études comme première étude de modéliser un synthétiseur de fréquences à division entière, destinés aux émetteurs-récepteurs 5G, et ayant pour spécificité de couvrir une large gamme de fréquences, allouée au réseau 5G [3]. Les fréquences de 1 à 6 GHz proposent un bon compromis entre la couverture et la capacité. Ceci inclut les fréquences dans la plage [3400-3800] MHz qui sont visées pour accueillir un nombre considérable des services 5G [16].

On note que, dans notre étude, la bande de fréquences choisie est [3400-3800] MHz a une largeur de 400 MHz, les discussions sur les fréquences autour de cette bande qui est considérée comme la bande cœur de la 5G, doivent maximiser sa valeur et équilibrer les différentes utilisations: il s'agit d'une bande prioritaire pour les opérateurs de réseaux mobiles. Son déploiement doit permettre d'améliorer la compétitivité des entreprises, ainsi que de répondre aux attentes des utilisateurs d'accéder à des services mobiles toujours plus performants [17].

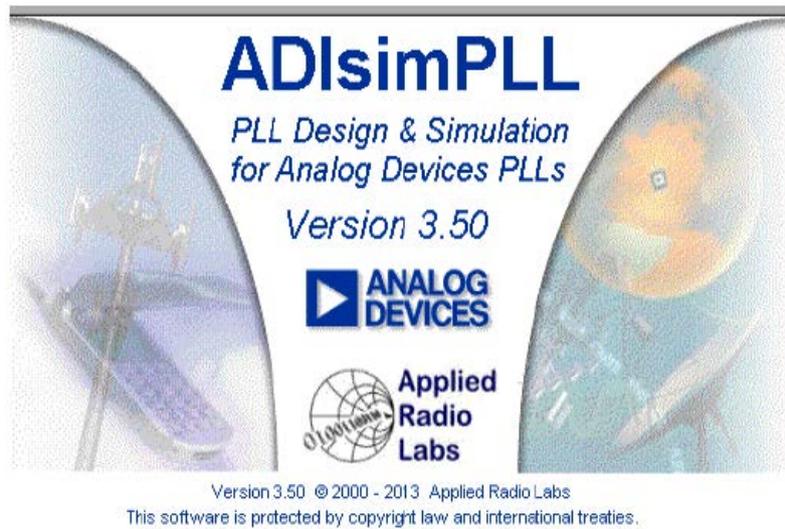
En résumé, ce mémoire de fin d'études a pour objectif la mise en place d'un synthétiseur de fréquences à base de PLL pour les communications mobile 5G qui répond aux exigences suivantes :

- Une architecture avec une division entière ;
- Une couverture de la bande [3400-3800] MHz;
- Une tolérance de plus d'1 nA de courant de fuite ;
- Bonne performance en termes de bruit de phase, raies de références, RMS Jitter et temps d'acquisition.

### III.2 Présentation générale de logiciel ADIsimPLL

'ADIsimPLL' est un logiciel de conception, de simulation et d'évaluation des synthétiseurs de fréquences à PLL d'Analog Devices, on peut le télécharger à partir de l'URL 'www.analog.com'.

Analog Devices est une compagnie internationale spécialisée dans le développement et la commercialisation des semi-conducteurs. Dans son site, plusieurs versions sont disponibles dont chacune propose une grande sélection de puce-PLL (PLL-chip) de la famille ADFxxxx qui peuvent servir une gamme d'applications telles que les stations de base sans fil, le réseau local, les téléphones mobiles et les PDA (Personnal Digital Assistant), l'accès sans fil à large bande, l'équipement industriel, l'instrumentation et l'équipement de test, le satellite, le sonar et le CATV [2]. La figure III.1 représente l'interface graphique du logiciel ADIsimPLL.



**Figure III.1** Interface du logiciel ADIsimPLL

### III.3 Synthétiseur de fréquence pour les communications radio mobiles 5G [18]

Le composant essentiel que nous avons choisi pour réaliser la boucle à verrouillage de phase est l'ADF4106, synthétiseur de fréquence d'Analog Devices, capable de générer et de contrôler un signal très stable de faible bruit dans la gamme des fréquences exceptionnellement large [0 – 6 GHz]. La société Analog Devices a également introduit une famille de mélangeurs hautement intégrés actifs et passifs qui sont bien adaptés pour une utilisation dans des applications de communication radio mobiles.

Ce synthétiseur peut servir une gamme d'applications telles que l'accès sans fil à large bande, systèmes satellitaires, instrumentation, LANS sans fil et sur de stations de base pour radios sans fil.

Le synthétiseur de fréquence ADF4106 peut être utilisé pour implémenter des oscillateurs locaux dans les sections de conversion ascendante et descendante des récepteurs et émetteurs sans fil. Il se compose d'un détecteur de fréquence de phase numérique (PFD) à faible bruit, d'une pompe de charge de précision, d'un diviseur de référence programmable, d'un compteur A et d'un compteur B programmables et d'un prescaler double module ( $P/P + 1$ ). La figure III.2 représente le schéma bloc de l'ADF4106.

Il est possible d'implémenter une PLL complète lorsque le synthétiseur est utilisé avec un filtre de boucle externe et un oscillateur commandé en tension (VCO). Une boucle complète à verrouillage de phase (PLL) peut être mise en œuvre si le synthétiseur est utilisé avec un filtre à boucle externe et un oscillateur à tension contrôlée (VCO). Sa bande passante très élevée permet d'éliminer les doubleurs de fréquence dans de nombreux systèmes haute fréquence, ce qui simplifie l'architecture du système et réduit les coûts.

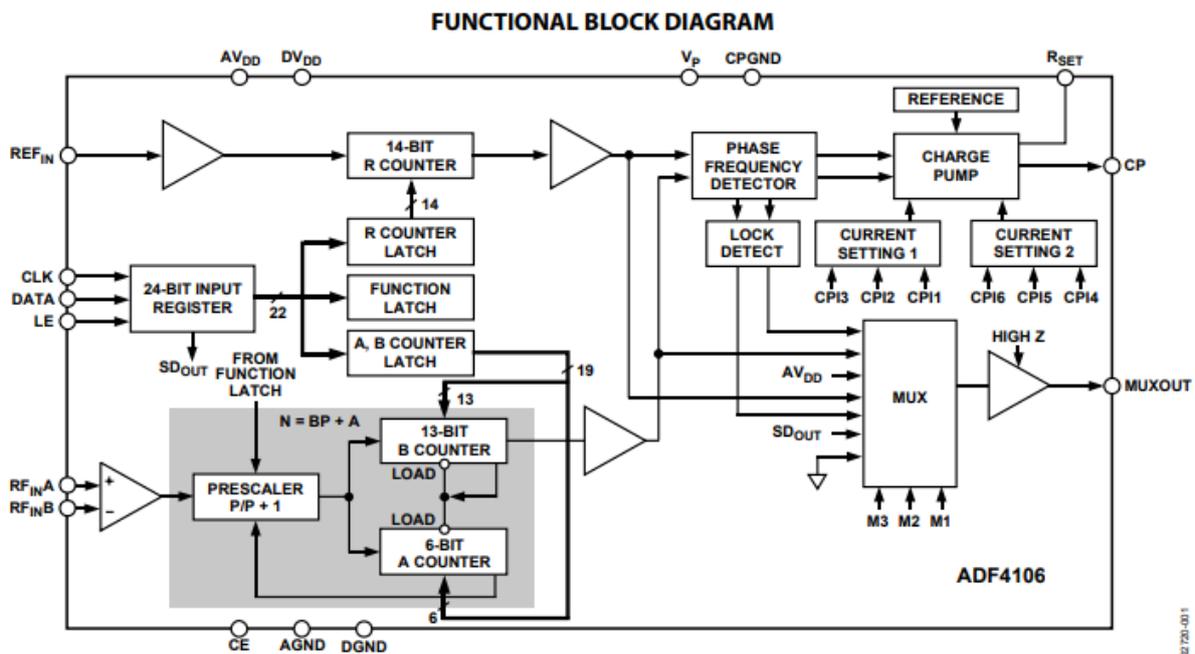


Figure III.2 Le bloc fonctionnel de l'ADF4106.

### III.4 Calcul du filtre

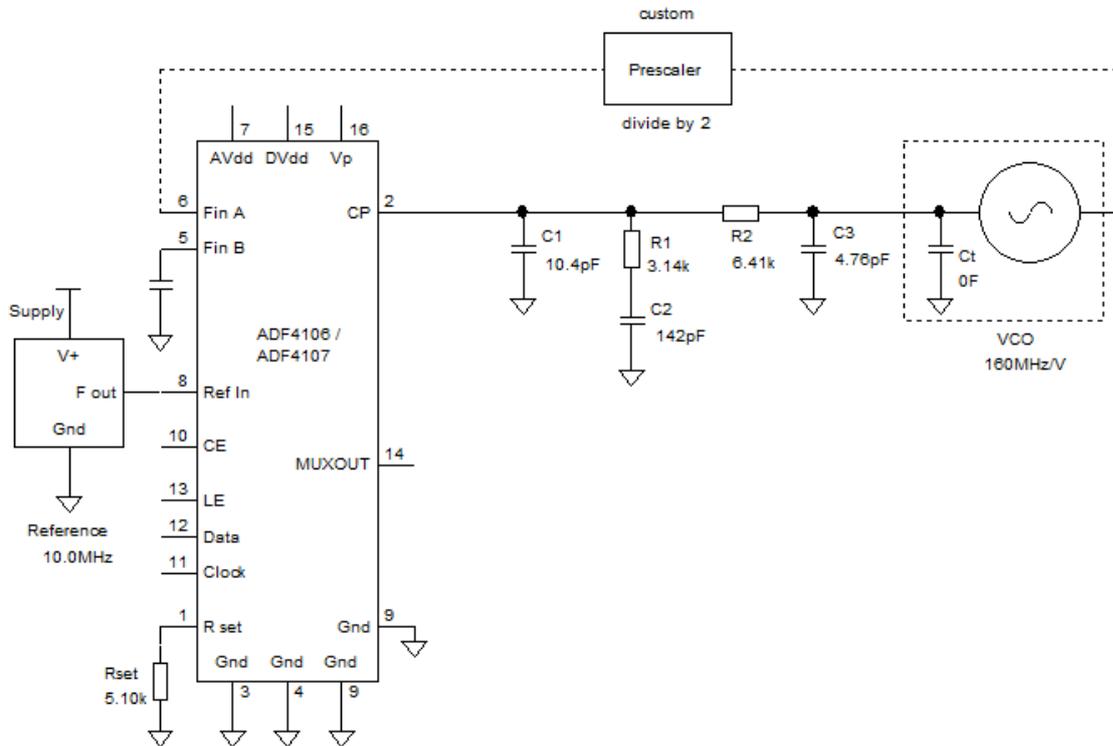
Pour un synthétiseur de fréquence fonctionnant dans la bande [3400-3800] MHz et dont  $F_{out}=3600$  MHz, les paramètres les plus importants pour réaliser la conception du filtre de troisième ordre sont les suivantes:

- Fréquence d'un Oscillateur de référence,  $F_0 = 10$  MHz, il en résulte un facteur de division  $R=1$ .
- Fréquence de comparaison,  $F_{ref} = 10$  MHz.
- Gain de VCO,  $K_{VCO} = 160$  MHz/V.
- Gain de pompe de charge,  $K_{CP} = 5\text{mA}/2\pi$  rad.
- La marge de phase =  $45^\circ$ .
- La bande passante  $\omega_p = 1$  MHz.
- Le pré-diviseur (P) est fixé avec un rapport de division de 2.
- Le courant de fuite de la pompe de charge est 1nA.

- Le diviseur N : 
$$N = \frac{F_{out}}{P.F_{ref}} = \frac{3600}{2.10} = 180$$

- Le courant de la pompe de charge  $I_{cp} = 5 \text{ mA}$  ;

La figure III.3 présente un schéma bloc d'une PLL utilisée comme un synthétiseur de fréquence (ADF4106).



**Figure III.3** Le schéma de PLL sous ADIsimPLL.

Le choix de la fréquence de coupure du filtre résulte d'un compromis entre le bruit de phase du signal produit par le synthétiseur et sa pureté spectrale (niveau des raies parasites espacées de la fréquence de référence). Les valeurs des composants du filtre du 3<sup>ème</sup> ordre issus de calcul pour une marge de phase de 45° et une largeur de boucle de 1 MHz sont montrées sur le tableau III.1 que l'on approchera sans grand inconvénient par les valeurs normalisées.

| Capacités du filtre         | Résistances du filtre   |
|-----------------------------|-------------------------|
| <b>C<sub>1</sub>=10.4pF</b> | R <sub>1</sub> =3.14kΩ  |
| <b>C<sub>2</sub>=142pF</b>  | R <sub>2</sub> =6.41 kΩ |
| <b>C<sub>3</sub>=4.76pF</b> |                         |

**Tableau III.1** Valeurs des éléments du filtre de boucle du troisième ordre

### II.4.1 Détermination du courant de fuite tolérable par le synthétiseur

En réalité, réaliser un synthétiseur de fréquences avec 1 nA n'est pas toujours facile. Pour ce faire, nous allons nous baser sur la condition de stabilité décrite auparavant par la formule du courant de fuite ( $I_{Leak} < I_{cp}/10$ ) [3].

Rappelons que, le courant de la pompe de charge ( $I_{cp}$ ) est de 5 mA. Donc, pour assurer la stabilité du système, le courant de fuite doit être inférieur à 0.5 mA. En se basant sur ces critères, nous allons analyser ce paramètre de  $I_{cp}/1000000$  jusqu'à  $I_{cp}/10$ .

| Courant de fuite (mA) | Temps de réponse ( $\mu$ s) | Raies de références (dBc)@ |       |       |
|-----------------------|-----------------------------|----------------------------|-------|-------|
|                       |                             | 10MHz                      | 20MHz | 30MHz |
| 0.000001              | 3,96                        | -101                       | -117  | -127  |
| 0.0000025             | 3.96                        | -93                        | -109  | -119  |
| 0.000005              | 3.96                        | -87                        | -103  | -113  |
| 0.0000275             | $\infty$                    | -72                        | -88   | -98   |
| 0.00005               | $\infty$                    | -67                        | -83   | -93   |
| 0.000275              | $\infty$                    | -52                        | -68   | -78   |
| 0.0005                | $\infty$                    | -47                        | -63   | -73   |
| 0.00275               | $\infty$                    | -32                        | -48   | -58   |
| 0.005                 | $\infty$                    | -27                        | -43   | -53   |
| 0.0275                | $\infty$                    | -12                        | -28   | -38   |
| 0.05                  | $\infty$                    | -7.3                       | -23   | -33   |
| 0.275                 | $\infty$                    | 7.5                        | -8.2  | -18   |
| 0.5                   | $\infty$                    | 13                         | -3    | -13   |

**Tableau III.2** Réponse du temps de verrouillage et des raies de référence pour diverses valeurs du courant de fuite.

Les résultats obtenus pour cette simulation de l'analyse du courant de fuite en fonction de la variation de la bande de boucle montrent que le synthétiseur pourra tolérer un courant de fuite dont l'intensité peut aller jusqu'à 0.000005 mA, sur une période de 3.96 $\mu$ s. Donc nous avons choisi de faire notre conception avec un courant de fuite de 1nA.

## III.5 Les réponses fréquentielles de la boucle

### III.5.1 Réponse de la boucle ouverte

La figure III.4 représente la courbe de la fonction de transfert en boucle ouverte (tracé de bode). La courbe en rouge représente le gain de la boucle et celle en bleu représente la phase. Nous pouvons déterminer la valeur  $\omega_p$  correcte qui est 1MHz au point où le gain égale à 0dB et la phase -135°, qui correspondent à une marge de phase de 45° (180° - 135°).

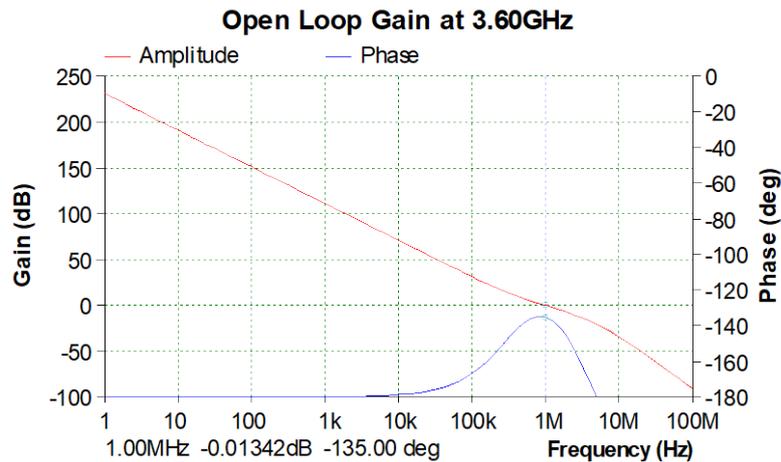


Figure III.4 La réponse de la boucle ouverte.

### III.5.2 Réponse de la boucle fermée

La figure III.5 représente la courbe de la fonction de transfert en boucle fermée. La courbe en rouge représente le gain de la boucle et celle en bleu représente la phase. On observe que, dans la largeur de bande de boucle, la fonction de transfert de la boucle fermée a une très grande amplitude, ce qui fait augmenter le niveau du bruit de l'oscillateur de référence. La valeur du gain reste inchangée jusqu'à ce qu'elle atteigne la largeur de bande de la boucle, puis elle chute rapidement. Cette fonction représente aussi le gain du bruit dans la bande passante limitée par une fréquence de coupure et l'atténuation de ce bruit au-dessus de cette fréquence. Le gain dans la bande passante de la boucle vient en grande partie du rapport de division  $N$  de la boucle.

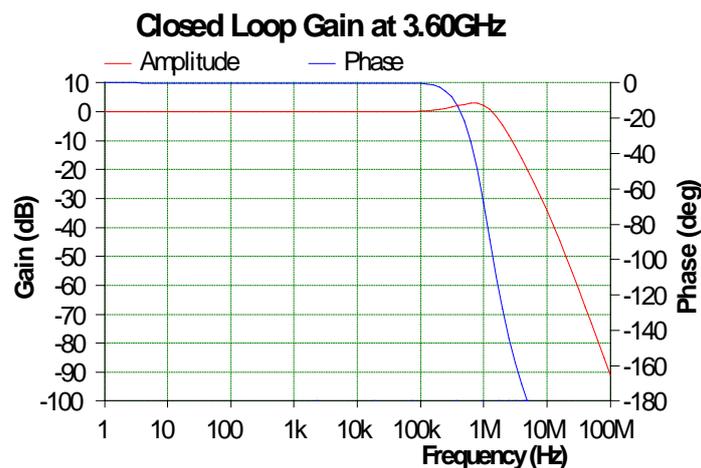


Figure III.5 La réponse de la boucle fermée.

### III.5.3 Simulation du bruit de phase à la sortie du synthétiseur de fréquence

La figure III.6 illustre respectivement le bruit de phase pour chaque composant (VCO, l'oscillateur de référence, chip, filtre de boucle et le bruit total). Les résultats montrent qu'à l'intérieur de la largeur de bande de boucle (1 Hz- 1 MHz), le niveau du bruit de l'oscillateur de référence est plus important du fait que le gain de la fonction de transfert en boucle fermée est élevé dans cette bande.

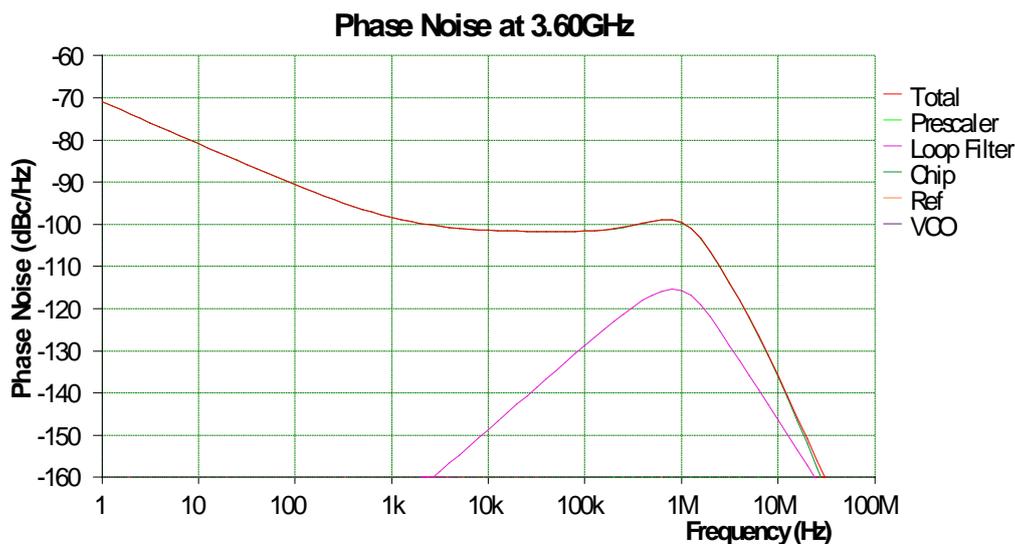


Figure III.6 Le bruit de phase de chaque composant dans le PLL.

### III.5.4 La réponse de l'erreur de la boucle

Dans l'objectif de démontrer que le bruit du VCO est hautement filtré par la PLL, en provoquant la réjection du bruit de phase ou erreur de phase dans la bande passante, la figure III.7 expose la réponse de l'erreur de la boucle. Cette fonction est obtenue par association entre les réponses de la boucle ouverte et fermée.

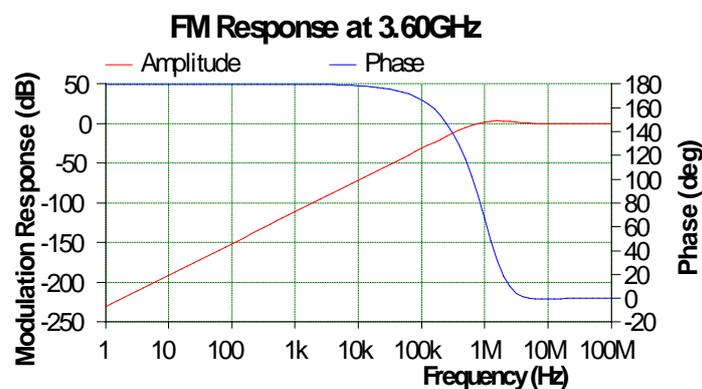


Figure III.7 Réponse de la modulation de fréquence.

### III.5.5 Leakage spurs

La figure III.8 représente les raies de référence générées à des multiples de la fréquence de comparaison. Le courant de fuite (leakage current) de la pompe de charge que nous avons introduit dans la simulation est de 1nA. Les raies obtenues sont de valeurs :-101dBc, -117dBc et -127dBc respectivement à une excentration de 10 MHz, 20 MHz et 30 MHz de la fréquence centrale.

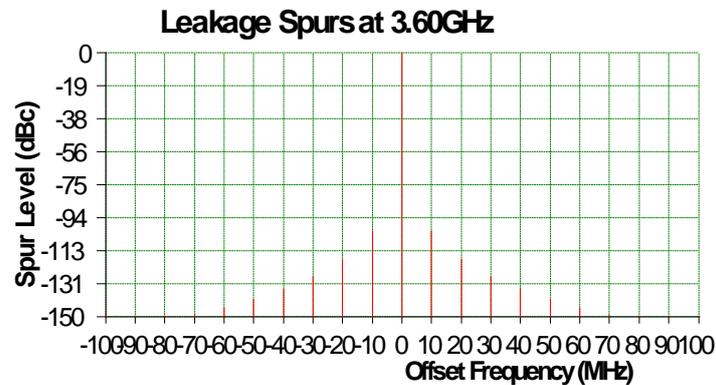


Figure III.8 Leakage spurs.

### III.6 La réponse temporelle

#### III.6.1 Comparateur de phase-fréquence

La figure III.9 représente le signal résultant de la pompe de charge (PD out) qui varie selon l'état des entrées Up et Down. Lorsque la sortie Up est à son niveau haut, le courant de la pompe de charge est positif et lorsque Down est à son niveau haut, la pompe de charge délivre un courant négatif.

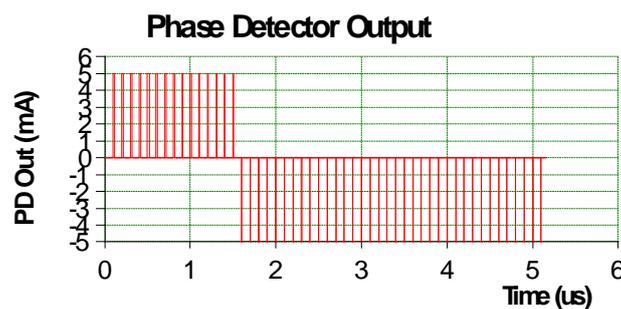


Figure III.9 Sortie de la pompe de charge.

#### III.6.2 Simulation de l'erreur de phase à la sortie de la PLL

La figure III.10 représente l'erreur de phase à la sortie de la PLL dans des conditions transitoires. Ceci est l'erreur de phase à la sortie de VCO, et non pas le détecteur de phase.

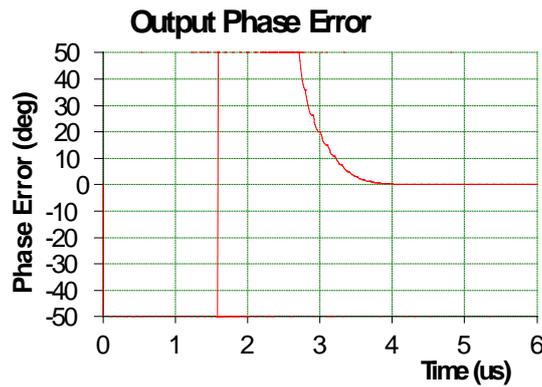


Figure III.10 L'erreur de phase à la sortie du VCO.

### III.6.3 Simulation de l'erreur de fréquence à la sortie de la PLL

La figure III.11 montre l'erreur de fréquence de la PLL dans des conditions transitoires. Autrement dit, si la PLL est verrouillée à une fréquence  $F_1$  et est commandée à l'instant ( $T = 0$ ) pour accéder à une autre fréquence  $F_2$ , l'erreur de fréquence  $|F(t) - F_2|$  peut être ainsi déterminée à travers le graphique ci-dessous.

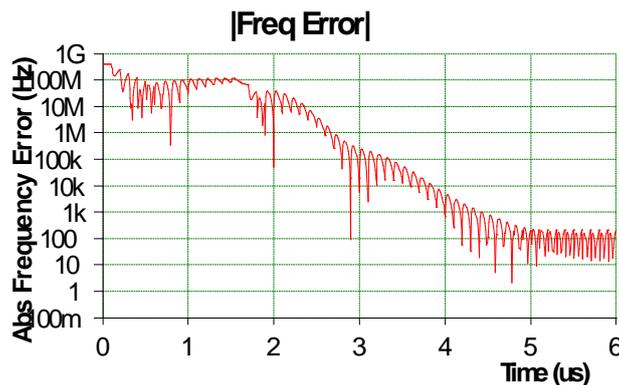


Figure III.11 L'erreur de fréquence de la PLL.

### III.6.4 Réponse temporelle de la PLL lors d'un handover

Le temps de verrouillage d'une PLL est un paramètre très important dans les systèmes de télécommunications tels que les communications mobile pour commuter entre deux fréquences, ainsi elle représente le temps nécessaire pour que la boucle à verrouillage de phase atteigne la stabilité pour un tel changement (changement de zone de localisation). Si une communication est en cours, le système doit être capable de basculer vers la nouvelle valeur de fréquence attribuée au terminal par la BTS sans que ce dernier ne ressente une coupure de service. En fait, il s'agit de l'atténuation de puissance maximale acceptable correspondant à l'exécution de l'algorithme de commutation. La figure III.12 représente la réponse temporelle de la PLL, les résultats montrent que le temps de commutation

trouvé après une simulation sous ADIsimPLL est de l'ordre de  $3.96 \mu\text{s}$  pour un saut de 400 MHz ([3,4 -3,8] GHz),

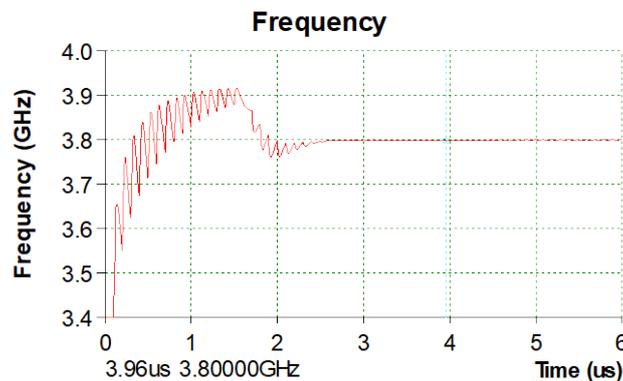


Figure III.12 Réponse temporelle de la PLL.

### III.7 Conclusion

Ce troisième chapitre se concentre sur l'objectif de ce mémoire, qui est la modélisation et la conception du synthétiseur de fréquence PLL de l'émetteur-récepteur 5G. Nous avons démontré les résultats de la simulation et l'analyse précise du bruit de phase d'un synthétiseur de fréquence basé sur la PLL. La conception complète du synthétiseur de fréquence (ADF4106) a été établie pour déterminer le temps de verrouillage pour un saut de fréquence de 400 MHz est de  $3.96 \mu\text{s}$  ainsi qu'une densité de bruit de  $-101\text{dBc}$ ,  $-117\text{dBc}$  et  $-127\text{dBc}$  respectivement à une excentration de 10 MHz, 20 MHz et 30 MHz de la fréquence centrale, ce qui prouve les hautes performances du synthétiseur de fréquence conçu et qui à travers les résultats obtenus nous ont laissé prédire son usage pour les émetteurs-récepteurs 5G.

**Références Bibliographiques du chapitre III**

- [1] Ilyes SABER ; “ Contribution a l’étude et la conception d’un synthétiseur de fréquences pour les communications radio mobiles 5G ” Mémoire pour l’obtention du diplôme de MASTER en Télécommunications, Spécialité Réseaux Mobiles et Services de Télécommunications, Université Aboubakr Belkaïd Tlemcen Faculté de TECHNOLOGIE, Mai 2016.
- [2] BEKKOUCHE.N, HAJI.M; “ Etude et conception d’un synthétiseur de fréquences pour les communications radio mobiles sur LTE/LTE Advanced ” Mémoire pour l’obtention du diplôme de MASTER en Télécommunications, Spécialité Systèmes et Réseaux de Télécommunications, Université Aboubakr Belkaïd Tlemcen Faculté de Technologie, Juin 2017.
- [3] BERBER Zakia; “ Etude et conception des synthétiseurs de fréquences pour les systèmes de communications sans fils 5G ” Thèse pour l’obtention du grade de Doctorat 3ème Cycle en Télécommunications, Spécialité Systèmes et Réseaux Informatiques des Télécommunications, Université Aboubakr Belkaïd Tlemcen Faculté de TECHNOLOGIE, Décembre 2019.
- [4] B. DEAN, *PLL Performance, Simulation, and Design*. 2017.
- [5] Chao-Ching Hung et Shen-Iuan Liu, “ A Leakage-Compensated PLL in 65-nm CMOS Technology ”, *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 56, no 7, p. 525-529, juill. 2009.
- [6] L. Liu, N. Wu, J. Yang, J. Liu, Z. Zhang, et P. Feng, “ Source-switched charge pump with reverse leakage compensation technique for spur reduction of wideband PLL ”, *Electronics Letters*, vol. 52, no 14, p. 1211-1212, juill. 2016.
- [7] K.-K. Kim, Y.-B. Kim, et Y.-J. Lee, “ Phase-Locked Loop with Leakage and Power/Ground Noise Compensation in 32nm Technology ”, *JSTS:Journal of Semiconductor Technology and Science*, vol. 7, no 4, p. 241-246, déc. 2007.
- [8] Y. Xiaozhou, K. Xiaofei, et W. Nanjian, “ A fast-settling frequency-presetting PLL frequency synthesizer with process variation compensation and spur reduction”, *Journal of Semiconductors*, vol. 30, no 4, p. 045007, avr. 2009.
- [9] K. K. Abdul Majeed et B. J. Kailath, “ Low power PLL with reduced reference spur realized with glitch-free linear PFD and current splitting CP ”, *Analog Integrated Circuits and Signal Processing*, vol. 93, no 1, p. 29-39, oct. 2017.
- [10] Chun-Yi Kuo, Jung-Yu Chang, et Shen-Iuan Liu, “ A spur-reduction technique for a 5-GHz frequency synthesizer ”, *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no 3, p. 526-533, mars 2006.
- [11] T. Siriburanon et al., “ A 28-GHz fractional-N frequency synthesizer with reference and frequency doublers for 5G cellular ”, in *ESSCIRC Conference 2015 - 41st European Solid-State Circuits Conference (ESSCIRC)*, Graz, Austria, 2015, p. 76-79.

- [12] W. El-Halwagy, A. Nag, P. Hisayasu, F. Aryanfar, P. Mousavi, et M. Hossain, “ A 28-GHz Quadrature Fractional-N Frequency Synthesizer for 5G Transceivers With Less Than 100-fs Jitter Based on Cascaded PLL Architecture ”, IEEE Transactions on Microwave Theory and Techniques, vol. 65, no 2, p. 396-413, févr. 2017.
- [13] F. Herzel et al., “ An integrated frequency synthesizer in 130 nm SiGe BiCMOS technology for 28/38 GHz 5G wireless networks ”, in 2017 12th European Microwave Integrated Circuits Conference (EuMIC), Nuremberg, 2017, p. 236-239.
- [14] Dongyi Liao, Eric A. M. Klumperink, “ A 2.4-GHz 16-Phase Sub-Sampling Fractional-NPLL With Robust Soft Loop Switching ”, IEEE Journal of Solid-State Circuits vol. 53 , no 3 , Mars. 2018.
- [15] Zhipeng Liang; Xiang Yi, Kaituo Yang, Chirn Chye Boon, “ A 2.6–3.4 GHz Fractional-N Sub-Sampling Phase-Locked Loop Using a Calibration-Free Phase-Switching-Sub-Sampling Technique ” IEEE Microwave and Wireless Components Letters vo. 28 , no 2 , Février. 2018.
- [16] <https://www.gsma.com/latinamerica/wp-content/uploads/2019/03/5G-Spectrum-Positions-FRA.pdf>
- [17] <https://www.arcep.fr/la-regulation/grands-dossiers-reseaux-mobiles/la-5g/frequences-5g-procedure-dattribuion-de-la-bande-34-38-ghz-en-metropole.html>
- [18] Analog Devices , “ PLL Frequency Synthesizer ” , Data Sheet ADF41513, [www.analog.com](http://www.analog.com).

# **Conclusion Générale**

L'évolution de la technologie sans fil est importante en même temps rapide dans notre siècle. Cette rapidité entraîne de nouvelles technologies telles que les nouveaux réseaux mobiles et en dernière évolution la 5G. Ces réseaux mobiles nécessitent des circuits intégrés RF, le principal but du concepteur est de réduire au maximum l'architecture de ces derniers mais aussi réduire la consommation.

Parmi ces circuits, la PLL ou autrement dite la boucle à verrouillage de phase est composée de plusieurs sous circuits, notamment l'oscillateur contrôlé en tension qui a pour mission de délivrer le signal de sortie analogique de la PLL.

La PLL est le composant le plus important dans les transmissions et réceptions RF. Elle est utilisée essentiellement dans les synthétiseurs de fréquences qui fonctionnent comme détecteur cohérent par la correction continue de la fréquence de sortie de l'oscillateur contrôlé en tension (VCO). Cette correction est réalisée en utilisant l'erreur de phase entre la fréquence de comparaison et la fréquence de contre réaction (la fréquence de sortie divisée par N).

Ce mémoire interprète les résultats de simulation qui sont obtenus en réalisant la conception d'un synthétiseur de fréquences à base de PLL pour les communications mobile 5G. L'ADF choisi pour ce mémoire est l'ADF4106. On a pu réaliser cette conception et simulation en utilisant le logiciel ADIsimPLL d'*Analog Devices*. Ainsi nous avons pu obtenir les résultats de simulation et l'analyse précise du bruit de phase, ainsi que toutes autres informations importantes sur les caractéristiques et performances du système.

Pour notre application, le signal de sortie obtenu a une densité de bruit de  $-101\text{dBc}$ ,  $-117\text{dBc}$  et  $-127\text{dBc}$  respectivement à une excentration de 10 MHz, 20 MHz et 30 MHz de la fréquence centrale. et avec une faible erreur de phase RMS. Le temps de verrouillage obtenu après une simulation transitoire est de l'ordre de  $3.96\ \mu\text{s}$  pour un saut de fréquence de 400 MHz. Ces caractéristiques montrent bien l'importance de ce circuit dans les systèmes de communications modernes de la cinquième génération (5G).

Ce mémoire est en collaboration avec l'ENSEA (Ecole National Supérieur de l'Électronique et de ses Applications) pour faire la réalisation du synthétiseur de fréquences qui n'a pas pu être effectué à l'ENSEA à cause des frontières fermées pour des raisons sanitaires liées à la pandémie (Covid 19).

Dans l'ensemble, nous pouvons conclure que cette recherche permettra la conception de nouveaux synthétiseurs de fréquence qui fonctionnent à des fréquences plus élevées en suivant les mêmes méthodes que celles utilisées pour les émetteurs/récepteurs des systèmes 5G.