

MINISTÈRE DE L'ENSEIGNEMENT SUPÉRIEUR
ET DE LA RECHERCHE SCIENTIFIQUE
UNIVERSITÉ DE TLEMCCEN
FACULTÉ DE TECHNOLOGIE
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE ET ÉLECTRONIQUE

MÉMOIRE DE FIN D'ÉTUDE

pour obtenir le grade de
MASTER EN ELECTRONIQUE
Spécialité : **Instrumentation Électronique**

présenté et soutenu publiquement
par

Mohammed El Amine BRIXI NIGASSA
&
Mohammed Amine TABERKIT

le 27 Juin 2013

Titre:

ÉTUDE ET RÉALISATION D'UN TESTEUR DE TEMPS DE RÉACTION

Jury

Président du jury. Dr. A.HAMDOUN,	MCA UABB Tlemcen
Examineur. Dr. A.BELAID,	MCA UABB Tlemcen
Examineur. Dr. S.SOULIMANE,	MCA UABB Tlemcen
Directeur de mémoire. Dr. A. BOUAZZA née Guen,	MCA UABB Tlemcen

Dédicaces

Au nom de Dieu, le clément, le très miséricordieux

Nous dédions ce travail

A nos chers parents qui nous ont épaulés et soutenus

dans tous ce qu'on a entrepris dans nos vies

A Nos adorables sœurs

A tous nos oncles et tantes sans exception

A tout nos cousins et cousines

A tous nos amis (es)

Remerciements

Avant tout, il ne saurait question d'entreprendre les remerciements sans avoir remercié le BON DIEU de nous avoir permis de réaliser ce travail.

Nous tenons à remercier :

Tout d'abord à nos chers parents, d'avoir été là toutes ces années de nous avoir aidé à faire ce très long parcours, et de nous avoir guidé vers le droit chemin

Un grand merci à **Mme. A. BOUAZZA** : notre encadrant pour sa confiance en nous et pour son aide si précieuse qui nous a permis d'achever notre modeste travail.

Nous adressons aussi toute notre gratitude et respects envers **Mr. HAMDOUN**, qui nous a fait l'honneur de présider le jury de notre mémoire.

Notre gratitude et remerciements vont aussi à **Mr. BELAID** et **Mr. SOULIMANE**, qui ont aimablement acceptés de juger ce travail.

Nous tenons à remercier tous les membres du Laboratoire de Recherche Génie Biomédical pour leurs soutiens inconditionnels et leur aide si précieuse qui a permis l'aboutissement de ce modeste travail.

Enfin, à toutes les personnes ayant participé de près ou de loin à la réalisation de ce projet, un grand merci.

Résumé

Le temps de réaction est un paramètre important qui permet de renseigner sur l'état d'un individu donné. Dans ce cadre on se propose d'étudier "un testeur de temps de réaction", qui est en fait, réaliser un testeur dont le but sera de mesurer le temps que met un individu pour réagir à un voyant lumineux .

Les résultats obtenus sont satisfaisants et montrent la simplicité et l'efficacité de notre testeur permettant de mesurer ce temps de réaction.

Mots clés Testeur, Temps de réaction, Automobile, réflexe.

Abstract

The reaction time is an important parameter which allow to enquire about the status of a given individual. In this context we propose to study "A tester of reaction time ", which is in fact, realize a tester whose purpose is to measure the time that takes individual to react to a bright indicator .

The results are satisfactory and show the simplicity and the effectiveness of our tester to measure the reaction time.

Keywords Tester, Reaction time, automobile, reflex.

Table des matières

Dédicaces	i
Remerciements	ii
Résumé	iii
Abstract	iv
Table des matières	vii
Table des figures	x
Liste des tableaux	x
Introduction	1
1 Schéma synoptique et étude théorique	2
1 Schéma fonctionnel du testeur de temps de réaction	2
2 Les Circuits multivibrateurs astables	3
2.1 Montages astables à base d'amplificateur opérationnel	3
2.2 Montages à portes logiques	5
3 Les portes logiques	6
3.1 L'inverseur	6
3.2 La porte AND	6
3.3 La porte NAND	7
3.4 La porte OR	7
3.5 La porte NOR	8
3.6 La porte XOR	8
3.7 La porte NXOR	9
4 Les bascules	9
4.1 Bascule RS	10
4.2 Bascule RSH	11
4.3 Bascule JK	12
4.4 Bascule D	13
5 Les compteurs Binaires	14
5.1 Les compteurs asynchrone (Ripple Counter)	14
5.2 Les compteurs synchrones	17
6 Les diodes Électroluminescentes DEL(LED en Anglais)	18
7 Les afficheurs 7 segments	20
7.1 Fonctionnement et types	20
7.2 Afficheur 7-segments à anode commune	20
7.3 Afficheur 7-segments à cathode commune	21
7.4 Calcul des résistances en sortie de l'afficheur 7-segments	21
8 Conclusion	22

2	Présentation, Etude et simulation du système	23
1	Schéma Electrique du testeur de temps de réaction	23
2	Etude électrique du montage du testeur de temps de réaction	24
2.1	Présentation générale du Logiciel Proteus	24
3	Le générateur de base de temps	25
4	Le diviseur de fréquence	27
5	Le générateur d'impulsion en sortie du CD4040	30
6	Chronométrage du temps de reflexe :	37
7	Quelques résultats obtenus en simulation	38
7.1	L'affichage lors de l'initialisation	38
7.2	Premier résultat de test sur simulation	38
7.3	Deuxième résultat de test sur simulation	39
8	Conclusion	39
3	Réalisation et résultats pratiques du testeur de temps de réaction	40
1	Présentation de notre circuit finale sur circuit imprimé	40
2	Prélèvement des différents signaux au niveau des noeuds de sortie de notre testeur de temps de réaction	41
2.1	Signal prélevé à la sortie du circuit intégré NE555	41
2.2	Le signal à la sortie du circuit intégré CD4040	42
2.3	Le signal à la sortie du dérivateur	43
3	Analyse du circuit :	43
3.1	Le circuit de temporisation	43
3.2	Circuit de déclenchement	45
3.3	Chronométrage du temps de reflexe	45
3.4	Comptage numérique	45
3.5	Affichage	46
4	Résultats et interprétations	46
5	Conclusion	49
	Conclusion et Perspectives	50
	Bibliographie	51
	Annexes	53
	Le Circuit Intégré CD 4001	54
	Le Circuit Intégré CD 4011	56
	Le Circuit Intégré CD 4060	58
	Le Circuit Intégré CD 4511	61
	Le Circuit Intégré NE555	63
	Le Compteur Binaire CD 4040	68
	Le Double Compteur BCD CD 4518	70

L’Afficheur 7 segments LTS7760R	73
--	-----------

Table des figures

1.1	Schéma fonctionnel du testeur de temps de réaction.	2
1.2	Montages astables à base d'amplificateur opérationnel.	3
1.3	La charge et la décharge du condensateur du ontage astable à base d'AOP.	4
1.4	Montage astable à portes logiques	5
1.5	La tension V_{DD} en fonction de V1, V2 et V3. [1]	5
1.6	L'inverseur. [2]	6
1.7	La porte logique AND. [2]	6
1.8	La porte NAND. [2]	7
1.9	La porte OR. [2]	7
1.10	La porte NOR. [2]	8
1.11	La porte XOR. [2]	8
1.12	La porte NXOR. [2]	9
1.13	La Bascule RS.	10
1.14	Le chronogramme de La Bascule RS.	10
1.15	La Bascule RSH.	11
1.16	Le chronogramme de La Bascule RSH.	12
1.17	La Bascule JK	12
1.18	Le chronogramme de La Bascule JK.	13
1.19	La Bascule D.	14
1.20	chronogramme de La Bascule D.	14
1.21	Compteur asynchrone modulo 8.	15
1.22	chronogramme d'un compteur asynchrone modulo 8.	15
1.23	chronogramme de la sortie Q0 du compteur asynchrone Modulo 8.	17
1.24	compteur synchrones Modulo 4.	18
1.25	Symbôle d'une diode Électroluminescente DEL.	18
1.26	Diode Électroluminescente DEL.	19
1.27	Commande de l'allumage d'une DEL.	19
1.28	Afficheur 7 segments.	20
1.29	Afficheur 7 segments à anode commune	20
1.30	Afficheur 7 segments à anode commune	21
2.1	Schéma Electrique du testeur de temps de réaction.	23
2.2	le schéma de câblage du NE555.	25
2.3	Signal de sortie du NE555 - BP1 relâché	26
2.4	Signal de sortie du NE555 - BP1 actionné.	27
2.5	La Division de fréquence.	28
2.6	Le Signal obtenu à la sortie du CD4040 - BP1 relâché.	29

2.7	Le Signal obtenu à la sortie du CD4040 - BP1 actionné.	30
2.8	Le Générateur d'impulsions.	30
2.9	Le signal de sortie du générateur d'impulsions sans la diode.	31
2.10	Le signal de sortie du générateur d'impulsions après la diode - BP1 relâché.	32
2.11	Le signal de sortie du générateur d'impulsions après la diode-Boutton poussoir actionné.	32
2.12	la partie qui réalise la fonction hasard	33
2.13	la partie qui réalise la fonction hasard	34
2.14	le signal prélevé au niveau de la diode	34
2.15	Le Circuit Intégré CD 4060.	35
2.16	Le signal de sortie lorsque BP1 et BP2 sont relâchés	36
2.17	Le Rapport cyclique d'un signal carré.	36
2.18	chronométrage du temps de réaction.	37
2.19	L'affichage lors de l'initialisation.	38
2.20	Premier résultat de test sur simulation.	38
2.21	Deuxième résultat de test sur simulation.	39
3.1	Présentation du circuit finale.	40
3.2	Le Signal à la sortie du NE555 lorsque le bouton BP1 est reâché.	41
3.3	Le Signal à la sortie du NE555 lorsque le bouton BP1 est Appuyé.	41
3.4	Le Signal à la sortie du CD4040 lorsque le bouton poussoir est relâché.	42
3.5	Le Signal à la sortie du CD4040 lorsque le bouton poussoir est actionné.	42
3.6	Le Signal à la sortie du dérivateur lorsque le bouton poussoir est relâché.	43
3.7	La mise sous tension du testeur de temps de réaction.	46
3.8	Allumage de la DEL par action sur les deux boutons poussoirs BP1 et BP2.	47
3.9	Test de de temps de réaction sur Mr. BRIXI NIGASSA Med El Amine.	47
3.10	Test de temps de réaction sur Mr. Taberkit Med Amine.	48
3.11	Réponse du troisième sujet test après 10 secondes.	48
3.12	Réponse du dernier sujet test après 99 secondes.	49
1	Brochage du CD 4001.	54
2	Diagramme logique du CD4001.	55
3	Brochage du CD 4011.	56
4	Diagramme logique du CD4011.	57
5	Brochage du CD 4060.	58
6	Diagramme Fonctionnel du CD 4060.	59
7	Détails sur la partie compteur binaire du CD 4060.	59
8	Détails sur la partie oscillateur du CD 4060.	60
9	Oscillateur à Quartz.	60
10	Brochage du CD 4511.	61
11	Brochage du NE555.	63
12	Montage de fonctionnement monostable du NE555.	65
13	Montage de fonctionnement astable du NE555.	65
14	Diagramme temporel en fonctionnement astable.	66
15	Forme Typique d'onde en Astable.	66
16	Brochage du CD4040	68
17	États des sorties du CD4040.	69

18	Brochage du CD4518.	71
19	Table de Vérité du CD4518	72
20	Chronogramme du Double compteur BCD 4518.	72
21	Menu Commandes.	76
22	Menu Commandes.	76
23	Menu Commandes.	76
24	Menu Commandes.	76
25	Menu Commandes.	77
26	Menu Commandes.	77
27	Recherche des composants.	78
28	Selection des composants.	78
29	Placement des composants.	79
30	Réalisation des liaisons entre composants.	80
31	L'Ajout des générateurs.	80
32	Les outils interactifs.	81
33	Lancement de L'Animation.	81
34	L'Affichage dans L'oscilloscope.	81
35	Netlist Transfert to ARES.	82

Liste des tableaux

1.1	Table de vérité de l'inverseur.	6
1.2	Table de vérité de la porte AND.	7
1.3	Table de vérité de la porte NAND.	7
1.4	Table de vérité de la porte OR.	8
1.5	Table de vérité de la porte NOR.	8
1.6	Table de vérité de la porte XOR.	9
1.7	Table de vérité de la porte NXOR.	9
1.8	Table de vérité de la Bascule RS.	11
1.9	Table de vérité de La Bascule JK.	13
1.10	Table de vérité des compteurs asynchrones	16
2.1	Tableau de fréquences.	28
2.2	La Table de vérité.	33
1	Description des Pins du CD 4001.	54
3	Les états d'entrée et de sortie du CD 4001.	55
2	Conditions de fonctionnement recommandées par le constructeur du CD 4001.	55
4	Description des Pins du CD 4011.	56
6	Les états d'entrée et de sortie du CD 4011.	57
5	Conditions de fonctionnement recommandées du CD 4011.	57
7	Description des Pins du CD 4060.	58
8	Description des Pins du CD 4511.	61
9	Conditions de fonctionnement recommandées du CD 4511.	62
10	Table de vérité du CD 4511.	62
11	Désignation des broches du NE555.	64
12	Désignation des broches du CD4040.	69
13	Désignation des broches du CD4518.	71

Introduction

Dans un monde où les accidents de la route prennent de plus en plus des proportions alarmantes, des efforts considérables sont mis en œuvre par différents acteurs tels que les constructeurs automobiles qui développent des systèmes de plus en plus intelligents destinés à l'aide aux automobilistes dans les situations d'urgences, la gendarmerie nationale, la police afin de limiter ces derniers, Mais un facteur reste toujours en suspens et qui est l'une des causes majeure d'accidents de la route, c'est le temps de réaction. Le temps de réaction correspond à la durée séparant une stimulation donnée d'une réponse. Ce dernier est très souvent improprement appelé « Réflexes » ce qui est complètement faux car le réflexe est une action involontaire alors que le temps de réaction est une action volontaire.

L'importance de ce temps de réaction est absolument primordiale, car il va nous permettre de nous renseigner sur l'état de fatigue du sujet testé. Ce facteur peut prendre des proportions considérables suite à la consommation d'alcool ou produits stupéfiants ou même encore certains médicaments.

Dans le cadre de notre projet de fin d'étude, nous proposons un montage permettant de mesurer ce temps de réaction avec une certaine précision.

Ce Travail a fait l'objet de 3 chapitres :

Le premier chapitre consacré à la présentation du projet. Dans ce chapitre on a donné alors le schéma synoptique de notre réalisation.

Le second chapitre permettra de détailler chacun des blocs constituant notre système.

Le dernier chapitre sera consacré à la présentation des différents résultats obtenus.

Chapitre 1

Schéma synoptique et étude théorique

Dans ce chapitre seront présentées quelques généralités sur les différents composants de base constituant notre circuit testeur de temps de réaction, ce qui va servir par la suite à la bonne compréhension du principe de fonctionnement de ce dernier. Nous allons dans un premier temps donner le schéma bloc de notre circuit, en définissant le rôle de chaque partie et en introduisant par la suite des notions sur les principaux circuits électroniques de base constituant chaque partie de notre système.

1 Schéma fonctionnel du testeur de temps de réaction

Le schéma synoptique du testeur de temps de réaction réalisé est présenté sur la figure 1.1.

il se compose :

- d'une partie génération de la base de temps.
- d'un Trigger.
- d'une partie d'affichage.



FIGURE 1.1 – Schéma fonctionnel du testeur de temps de réaction.

La première étape de notre réalisation consiste à générer un train d'impulsions. Ce signal servira de signal d'horloge pour les circuits constituant notre réalisation

d'où la nécessité d'expliquer comment générer ce signal.

2 Les Circuits multivibrateurs astables

Un circuit astable est un générateur autonome délivrant un signal rectangulaire périodique. Plusieurs structures électroniques existent, parmi les plus utilisées on a [1] [3] :

- Montage astable à circuit intégré NE555.
- Montages astables à base d'amplificateur opérationnel.
- Montage astable à portes logiques.

Pour le circuit intégré NE555, tout est expliqué dans la partie annexes.

2.1 Montages astables à base d'amplificateur opérationnel

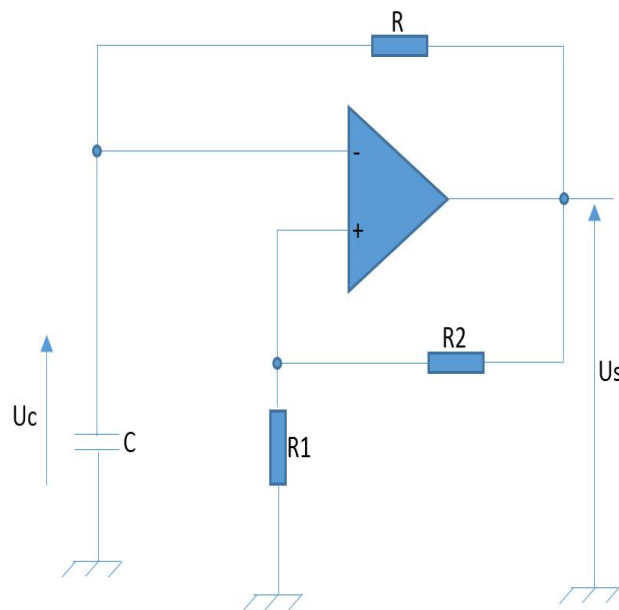


FIGURE 1.2 – Montages astables à base d'amplificateur opérationnel.

Il est composé d'un comparateur à Hystérésis qui va comparer deux seuils, commandé par un circuit RC.

On calcule ses seuils de basculement comme pour un comparateur à deux seuils. [1] [3]

$$U_B^+ = U_{SAT}^+ \cdot \frac{R}{R_1 + R_2}$$

$$U_B^- = U_{SAT}^- \cdot \frac{R}{R_1 + R_2}$$

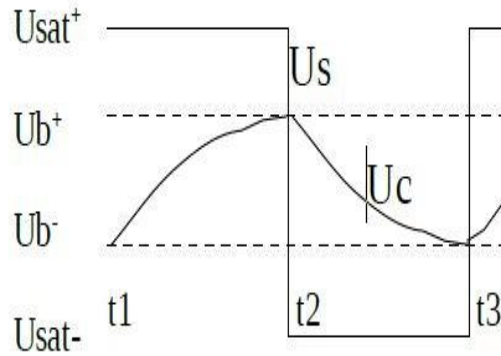


FIGURE 1.3 – La charge et la décharge du condensateur du ontage astable à base d'AOP.

On se rend compte à partir de cette caractéristique que la période du signal U_s est définie par la durée de charge et de décharge du condensateur (tension U_c). Entre t_1 et t_2 le condensateur se charge, à travers R , vers U_{SAT}^+ , mais à t_2 il atteint le seuil haut ce qui fait changer U_s , il se charge alors vers la tension U_{SAT}^- jusqu'à ce qu'il atteigne la valeur U_B^- .

Calcul de la période :

On utilise le temps de charge du condensateur pour calculer la période. Cette formule nous permet de calculer le temps que met le condensateur pour se charger d'une valeur précise à une autre.

$$t = \tau \cdot \ln\left(\frac{U_{Cmax} - U_{Ct1}}{U_{Cmax} - U_{Ct2}}\right)$$

Nous allons calculer le temps entre t_1 et t_2 . Ici égale à $R.C$. Au début de ce temps la tension aux bornes du condensateur est de U_B^- , à la fin, elle vaut U_B^+ :

$$t = R.C \cdot \ln\left(\frac{U_{SAT}^+ - U_B^+}{U_{SAT}^+ - U_B^-}\right)$$

Ici les seuils sont symétriques ($U_{SAT}^+ = U_{SAT}^-$) donc le rapport cyclique (temps à l'état haut sur la période) est de 50%. On peut donc se passer de calculer le temps de décente qui est le même, et trouver le résultat en multipliant par 2.

2.2 Montages à portes logiques

Ce montage astable fonctionne avec deux portes logiques NAND, le condensateur se charge à travers la résistance R. [1]

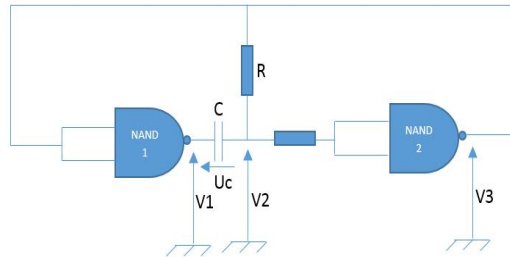


FIGURE 1.4 – Montage astable à portes logiques .

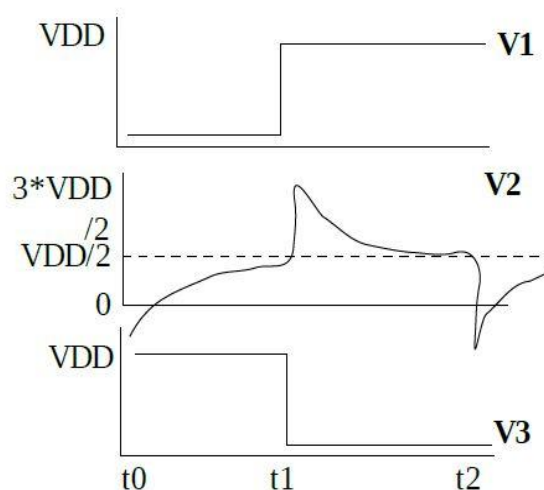


FIGURE 1.5 – La tension V_{DD} en fonction de V1, V2 et V3. [1]

A l'instant t_0 : la porte NAND1 est à l'état bas, la porte NAND2 est donc à l'état haut. Le condensateur se charge, à travers la résistance R, entre la sortie de la porte NAND1 (la masse) et la sortie de la NAND2. L'entrée de NAND2, n'appelant pas de courant, est négligeable.

A l'instant t_1 : la tension V1 dépasse $\frac{V_{DD}}{2}$ (le seuil de la porte NAND). La NAND2 bascule alors à l'état bas et la NAND 1 à l'état haut. On a donc :

V1 est à VCC et la sortie de la NAND2 à la masse. Comme U_c ne peut pas varier brusquement il est encore à $\frac{V_{DD}}{2}$.

La tension VDD est donc égale a $V_2 = V_1 + U_c = V_{DD} + \frac{V_{DD}}{2} = \frac{3.V_{DD}}{2}$.

A t2 : Le condensateur se charge négativement de $\frac{3.V_{DD}}{2}$ vers 0 jusqu'à ce que V_1 dépasse $\frac{-V_{DD}}{2}$, moment où la porte NAND2 bascule à l'état haut et la NAND1 à l'état bas, on retrouve le même schéma qu'au temps t1 :

$$V_2 = V_1 + U_c = 0 + U_c = \frac{-V_{DD}}{2}$$

3 Les portes logiques

3.1 L'inverseur

Cette porte agit sur un seul bit. Sa fonction est d'inverser tous simplement le bit d'entrée. [4]

$$S = \bar{A}$$

Son symbole est donnée par la figure 1.6 :

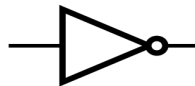


FIGURE 1.6 – L'inverseur. [2]

Sa table de vérité est donnée par la table 1.1 :

A	S
0	1
1	0

TABLE 1.1 – Table de vérité de l'inverseur.

3.2 La porte AND

Cette porte contrairement à la précédente comprend deux entrées et une seule sortie. Dans ce cas on effectue une fonction ET logique entre les deux entrées.

$$S = A.B$$

Son symbole est donné par la figure 1.7 :



FIGURE 1.7 – La porte logique AND. [2]

Sa table de vérité est donnée par la table 1.2 :

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

TABLE 1.2 – Table de vérité de la porte AND.

3.3 La porte NAND

Cette porte présente la particularité de pouvoir recréer des portes AND, OR, NON dans un circuit électronique en utilisant seulement des montages composés d'uniquement des portes NAND. On effectue toujours une opération ET logique entre les deux sorties mais cette fois le résultat obtenu est inversé :

$$S = \overline{A.B}$$

Son symbole est donné par la figure 1.8 :



FIGURE 1.8 – La porte NAND. [2]

Sa table de vérité est donnée par la table 1.3 :

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

TABLE 1.3 – Table de vérité de la porte NAND.

3.4 La porte OR

La sortie S obtenue est le résultat d'un OU logique entre les deux entrées :

$$S = A + B$$

Son symbole est donné par la figure 1.9 :



FIGURE 1.9 – La porte OR. [2]

Sa table de vérité est donnée par la table 1.4 :

Entrée 1	Entrée 2	Sortie
0	0	0
0	1	1
1	0	1
1	1	1

TABLE 1.4 – Table de vérité de la porte OR.

3.5 La porte NOR

Ici la sortie S obtenue sera le résultat inverse d'un OU logique entre les deux entrées :

$$S = \overline{A + B}$$

Son symbole est donné par la figure 1.10 :



FIGURE 1.10 – La porte NOR. [2]

Sa table de vérité est donnée par la table 1.5 :

Entrée 1	Entrée 2	Sortie
0	0	1
0	1	0
1	0	0
1	1	0

TABLE 1.5 – Table de vérité de la porte NOR.

3.6 La porte XOR

$$S = A \oplus B$$

Son symbole est donnée par la figure 1.11 :



FIGURE 1.11 – La porte XOR. [2]

Sa table de vérité est donnée par la table 1.6 :

a	b	S
0	0	0
0	1	1
1	0	1
1	1	0

TABLE 1.6 – Table de vérité de la porte XOR.

$$S = a\bar{b} + \bar{a}b$$

3.7 La porte NXOR

Exécute la fonction inverse du Ou exclusif :

$$S = \overline{A \oplus B}$$

Son symbole est donnée par la figure 1.12 :



FIGURE 1.12 – La porte NXOR. [2]

Sa table de vérité est donnée par la table 1.7 :

a	b	S
0	0	1
0	1	0
1	0	0
1	1	1

TABLE 1.7 – Table de vérité de la porte NXOR.

$$S = \bar{a}\bar{b} + ab$$

Remarque : Dans notre montage, on s'intéressera plus aux portes logique NAND et NOR, car c'est ces deux types de portes qui sont utilisées dans les circuits intégrés CD4001 et CD4011 dont nous avons besoin.

4 Les bascules

Une bascule est un dispositif électronique susceptible de changer d'état binaire à l'arrivée d'une commande, mais elle présente aussi la particularité de conserver cet état jusqu'à l'apparition d'un autre signal de commande. Ce dispositif constitue

donc une mémoire.

Donc ce qu'il faut retenir ici c'est que le signal de sortie de la bascule dépend non seulement de la combinaison des entrées, mais aussi des états antérieurs. [1] [4]

Il existe plusieurs types de bascules, dans ce qui suit nous allons citer les bascules les plus utilisées.

4.1 Bascule RS

Le circuit de base d'une bascule RS est représenté en fonction de portes NAND par la figure 1.13 :

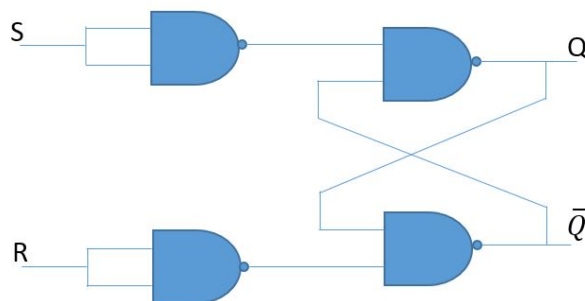


FIGURE 1.13 – La Bascule RS.

Son chronogramme est donnée par la figure 1.14 :

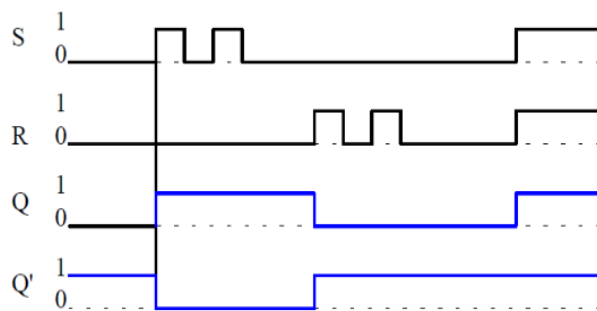


FIGURE 1.14 – Le chronogramme de La Bascule RS.

Donc ce qu'on peut dire à partir de la forme d'onde est que :

- La bascule est au repos dans le cas ou : $R = S = 0$
- La mise à 1 de la bascule (mise à 1 de Q) se fait dans le cas ou : $S = 1$ et $R = 0$ (S : SET).

- La mise à zéro de la bascule se fait dans le cas où : $S = 0$ et $R = 1$ (R : Reset).
- Ce type de bascule présente un état dit « interdit » et ceci dans le cas où $S = R = 1$.

La Table de vérité donnée par la table 1.8 résume tous ce qu'on vient de dire :

R	S	Q
0	0	Mémoire
0	1	1
1	0	0
1	1	Interdit

TABLE 1.8 – Table de vérité de la Bascule RS.

Remarque : Une application très intéressante de ce type de bascule est le circuit **anti-rebonds**.

4.2 Bascule RSH

L'Amélioration de la bascule RS peut se faire en rajoutant à cette dernière une entrée horloge, comme le montre la figure 1.15 :

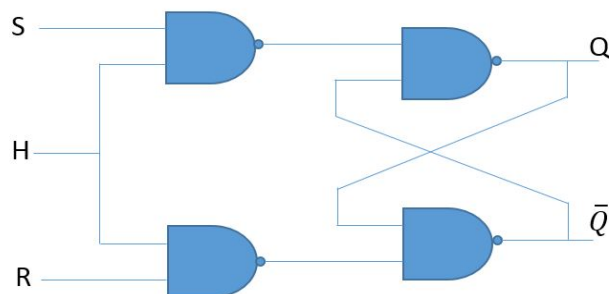


FIGURE 1.15 – La Bascule RSH.

Le chronogramme dans ce cas devient :

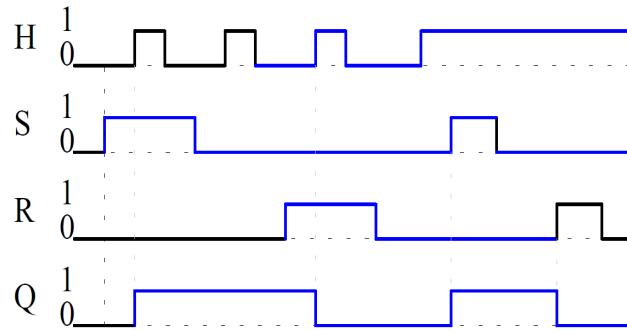


FIGURE 1.16 – Le chronogramme de La Bascule RSH.

Ici on peut remarquer qu'à la différence de la bascule RS de base, la sortie de la bascule RSH dépend aussi du signal d'horloge.

- la bascule est bloquée et les entrées R et S sont inactives lorsque le signal d'horloge $H = 0$
- La bascule RSH fonctionne comme la bascule RS dans le cas où le signal d'horloge $H = 1$ et dans ce cas on dit que la bascule est transparente.

4.3 Bascule JK

Cette bascule présente l'avantage de lever l'état interdit qu'on trouve dans la bascule RS. Ce type de bascule est utilisé pour faire des compteurs modulo n ($2n$).

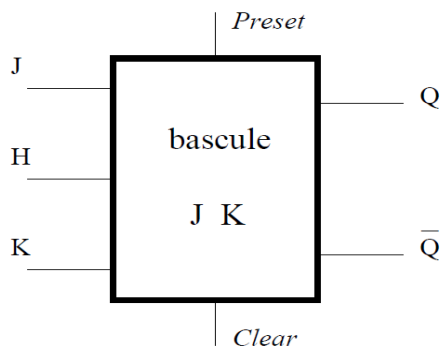


FIGURE 1.17 – La Bascule JK

Le chronogramme de ce type de bascule est donné sur la figure 1.18 :

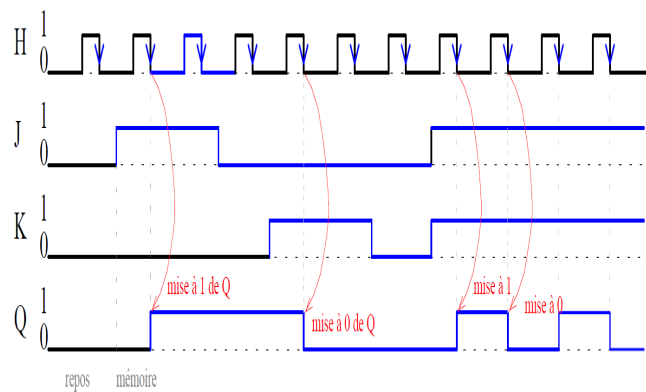


FIGURE 1.18 – Le chronogramme de La Bascule JK.

Les entrées J et K ont le même rôle que les entrées R et S de la précédente bascule mais leur effet en sortie n'a lieu qu'après la réception d'un front d'horloge.

Lorsque les deux entrées sont au niveau 1, la sortie Q change d'état à chaque front d'horloge.

Remarque : généralement les circuits comportent également des entrées asynchrones de mise à zéro et de mise à un, qui permettent de forcer la sortie Q respectivement aux niveaux 0 et 1.

La table de vérité de ces bascules est représentée par la table 1.9 :

J	K	Q_n	Q_{n+1}	Résultat
0	0	Q_n	Q_{n+1}	repos(mémoire)
0	1	Q_n	0	mise à zéro de Q (Reset)
1	0	Q_n	1	mise à un de Q (Set)
1	1	Q_n	$\overline{Q_n}$	Changement d'état à chaque front d'horloge

TABLE 1.9 – Table de vérité de La Bascule JK.

4.4 Bascule D

C'est cette bascule qui nous intéresse dans notre étude. Cette bascule représente un cas particulier de la bascule JK, elle correspond à la combinaison $D=J=\overline{K}$.

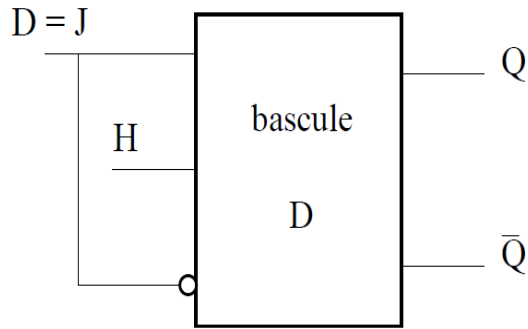


FIGURE 1.19 – La Bascule D.

chronogramme de cette bascule est :

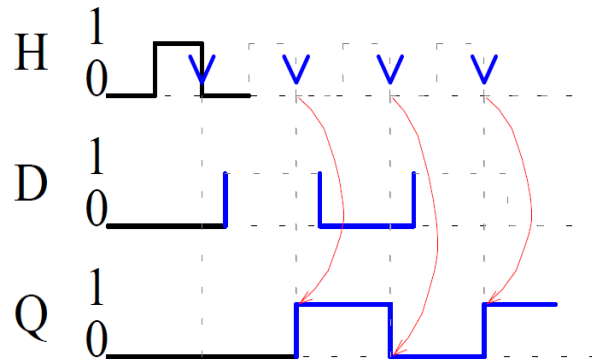


FIGURE 1.20 – chronogramme de La Bascule D.

5 Les compteurs Binaires

Il existe deux types de compteurs binaires, les compteurs dits asynchrones et des compteurs synchrones.

en ce qui nous concerne, nous utiliserons les compteurs asynchrones que nous détaillons dans ce qui suit.

5.1 Les compteurs asynchrone (Ripple Counter)

C'est un ensemble de bascules connectées de la manière suivante :

Les impulsions d'horloge sont appliquées à la borne H (Horloge) de la première bascule A, celle-ci change d'état à chaque fois qu'arrive un front déclencheur du signal d'horloge (Front montant ou front descendant).

Les entrées J et K sont mises à 1.

La sortie normale de la bascule A représente le signal d'horloge de la deuxième bascule B, cette dernière va changer d'état à chaque fois qu'arrive un front déclencheur de la bascule A.

De la même manière, la bascule C change d'état à chaque fois que la sortie B fournit un front déclencheur à celle-ci.

La figure 1.21 représente un exemple d'un compteur asynchrone modulo 8 :

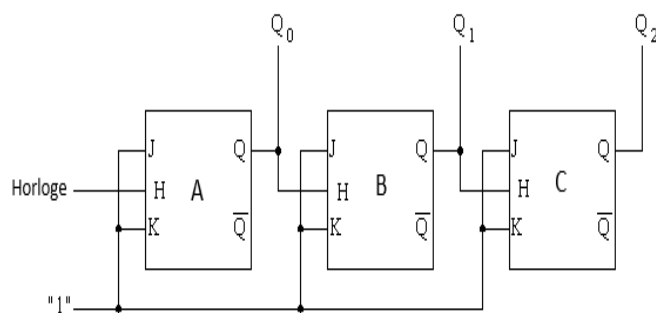


FIGURE 1.21 – Compteur asynchrone modulo 8.
[5]

Le chronogramme obtenu à partir de cet exemple est donné par la figure 1.22 :

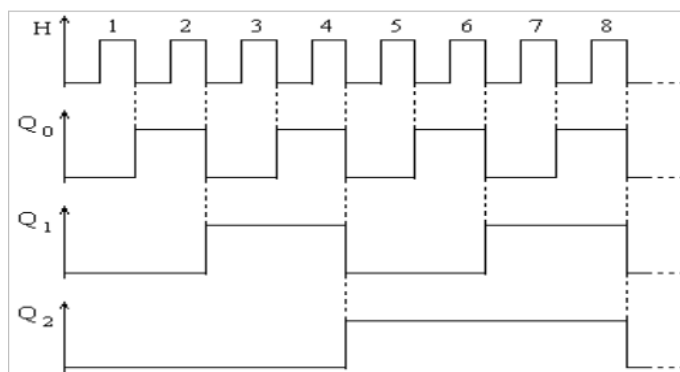


FIGURE 1.22 – chronogramme d'un compteur asynchrone modulo 8.
[5]

Remarque : Le front déclencheur pris dans cet exemple est un front descendant.

Le tableau 1.10 suivant montre la suite des états binaires pris pour les bascules après chaque impulsion d'horloge.

Nbre d'impulsions	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0
9	0	0	1

TABLE 1.10 – Table de vérité des compteurs asynchrones .

A l'arrivé de la première impulsion d'horloge, la bascule A passe à l'état haut alors que les autres bascules sont à l'état bas, on est donc sur la combinaison 001.

A l'arrivé de la deuxième impulsion, ce qui constitue un front déclencheur à l'entrée horloge de la bascule B, et donc force cette dernière à passer à l'état haut au quel correspond la combinaison 010, et ainsi de suite jusqu'à atteindre la combinaison 111 qui correspond à la septième impulsion d'horloge.

Arrivé à la huitième impulsion d'horloge, toutes les bascules reviennent à leur état initial 000, et dans ce cas on dit que le compteur est recyclé et qu'il recommence un nouveau cycle de dénombrement des impulsions.

Le modulo d'un compteur

Le compteur qu'on a vu précédemment possède 8 états distincts (de 000 à 111), on dit alors que c'est un compteur asynchrone **Modulo 8** .

Le modulo donc représente le nombre total de combinaisons successives du compteur pendant un cycle complet avant son retour à l'état initial.

Le modulo d'un compteur peut être porté à une valeur plus élevé en augmentant simplement le nombre de bascules du compteur, on a donc :

$$\text{Modulo} = 2^n$$

Où n ici représente le nombre de bascules du compteur.

Exemple : Quatre bascules nous donnent un compteur asynchrone Modulo 16 (2^4), ce qui correspond à 16 états distincts (de 0000 jusqu'à 1111).

La division de fréquence

Reprenons l'exemple précédent du compteur asynchrone Modulo 8, on peut remarquer que la sortie de chaque bascule est une forme d'onde dont la fréquence est la moitié de la fréquence du signal d'horloge.

Considérons dans un premier temps la sortie Q_0 de la première bascule A :

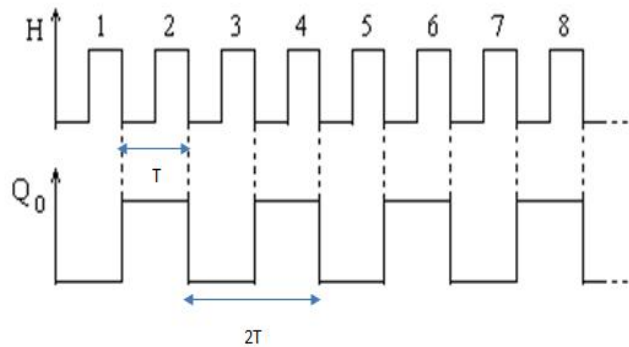


FIGURE 1.23 – chronogramme de la sortie Q_0 du compteur asynchrone Modulo 8. [5]

Supposons que la fréquence du signal d'horloge appliquée est de 8KHz ($T = 125\mu s$).

Le signal carré obtenu à la sortie de la bascule A a une fréquence de 4KHz car $T_A = 2T = 250\mu s$.

Ce signal est appliqué maintenant à la bascule B, ce qui implique une division de fréquence par 4 à la sortie Q_1 , donc $f = 2KHz$ ($T_B = 4T = 500\mu s$).

En règle générale, la sortie de la dernière bascule d'un compteur est un signal dont la fréquence est la fréquence du signal d'horloge divisée par le modulo du compteur. Donc le signal de sortie de la bascule C aura une fréquence égale à :

$$f = \frac{8KHz}{8} = 1KHz$$

5.2 Les compteurs synchrones

Ce sont des compteurs dont les différents étages sont commandés par le même signal d'horloge contrairement au compteur asynchrone.

A la différence des compteurs asynchrones, ce mode de fonctionnement autorise des vitesses de fonctionnements plus élevés du fait que la durée de la période d'instabilité est limitée [4].

Modèle de compteur synchrone

[6] Nous présentons brièvement les compteurs synchrones que nous utiliserons pas dans notre réalisation.

Considérons le compteur modulo 4 (diviseur par 2) donné par la figure 1.24 :

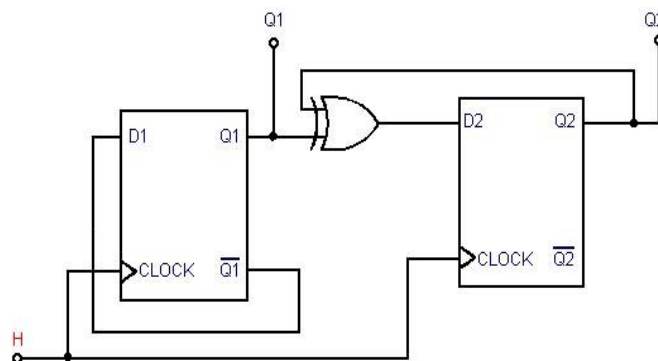


FIGURE 1.24 – compteur synchrones Modulo 4.

6 Les diodes Électroluminescentes DEL(LED en Anglais)

Le mot DEL est l'acronyme de Diode Electroluminescente en français (Light Emitting Diode en Anglais). Son symbole est donné par la figure 1.25 :



FIGURE 1.25 – Symbole d'une diode Électroluminescente DEL.

Les diodes DEL peuvent diffuser une lumière rouge, jaune ou verte et elles ont un corps de forme ronde, carrée ou rectangulaire. Ces diodes comme on l'a déjà cité auparavant s'allument seulement lorsqu'elles sont polarisées en directe c'est-à-dire que l'anode est reliée au pôle positif et la cathode au pôle négatif de l'alimentation.

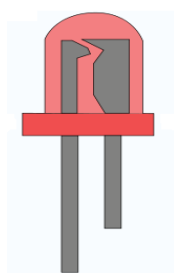


FIGURE 1.26 – Diode Électroluminescente DEL.

[7]

Ce qu'il faut retenir par cœur, c'est qu'une diode DEL ne doit jamais être reliée directement à la source d'alimentation car elle serait détruite en quelques secondes. Pour commander l'allumage d'une diode DEL sans l'endommager, il faut la relier en série avec une résistance capable de réduire le courant à une valeur comprise entre 0,015 et 0,017 ampère, soit entre 15 et 17 milliampères.

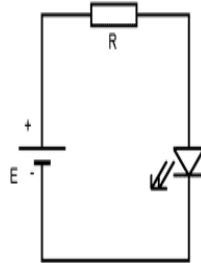


FIGURE 1.27 – Commande de l'allumage d'une DEL.
[8]

Pour calculer la valeur de la résistance R , on utilise la formule suivante :

$$R = \frac{V_{cc} - V_{DEL}}{I_{moy}}$$

Où :

V_{cc} : est la valeur de tension de l'alimentation.

V_{DEL} : est la chute de tension à l'intérieur de la diode LED, elle est égale à 0.7V

I_{moy} : est le courant moyen exprimé en ampère, sa valeur est de 16mA.

Exemples : Si on veut alimenter une DEL avec une pile de 4,5V, on devra relier cette dernière avec une résistance de :

$$R = \frac{4.5 - 0.7}{0.016} = 237.5\Omega$$

Même chose si on veut alimenter une DEL avec une pile de 9V, on devra relier cette dernière avec une résistance de :

$$R = \frac{9 - 0.7}{0.016} = 518.75\Omega$$

7 Les afficheurs 7 segments

L'afficheur est un composant composé de 7 diodes DEL en forme de segment et disposées de façon à former un 8.

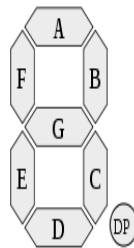


FIGURE 1.28 – Afficheur 7 segments.
[2]

En alimentant ces segments avec une tension continue, on peut visualiser n'importe quel nombre de 0 à 9, c'est-à-dire : 0 – 1 – 2 – 3 – 4 – 5 – 6 – 7 – 8 – 9.

7.1 Fonctionnement et types

Il y a deux types d'afficheurs :

- Les afficheurs à anode commune.
- Les afficheurs à cathode commune.

Il faut savoir que l'on utilise les afficheurs 7 segments, de la même manière qu'une LED.

7.2 Afficheur 7-segments à anode commune

Considérons la figure 1.29 :

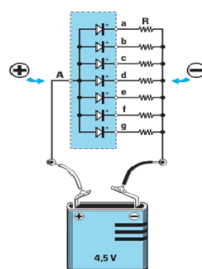


FIGURE 1.29 – Afficheur 7 segments à anode commune
[2]

A partir de cette figure, on peut remarquer que les anodes de l'afficheur 7-segments sont toutes reliées entre elles, d'où l'appellation d'afficheur 7-segments

à anode commune.

Pour allumer cet afficheur il faut donc relier le point A au pôle positif de l'alimentation, tandis que toutes les sorties de l'afficheur (a-b-c-d-e-f-g) sont reliées au pôle négatif.

7.3 Afficheur 7-segments à cathode commune

Considérons maintenant la figure ci-dessous :

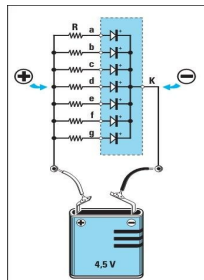


FIGURE 1.30 – Afficheur 7 segments à cathode commune
[2]

Dans ce cas on peut remarquer que toutes les cathodes sont reliées entre elles, d'où l'appellation d'afficheur 7-segments à cathode commune. Pour allumer ces types d'afficheurs, il faut relier le point K au pôle négatif de l'alimentation, tandis que toutes les sorties de l'afficheur (a-b-c-d-e-f-g) sont reliées au pôle positif.

Remarque : c'est de ce type d'afficheur dont on aura besoin pour la réalisation de notre testeur de temps de réaction.

7.4 Calcul des résistances en sortie de l'afficheur 7-segments

L'afficheur 7-segments est composé de sept diodes DEL, donc pour calculer les résistances à insérer en sortie il faut juste reprendre la relation de calcul des résistances des diodes DEL qui est :

$$R = \frac{V_{cc} - V_{DEL}}{I_{moy}}$$

Reprenons les deux figures précédentes, on a une tension V_{cc} de 4,5V, donc la valeur de la résistance à insérer est :

$$R = \frac{4.5 - 0.7}{0.016} = 237.5\Omega$$

La valeur normalisée prise est donc 330 Ω .

8 Conclusion

Nous avons vu dans ce chapitre les différents composants de base pouvant être introduit pour la réalisation de notre système, nous avons pu voir aussi que dans certaines parties constituant notre circuit, un choix important doit être fait quant au type de circuit à choisir pour notre application, maintenant il nous reste à bien faire ce choix et proposer un circuit simple, pratique et autonome pouvant mesurer le temps de réaction humain.

Chapitre 2

Présentation, Etude et simulation du système

Dans ce chapitre, le but sera de présenter le schéma électrique de notre testeur de temps de réaction, de faire l'étude électrique de ce dernier, et enfin donner quelques résultats obtenus par simulation. Pour parvenir à ça, on commencera par décomposer notre circuit en plusieurs étages, on fera une étude électrique détaillée de chaque étage en donnant les différents signaux de sorties obtenus grâce à l'outil de simulation Proteus ISIS que nous présentons en détails dans la partie Annexes. Les résultats de simulation obtenus ainsi que leurs interprétations seront présentés à la fin de ce chapitre, ainsi on pourra avoir une idée bien précise sur le bon fonctionnement de notre système avant de le réaliser sur circuit imprimé.

1 Schéma Electrique du testeur de temps de réaction

Le schéma électrique du testeur de temps de réaction que nous proposons est :

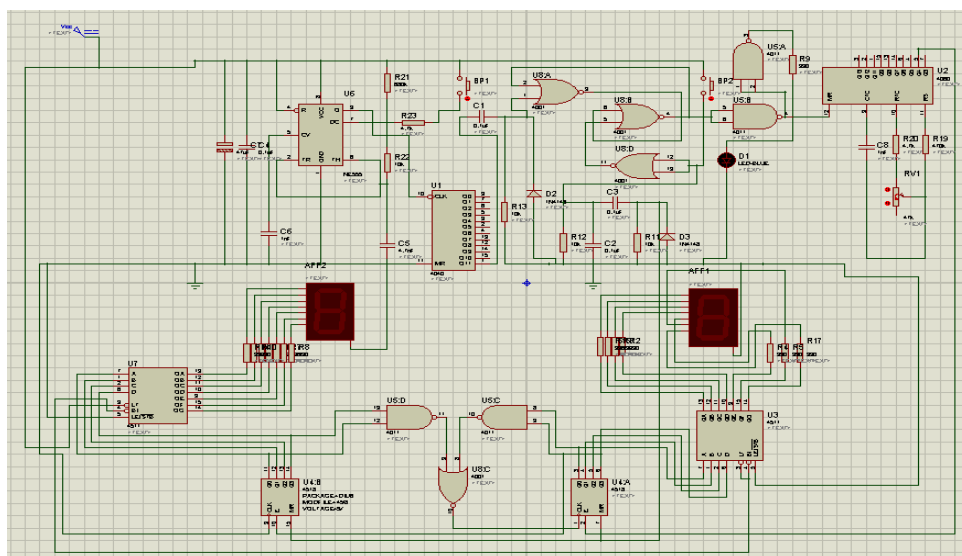


FIGURE 2.1 – Schéma Electrique du testeur de temps de réaction.

Nous allons maintenant étudier chaque étage de ce circuit et représenter les différents signaux à chaque sortie d'un étage.

2 Etude électrique du montage du testeur de temps de réaction

Le but de ce testeur de temps de réaction est de compter et d'afficher sur un afficheur 7-segments le temps que met le sujet test pour relâcher le bouton poussoir à l'allumage d'une LED.

Dans tout ce qui suit on a utilisé le logiciel de simulation PROTEUS pour faire la simulation de notre système.

Proteus est une suite logicielle destinée à l'électronique. Développé par la société Labcenter Electronics, les logiciels inclus dans Proteus permettent la CAO dans le domaine électronique. Deux logiciels principaux composent cette suite logicielle : ISIS, ARES, PROSPICE et VSM .

2.1 Présentation générale du Logiciel Proteus

Cette suite logicielle est très connue dans le domaine de l'électronique. De nombreuses entreprises et organismes de formation (incluant lycée et université) utilisent cette suite logicielle. Outre la popularité de l'outil, Proteus possède d'autres avantages [9]

- Pack contenant des logiciels facile et rapide à comprendre et utiliser.
- Le support technique est performant.
- L'outil de création de prototype virtuel permet de réduire les coûts matériel et logiciel lors de la conception d'un projet.

ISIS

Le logiciel ISIS de Proteus est principalement connu pour éditer des schémas électriques. Par ailleurs, ce logiciel permet également de simuler ces schémas ce qui permet de déceler certaines erreurs dès l'étape de conception. Indirectement, les circuits électriques conçus grâce à ce logiciel peuvent être utilisés dans des documentations car le logiciel permet de contrôler la majorité de l'aspect graphique des circuits.

ARES

Le logiciel ARES est un outil d'édition et de routage qui complètement parfaitement ISIS. Un schéma électrique réalisé sur ISIS peut alors être importé facilement sur ARES pour réaliser le circuit imprimé. Bien que l'édition de ce dernier soit plus

efficace lorsqu'elle est réalisée manuellement, ce logiciel permet de placer automatiquement les composants et de réaliser le routage automatiquement.

Nous allons dans un premier temps commencer par l'étude de la partie génération de base de temps.

3 Le générateur de base de temps

Le générateur est conçu à base du circuit intégré NE555 en montage astable. le but est de générer deux bases de temps de fréquences différentes par l'activation ou non du premier bouton poussoir BP1. Le schéma de câblage du NE555 est donné par la figure 2.2 : [10]

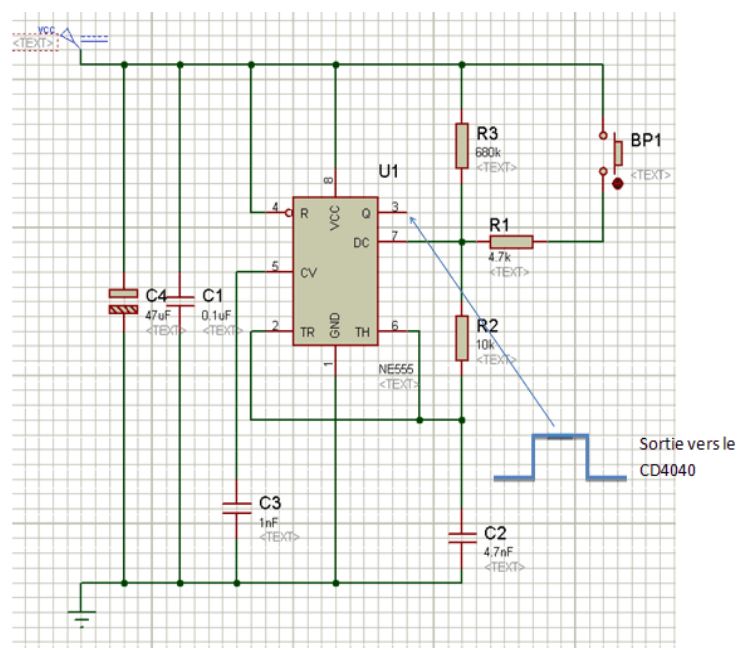


FIGURE 2.2 – le schéma de câblage du NE555.

les deux fréquences citées auparavant sont :

$f_1 = 440.52 \text{ Hz} \Rightarrow$ dans le cas où le bouton poussoir BP1 est relâché.

$f_2 = 12,3 \text{ KHz} \Rightarrow$ dans le cas où le bouton poussoir BP1 est actionné.

Maintenant on va voir comment ont été calculées ces fréquences en fonction de l'état du bouton poussoir BP1 (actionné ou relâché).

La fréquence f_1 est calculée comme suite :

$$T_{H1} = 0.693(R_3 + R_2) \cdot C_2 = 0.693[(680 + 10) \cdot 10^3] \cdot 4.7 \cdot 10^{-9} = 2.24 \text{ ms}$$

$$T_{L1} = 0.693 \cdot R_2 \cdot C_2 = 0.693 \cdot 10 \cdot 10^3 \cdot 4.7 \cdot 10^{-9} = 32.57 \mu\text{s}$$

$$T_1 = T_{H1} + T_{L1} = (2.24 \cdot 10^{-3}) + (32.57 \cdot 10^{-6}) = 2.27 \text{ ms}$$

La fréquence est donc :

$$f_1 = \frac{1}{T_1} = \frac{1}{(2.27 \cdot 10^{-3})} = 440.52 \text{ Hz}$$

Cette fréquence correspond au cas où le bouton poussoir BP1 est relâché.
Le signal obtenu par simulation est donné par la figure 2.3 :

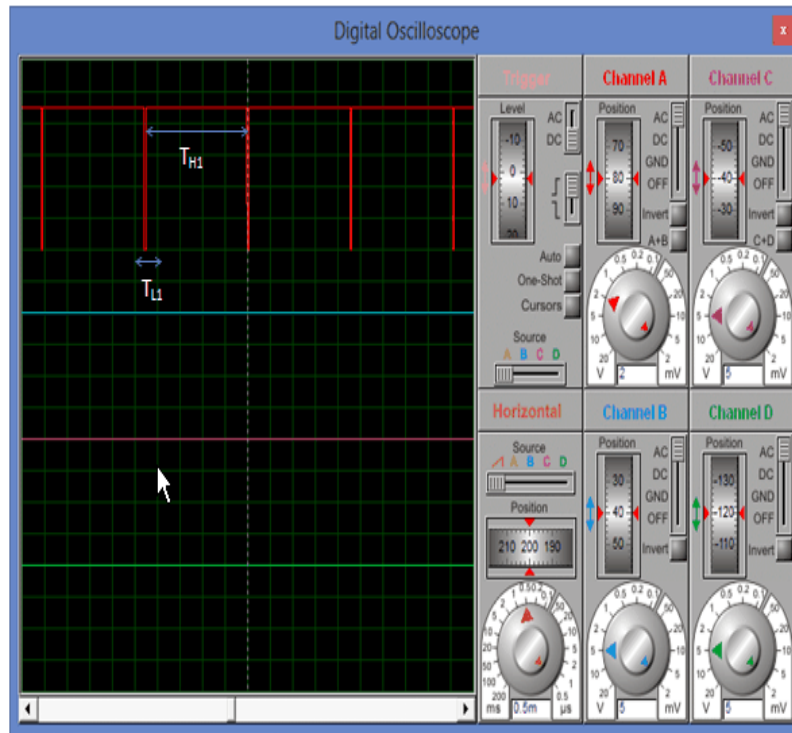


FIGURE 2.3 – Signal de sortie du NE555 - BP1 relâché

La fréquence f_2 est calculée comme suite :

Dans ce cas, le bouton poussoir BP1 est actionné, et donc la résistance R_1 intervient dans le calcul de cette fréquence.

La valeur de cette résistance peut être à partir de la relation suivante :

$$f = \frac{1.44}{\left[\left(\frac{R_1 \cdot R_3}{R_1 + R_3}\right) + 2 \cdot R_2\right] \cdot C_2} = 12.3 \text{ KHz}$$

Or $R_3 \gg R_1$ donc la relation devient :

$$f = \frac{1.44}{(R_1 + 2 \cdot R_2) \cdot C_2} = 12300 \text{ Hz}$$

$$R_1 = \frac{(\frac{1.44}{12300} - 2.R_2).C_2}{C_2} = 4.9k\Omega$$

Donc la valeur normalisée $R_1 = 4.7 k\Omega$ sera retenue.

$$T_{H2} = 0.693 \cdot [\frac{R_1 \cdot R_3}{R_1 \cdot R_3} + R_2] \cdot C_2$$

$$T_{H2} = 0.693 \cdot [(\frac{4.7 \cdot 680}{4.7 + 680} \cdot 10^3) + 10 \cdot 10^3] \cdot 4.7 \cdot 10^{-9}$$

$$T_{H2} = 47.77 \mu s$$

$$T_{L2} = 0.693 \cdot R_2 \cdot C_2 = 0.693 \cdot 10 \cdot 10^3 \cdot 4.7 \cdot 10^{-9} = 32.57 \mu s$$

$$T_2 = T_H + T_L = (47.77 \cdot 10^{-6}) + (32.57 \cdot 10^{-6}) = 80.34 \mu s$$

La fréquence est donc :

$$f_2 = \frac{1}{T_2} = \frac{1}{(80.34 \cdot 10^{-6})} = 12.44 KHz$$

Cette fréquence correspond au cas où le bouton poussoir BP1 est actionné.

Le signal obtenu par simulation est donné par la figure 2.4 :

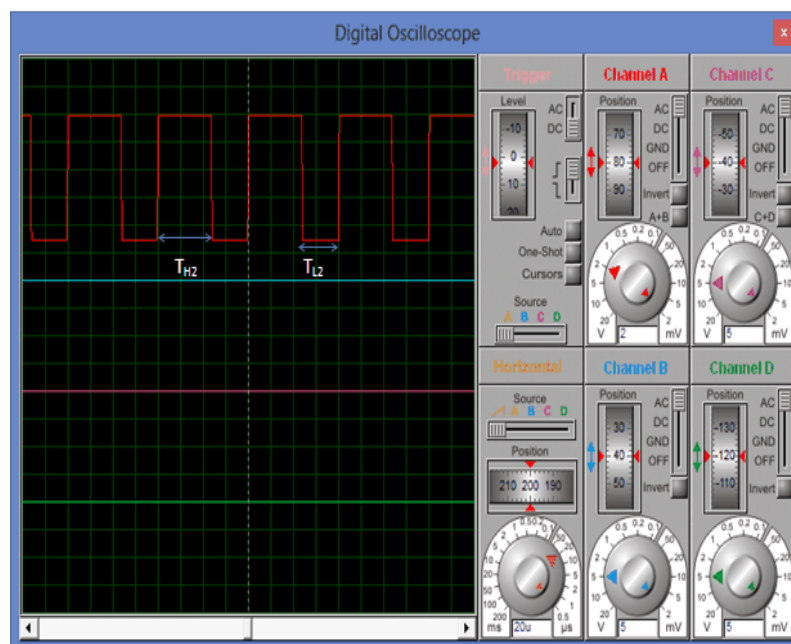


FIGURE 2.4 – Signal de sortie du NE555 - BP1 actionné.

4 Le diviseur de fréquence

Ayant généré nos deux fréquences, on passe maintenant à la partie division de fréquence. Cette opération sera prise en charge par le circuit intégré CD4040 qui en

plus de posséder 14 étages binaire est très simple à brancher.

le but ici est de diviser les deux fréquences obtenues à partir du NE555 afin d'obtenir une temporisation de 9,5s et cela quand le bouton poussoir BP1 est relâché.

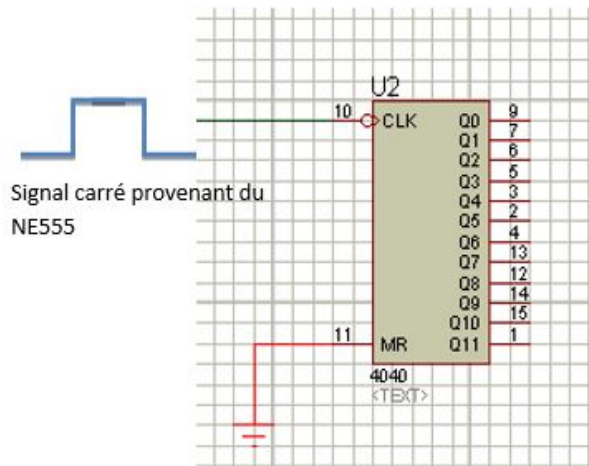


FIGURE 2.5 – La Division de fréquence.

Ce qu'on doit faire maintenant, c'est identifier la sortie qui peut nous donner une temporisation de 9,5s, pour cela on se réfère au tableau suivant :

Sortie	Broche	Fréquence(Hz)	Période(s)
Q_0	9	5	0.2
Q_1	7	2.5	0.4
Q_2	6	1.25	0.8
Q_3	5	0.625	1.6
Q_4	3	0.3125	3.2
Q_5	2	0.15625	6.4
Q_6	4	0.078125	12.8
Q_7	13	0.0390625	25.6
Q_8	12	0.0195313	51.2
Q_9	14	0.0097656	102.4
Q_{10}	15	0.0048828	204.8
Q_{11}	1	0.0024414	409.6

TABLE 2.1 – Tableau de fréquences.

Donc la sortie ici qui nous permet d'avoir cette temporisation est la sortie Q_{11} (Broche 1).

Dans le cas où le bouton poussoir est relâché : $f_1 = 440.52Hz$

La sortie Q_{11} correspond à une division de fréquence par 4096 ($2^{12}=4096$).

Donc :

A la sortie Q_{11} du CD4040, avec un bouton poussoir BP1 relâché, on obtient un signal de fréquence :

$$f_3 = \frac{440.52}{4096} = 0.1Hz$$

La période devient donc :

$$T_3 = \frac{1}{0.1} = 10s$$

Le signal obtenu en sortie est donné par la figure 2.6 :

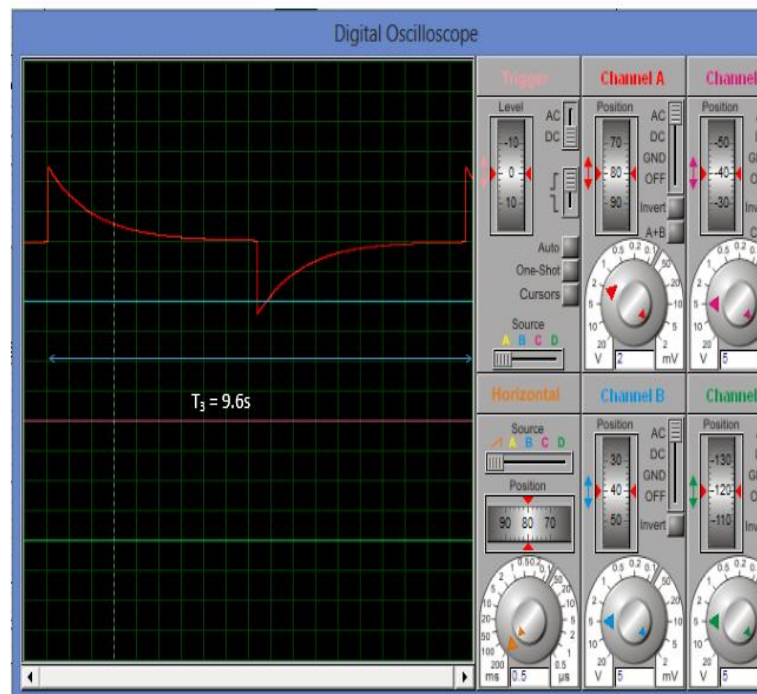


FIGURE 2.6 – Le Signal obtenu à la sortie du CD4040 - BP1 relâché.

Dans le cas où le bouton poussoir est actionnée on a :

$$f_2 = 12.44KHz \text{ quand le bouton BP1 est actionné.}$$

A la sortie Q_{11} du CD4040, avec un bouton poussoir BP1 actionné, on obtient un signal de fréquence :

$$f_4 = \frac{12440}{4096} = 3.03Hz$$

La période devient donc :

$$T_4 = \frac{1}{3.03} = 0.33s$$

Le signal obtenu par simulation est donné par la figure 2.7 :

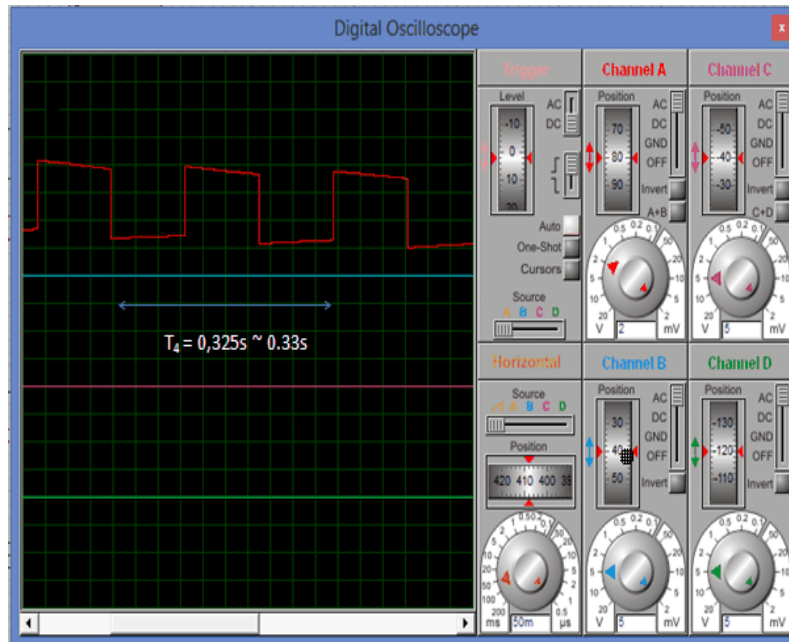


FIGURE 2.7 – Le Signal obtenu à la sortie du CD4040 - BP1 actionné.

5 Le générateur d'impulsion en sortie du CD4040

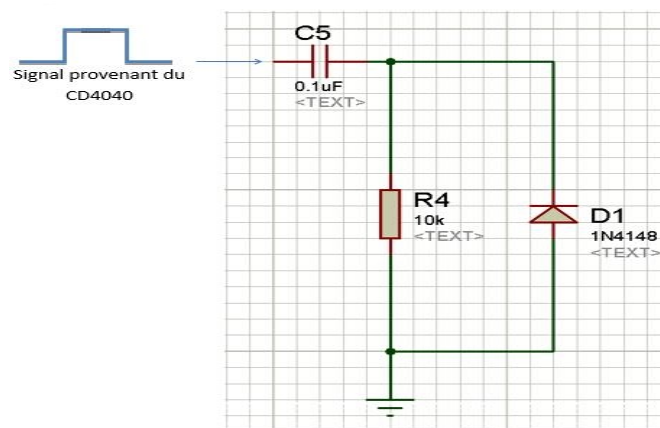


FIGURE 2.8 – Le Générateur d'impulsions.

Le rôle joué ici par le circuit est un rôle de générateur d'impulsions, car dans ce cas le signal carré provenant du CD4040 va être transformé en impulsions en gardant toujours la même période du signal en provenance du CD4040.

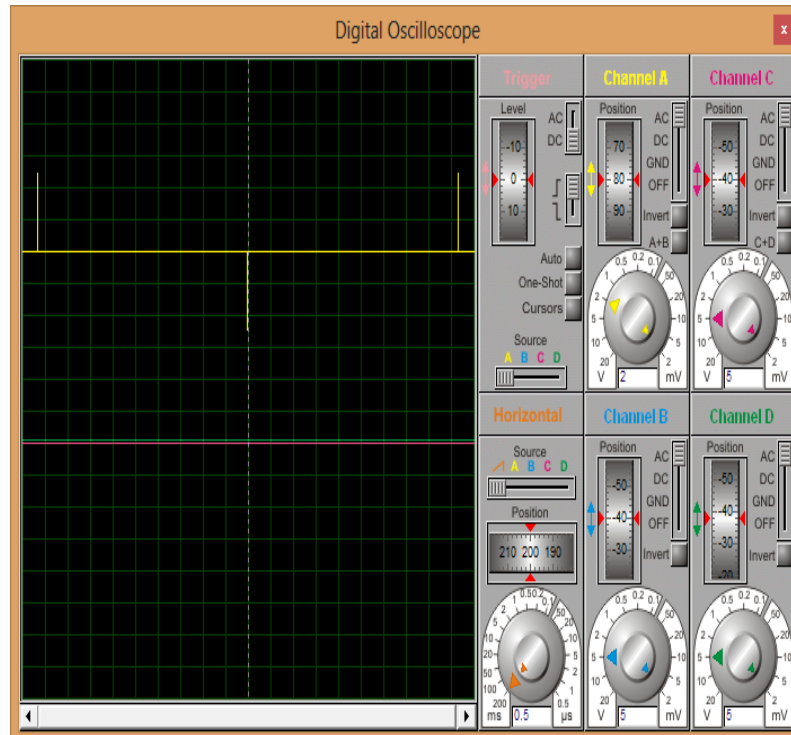


FIGURE 2.9 – Le signal de sortie du générateur d'impulsions sans la diode.

Dans le cas où le bouton poussoir BP1 est relâché, le signal obtenu est :

A l'instant $t=0$, on a :

$$V_c(t)=0$$

$$V_s(t)=V_e(t)-V_c(t)$$

Donc :

$$V_s(t)=V_e(t)=5V$$

A l'instant $t=t_1$, on a :

$$V_s(t)=-V_e(t)=-5V$$

La diode dans ce cas va supprimer les impulsions négatives, car quand elle est passante, on sait que $V_d = 0,7V$ et comme $V_s(t) = -V_d$, on récupère le potentiel négatif $-0,7V$ comme le montre la figure 2.10 :

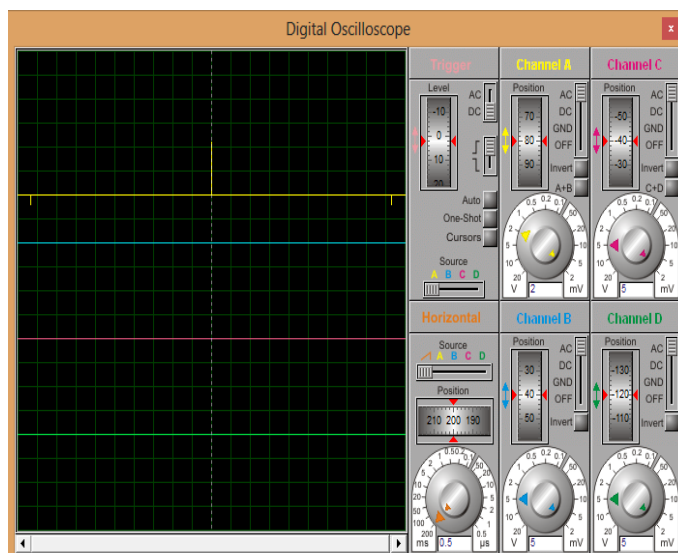


FIGURE 2.10 – Le signal de sortie du générateur d’impulsions après la diode - BP1 relâché.

Il ne faut pas oublier dans ce cas que la période ne change pas par rapport au signal qui est à peut-être égale à 9.5s.

Maintenant dans le cas où le bouton poussoir est actionné les tensions calculées auparavant ne changent pas, et la période est de 0.3 secondes, comme le montre la figure ci-dessous :

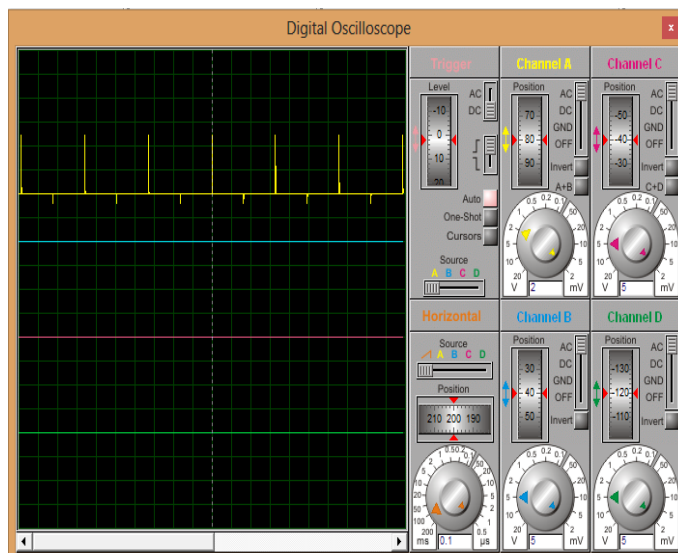


FIGURE 2.11 – Le signal de sortie du générateur d’impulsions après la diode-Boutton poussoir actionné.

Nous allons maintenant relier ce générateur d’impulsion avec une bascule RS qui nous permettra de générer la fonction hasard, c’est à dire qu’elle va permettre l’allumage de façon à ce que l’utilisateur ne sache pas quand la LED va s’allumer.

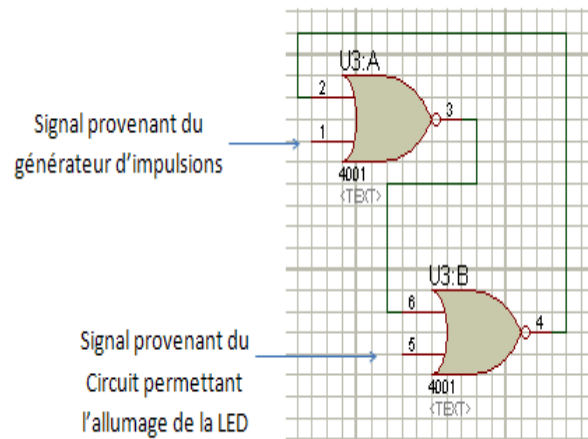


FIGURE 2.12 – la partie qui réalise la fonction hasard .

Table de vérité

S(Broche 5)	R (broche 1)	Q_{n-1}	Q (broche3)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	ϕ
1	1	1	ϕ

TABLE 2.2 – La Table de vérité.

Cette bascule RS est attaqué ensuite par un signal provenant d'un circuit de restauration relié à une porte logique IV, comme le montre le schéma suivant :

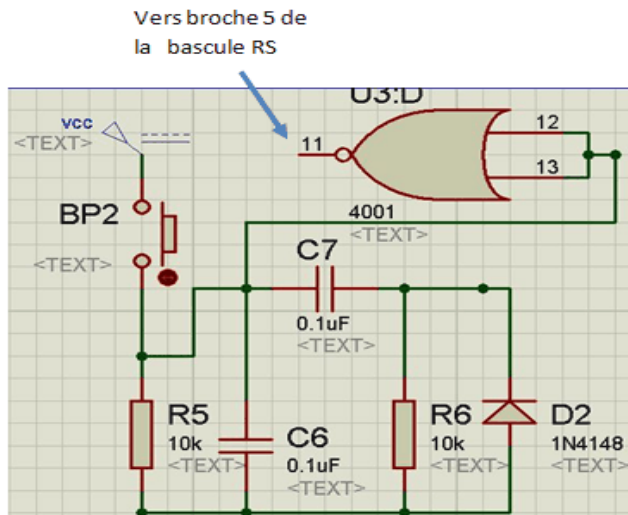


FIGURE 2.13 – la partie qui réalise la fonction hasard .

Ici la diode va nous limiter notre tension à $-0,7V$, car elle polarisée en inverse. Afin d’injecter ce signal dans la porte NOR U3 :D, cette tension négative va être restaurée (on lui rajoute une composante continue), comme ça la tension injectée au niveau de la porte deviendra positive et la porte NOR U3 :D pourra ainsi fonctionner.

Le signal prélevé au niveau de la diode D2 ainsi qu’au niveau de l’entrée de la porte NOR U3 :D est :

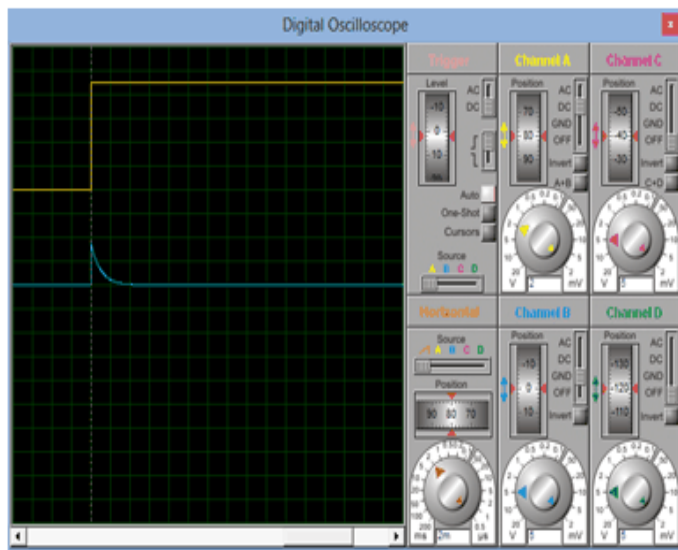


FIGURE 2.14 – le signal prélevé au niveau de la diode .

N’oublions pas aussi que la tension prélevée aux bornes de la diode D2 va aussi servir d’entrée pour les broches ‘7’ et ‘15’ du double compteur BCD, le circuit intégré CD4518, ce qui permettra de déclencher la remise à zéro des afficheurs 7 segments. Maintenant le signal de sortie de la bascule RS va être injecté dans le circuit intégré

U4 qui est le circuit intégré CD4011.

En utilisant les deux portes logiques U4A et U4B de ce circuit, on pourra amplifier le signal qui sera injecté dans la LED afin de permettre l'allumage de cette dernière. La sortie de la porte logique NAND U4B, va être injectée au circuit U5, qui est le compteur binaire quatorze étage plus oscillateur le CD4060.

Le circuit intégré CD4060 relié en série avec les circuits précédents va nous permettre d'avoir à sa sortie un signal carré avec une période $T = 100ms$. Il présente l'avantage de posséder un oscillateur intégré précédant le compteur binaire 14-étages.

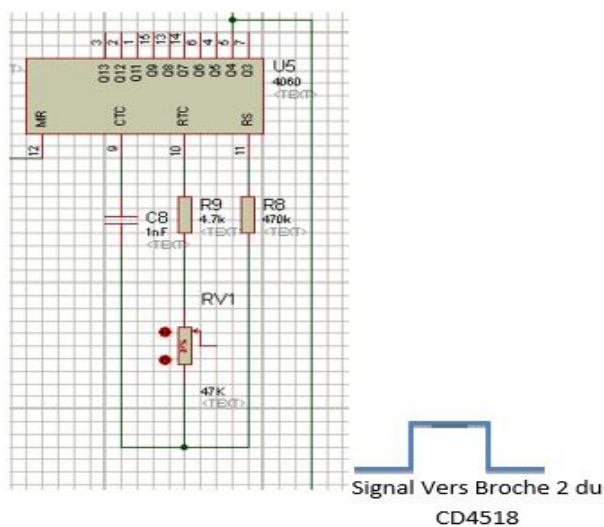


FIGURE 2.15 – Le Circuit Intégré CD 4060.

Le calcul de la fréquence d'oscillation est donné par la relation :

$$f_1 = \frac{1}{2.3 \cdot R_9 \cdot C_8} = \frac{1}{2.3 \cdot (4.7 + 47) \cdot 10^3 \cdot 10^{-9}} = 8.40 \text{Khz.}$$

Puisque l'on prélève notre sortie à partir de la broche 5, la division de fréquence se fera par $2^5 = 32$.

Donc on obtient un signal de sortie avec une fréquence :

$$f = \frac{f_1}{32} = 262.5 \text{Hz.}$$

Et donc la période T est :

$$T = \frac{1}{f} = 3.80 \text{ms.}$$

Le signal obtenu en simulation, dans le cas où les boutons poussoirs BP1 et BP2 sont relâchés donné par la figure 2.16 :

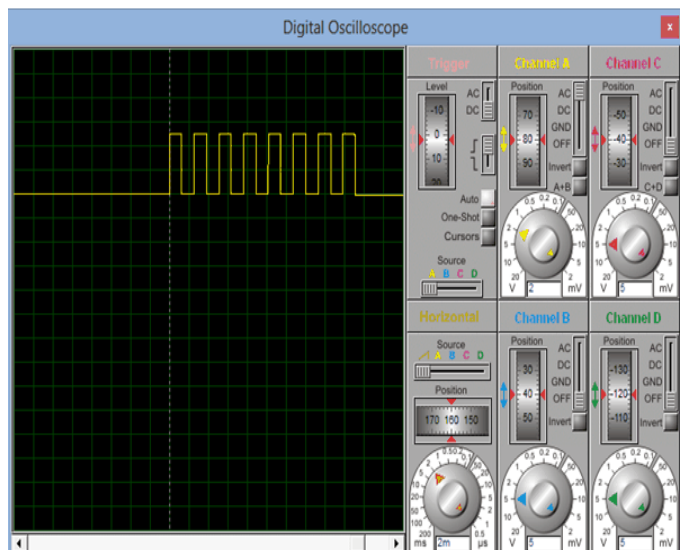
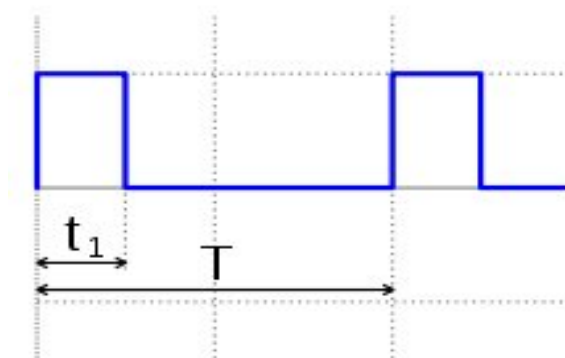


FIGURE 2.16 – Le signal de sortie lorsque BP1 et BP2 sont relâchés .

Il faut noter ici que le rôle de la résistance variable RV1 est un rôle important, car c'est grâce à cette résistance qu'on pourra faire varier le rapport cyclique du signal carré obtenu en sortie.

Il faut rappeler que le rapport cyclique d'un signal carré est défini comme étant le rapport entre t_1 et T .



$$\alpha = \frac{t}{T}$$

FIGURE 2.17 – Le Rapport cyclique d'un signal carré.

L'intérêt ici d'utiliser un circuit RC et non pas un circuit à quartz, est que le quartz donne un rapport cyclique de 50% fixe, or on peut avoir besoin de modifier ce rapport cyclique, et pour cela nous avons placé une résistance variable RV1 en série avec la résistance R9 afin d'avoir un contrôle sur ce rapport cyclique.

La résistance R8 selon le datasheet du constructeur doit être de deux fois la résistance branché sur la broche 10 du CD4060 jusqu'à 10 fois cette même résistance

$$[2(R9 + RV1) < R8 < 10(R9 + RV1)].$$

Donc on va prendre la valeur normalisé 470 k Ω .

6 Chronométrage du temps de réflexe :

Cette opération sera réalisée à l'aide du double compteur BCD CD4518, suivi d'un décodeur BCD 7-segments.

Le signal sortant de la broche 5 du CD4060 est directement injecté dans la broche 2 du CD4518, ceci permettra la mise en marche du double compteur BCD, ainsi le CD4518 génèrera un code BCD qui sera envoyé aux deux circuits intégrés CD4511 qui sont des décodeurs BCD 7-segments et ces dernier se chargeront de décoder ces codes et d'afficher la valeur décimal de ces derniers sur un afficheur 7 segments à cathode commune.

Le schéma suivant illustre le branchement du circuit de chronométrage du temps de réaction :

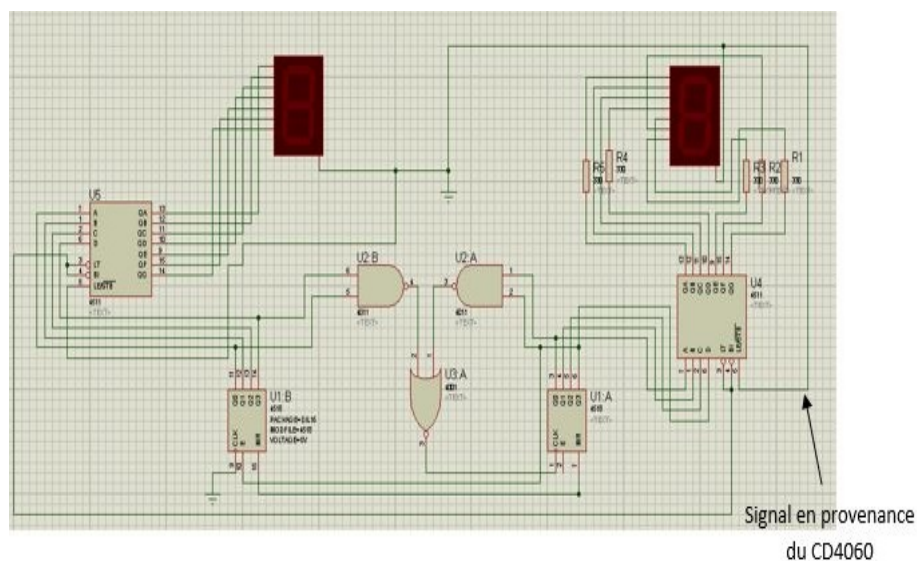


FIGURE 2.18 – chronométrage du temps de réaction.

Dans ce cas bien précis, on devra introduire un système permettant de bloquer le comptage arrivé à la valeur "99", c'est le rôle joué par les deux portes NAND U2B et U2A du circuit intégré CD4011, ainsi que la porte logique NOR U3A du circuit intégré CD4001.

Arrivé à la valeur "99" qui correspond aux codes "1001 1001" on aura la sortie de la porte NAND U2A qui aura pour valeur "0", même chose pour la porte NAND U2B dont la valeur sera aussi "0". Ces deux sorties injectées dans la porte NOR U3A donneront un "1" à sa sortie ce qui va bloquer le comptage du CD 4518.

7 Quelques résultats obtenus en simulation

7.1 L'affichage lors de l'initialisation

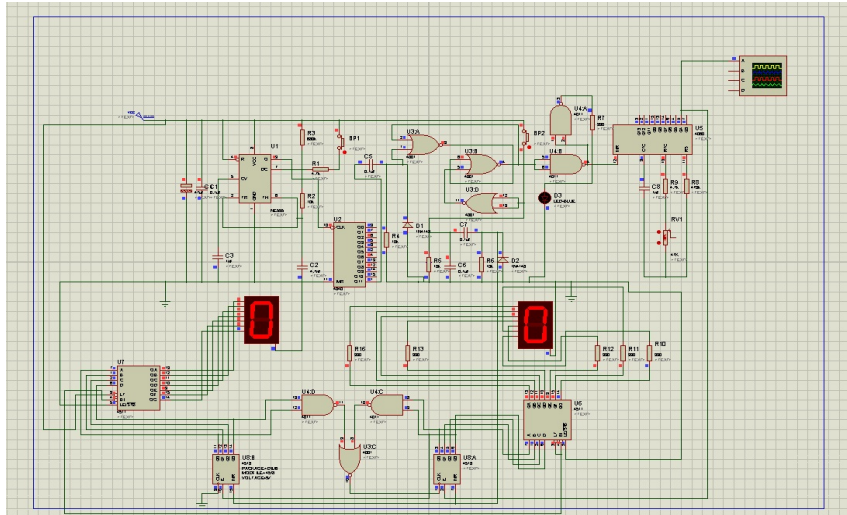


FIGURE 2.19 – L'affichage lors de l'initialisation.

7.2 Premier résultat de test sur simulation

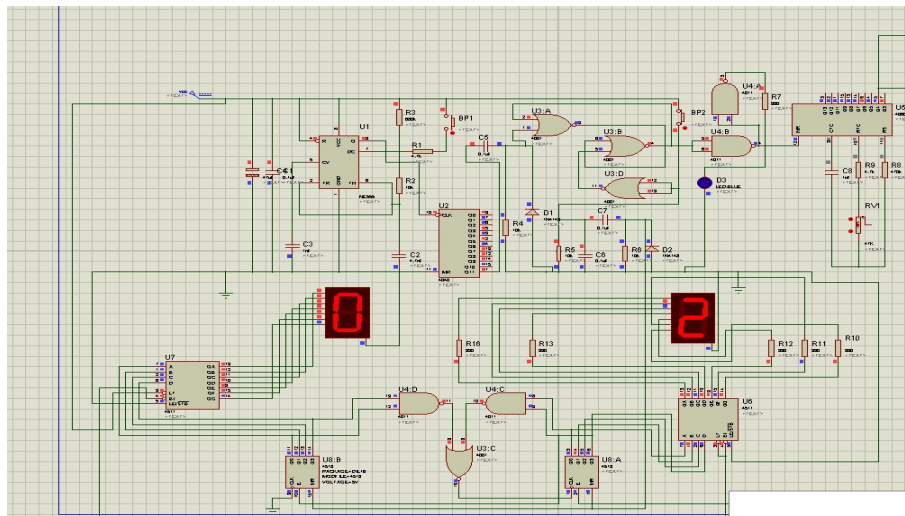


FIGURE 2.20 – Premier résultat de test sur simulation.

Dans cet exemple le sujet test a réagi à l'allumage de la LED après deux secondes.

7.3 Deuxième résultat de test sur simulation

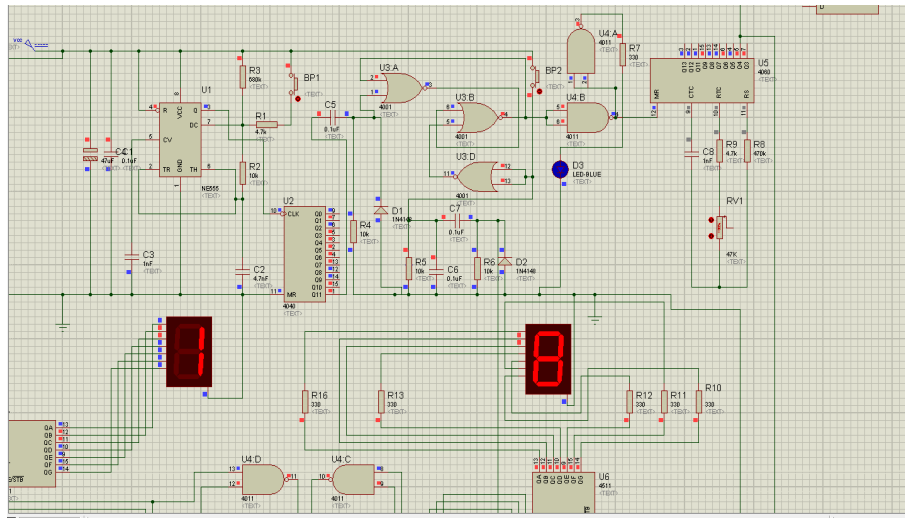


FIGURE 2.21 – Deuxième résultat de test sur simulation.

Dans cet exemple, le sujet test a réagi après 18 secondes. Il est annoté que dans ce cas on introduit intentionnellement le retarder de réaction à l'allumage de la LED afin de voir le fonctionnement du circuit.

8 Conclusion

Nous avons pu représenter dans ce chapitre les résultats de simulation obtenus aux différents nœuds de sortie de chacun des étages constituant notre testeur de temps de réaction, nous pouvons dire que ces résultats sont très prometteurs. Après avoir simulé notre testeur de temps de réaction, on présente dans le chapitre III, la réalisation pratique élaborée et nous comparons les résultats de simulation obtenus avec les résultats pratiques après les tests sur notre circuit.

Chapitre 3

Réalisation et résultats pratiques du testeur de temps de réaction

Dans ce chapitre, le but sera de présenter la réalisation pratique du testeur de temps de réaction, de faire l'étude et l'analyse de ce dernier, et enfin présenter les différents résultats obtenus mais cette fois pratiquement, interpréter ces derniers et les valider en les comparant avec les résultats obtenus dans le chapitre précédent.

1 Présentation de notre circuit finale sur circuit imprimé

Le circuit testeur de temps de réaction que nous avons réalisé est présenté dans la figure 3.1 suivante :

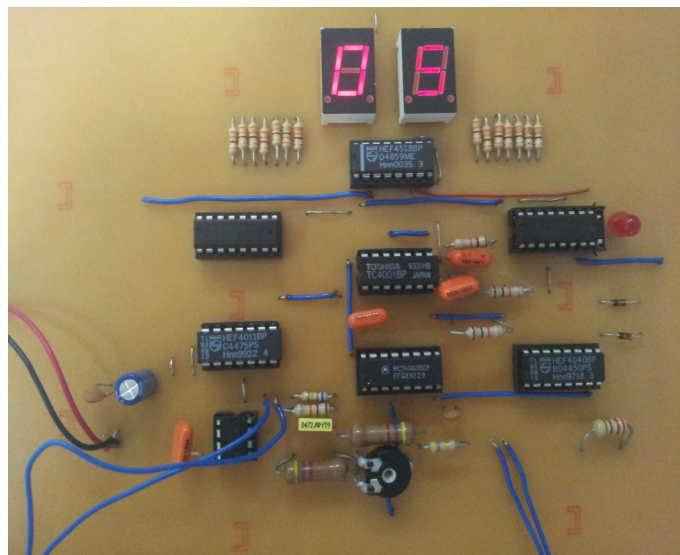


FIGURE 3.1 – Présentation du circuit finale.

2 Prélèvement des différents signaux au niveau des noeuds de sortie de notre testeur de temps de réaction

2.1 Signal prélevé à la sortie du circuit intégré NE555

Dans le cas où le bouton poussoir BP1 est relâché :

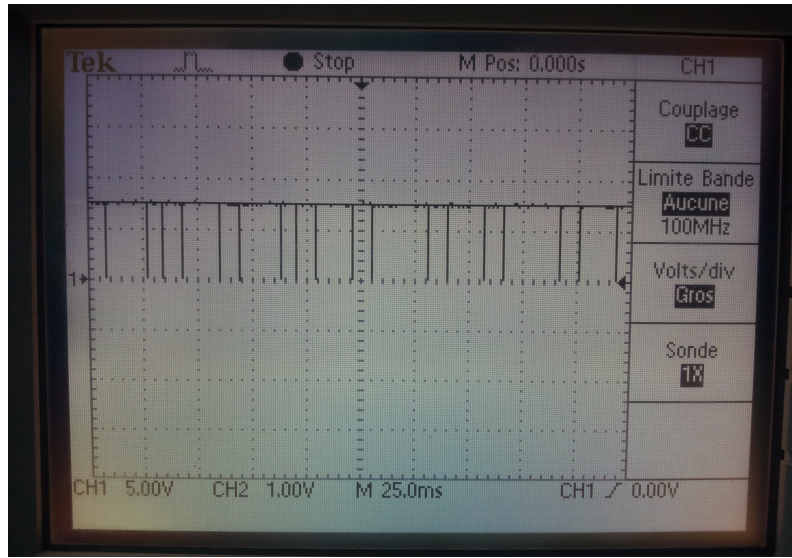


FIGURE 3.2 – Le Signal à la sortie du NE555 lorsque le bouton BP1 est relâché.

Dans le cas où le bouton poussoir BP1 est Appuyé :

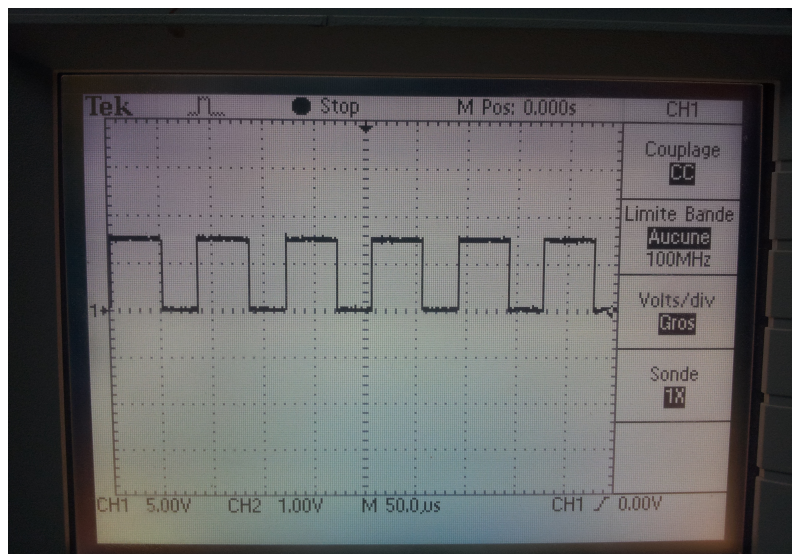


FIGURE 3.3 – Le Signal à la sortie du NE555 lorsque le bouton BP1 est Appuyé.

2.2 Le signal à la sortie du circuit intégré CD4040

Dans le cas où le bouton poussoir est relâché :

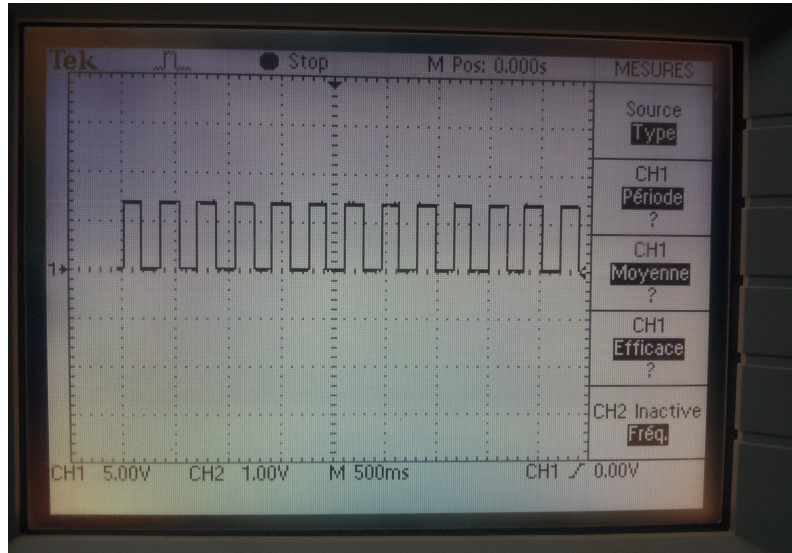


FIGURE 3.4 – Le Signal à la sortie du CD4040 lorsque le bouton poussoir est relâché.

Dans le cas où le bouton poussoir est appuyé :

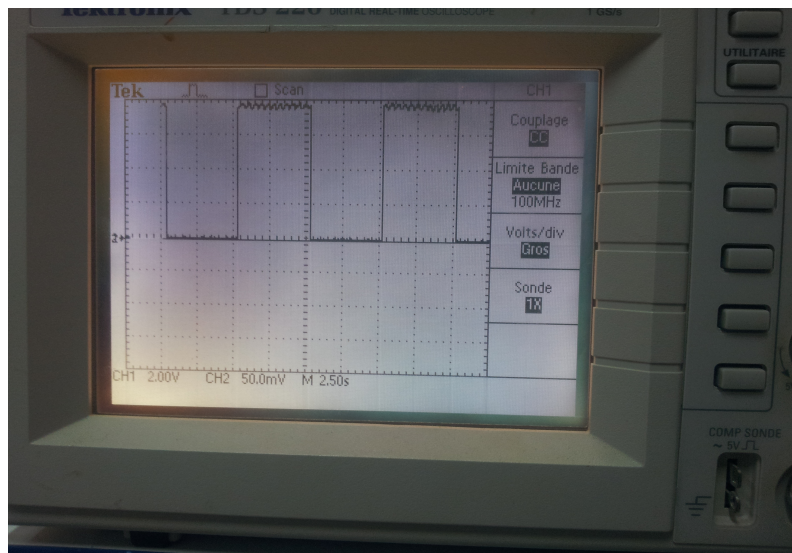


FIGURE 3.5 – Le Signal à la sortie du CD4040 lorsque le bouton poussoir est actionné.

2.3 Le signal à la sortie du dérivateur

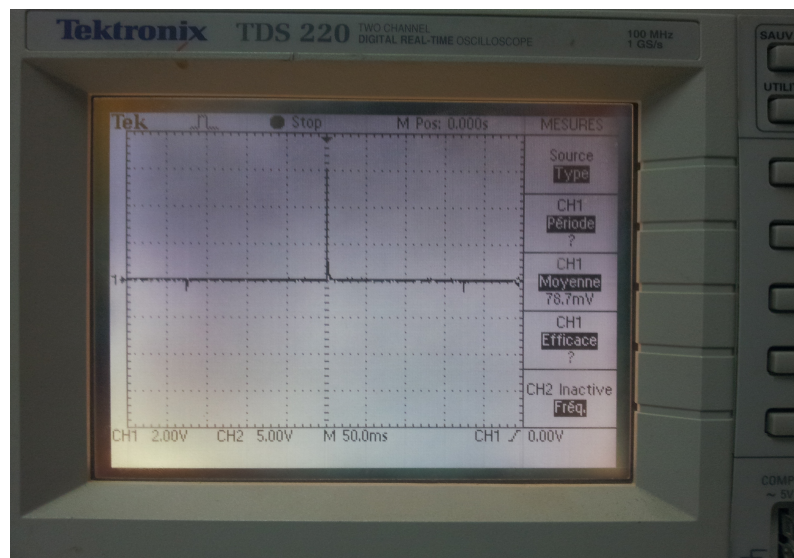


FIGURE 3.6 – Le Signal à la sortie du dérivateur lorsque le bouton poussoir est relâché.

3 Analyse du circuit :

La capacité C_7 utilisée dans le cas où nous utiliserons une alimentation secteur qui permet de délivrer un courant ondulé.

La capacité C_4 fait office de capacité de découpage entre l'alimentation et le montage considéré par notre étude.

3.1 Le circuit de temporisation

Le circuit intégré U6 est un NE555 qui permet de délivrer à sa sortie un signal carré. La période du signal ainsi délivré dépend des composants R_{23} , R_{21} , R_{22} et C_5 .

Ainsi ce signal a une fréquence qui peut prendre deux valeurs selon la position du bouton poussoir BP1.

En effet si on appuie sur BP1, la période du signal délivré s'exprime par la relation :

$$T = 0,7(R_{23} // R_{21} + 2R_{22})C_5$$

Vu que $R_{23} = 4,7k\Omega$ et $R_{21} = 680k\Omega$, alors $R_{23} // R_{21} = R_{23}$.

L'expression de t devient alors :

$$T = 0,7(R_{23} + 2R_{22})C_5 = 80\mu s$$

Donc la fréquence est :

$$f = \frac{1}{T} = \frac{1}{(80 \cdot 10^{-6})} = 12,3KHz$$

Dans un second cas on BP1 n'est pas sollicité, seule R_{21} est prise en compte. La période du signal délivré a pour expression :

$$T = 0,7(R_{21} + 2R_{22})C_5 = 2,3ms$$

Donc la fréquence est :

$$f = \frac{1}{T} = \frac{1}{(2,3 \cdot 10^{-3})} = 430Hz$$

Dans les deux cas, le signal délivré par le NE555 servira de signal horloge pour le compteur référencé U1. Nous avons alors utilisé alors le compteur CD4040 qui comporte deux étages binaires montés en cascade.

Le signal carré obtenu à la sortie Q_{11} du compteur a une période T_{CD4040} telle que $T_{CD4040} = 2^{12} \cdot t$ où t représente la période du signal délivré par le NE555.

Si BP1 est activé alors :

$$T = 4096 \cdot 80\mu s = 0,3s$$

Si BP1 n'est pas activé alors :

$$T = 4096 \cdot 2,3ms = 9,5s$$

Dans le cas où BP1 est activé, le compteur U1 réalise environ 3 rotations complètes par seconde, ce qui permet de positionner U1 sur une position intermédiaire aléatoirement.

Une fois le bouton poussoir relâché, le sujet pour lequel on teste le temps de réaction ignore le moment où va se présentera un front montant sur la sortie Q_{11} , cette durée varie entre 0 et 9,5s.

3.2 Circuit de déclenchement

Le circuit formé par C_1 , R_{13} et D_2 est un dérivateur.

Au front montant du signal dérivé à la sortie Q_{11} , C_1 se charge rapidement à travers R_{13} entraînant l'apparition d'une brève impulsion positive sur la cathode de la diode D_2 , l'impulsion obtenue est acheminée sur l'entrée d'une bascule RS formé par la porte U8 :A dont la sortie est dirigée vers l'entrée de la porte U8 :B du circuit intégré U8 qui est le circuit intégré CD4001 comportant quatre portes NOR. Dès qu'un état haut se présente sur l'entrée "1" de la porte U8 :A, la sortie "4" de la porte U8 :B passe à un état haut stable à condition que l'entrée "5" soit soumise à un état bas.

Tant que le bouton poussoir BP2 n'est pas sollicité, les entrées de la porte U8 :D de U8 restent à un état bas et l'entrée "5" de la bascule RS est soumise à un état haut. La bascule RS est alors insensible aux impulsions positives issues du dérivateur.

Dès qu'on appuie sur le bouton poussoir BP2, la bascule RS fonctionne car l'entrée "5" est à un état bas.

Au bout d'une durée qui peut varier de 0 à 9,5 secondes, la sortie de la bascule passe alors à l'état haut, ainsi la sortie de la porte U5 :B de U5 passe à l'état bas permettant d'activer U2, et la sortie de la porte U5 :A de U5 passe à l'état haut provoquant l'allumage de la DEL D1.

3.3 Chronométrage du temps de reflexe

Le circuit intégré U2 qui est le CD4060 est un compteur binaire constitué de quatorze étages montés en cascade et d'un oscillateur interne dont la période dépend de la valeur de la capacité C_8 et de la résistance variable RV2.

Le compteur est bloqué tant que l'entrée reset de U2 est à un niveau haut, dans ce cas toutes ses sorties sont à un état bas.

Dès que l'entrée 'reset' de U2 passe à l'état bas, l'oscillateur fonctionne, selon la valeur de la résistance ajustable, la période du signal obtenu sur la branche "9" du compteur U2 peut varier de 10μ s à 0,35ms. Les signaux de comptage sont alors prélevés sur la sortie Q_4 du compteur U2. Le chronométrage cesse dès que le sujet test relâche BP2 et c'est à ce moment que l'entrée de contrôle de la bascule RS est de nouveau à l'état bas entraînant le blocage de U2.

3.4 Comptage numérique

U4 est un double compteur BCD. Le premier compteur dont l'entrée de comptage est la broche "2" ('Enable A') est affecté au comptage des unités.

L'entrée "10" ("Enable B") du second compteur B est reliée à la sortie Q_3 du compteur U4 :A. le compteur U4 :B permettra alors de compter les dizaines. Au moment où le sujet test appuie sur BP2, le dérivateur formé par C_3 , R_{11} et D_3 transmet une brève impulsion positive sur les entrées "reset " de deux compteurs U4 :A et U4 :B, ce qui assure l'initialisation à zéro de ces deux compteurs qui fonctionnent que si leurs horloges sont à un niveau bas.

Lorsque le comptage atteint la valeur "99", soit "1001 1001", les portes U5 :C et U5 :D et U5 présentent un état bas à leur sortie et la sortie de la porte U8 :C passe à un niveau haut, il en est de même pour l'horloge "CLOCK A "entraînant le blocage du compteur sur la position 99 impliquant ainsi que le sujet a un très mauvais temps de réactions.

3.5 Affichage

U3 et U7 sont des décodeurs BCD 7-segments dont les sorties sont reliées par l'intermédiaire des résistances de limitation aux entrées des afficheurs à cathode commune.

Les résultats du test s'affichent alors aussitôt que le bouton poussoir BP2 est relâché.

4 Résultats et interprétations

Dans cette partie seront présentés quelques résultats pratiques obtenus en invitant quelques collègues et camarades à faire ce test de temps de réaction.

A La mise sous tension du circuit, les afficheurs affichent la valeur 0 comme le montre la figure 3.7 suivante :

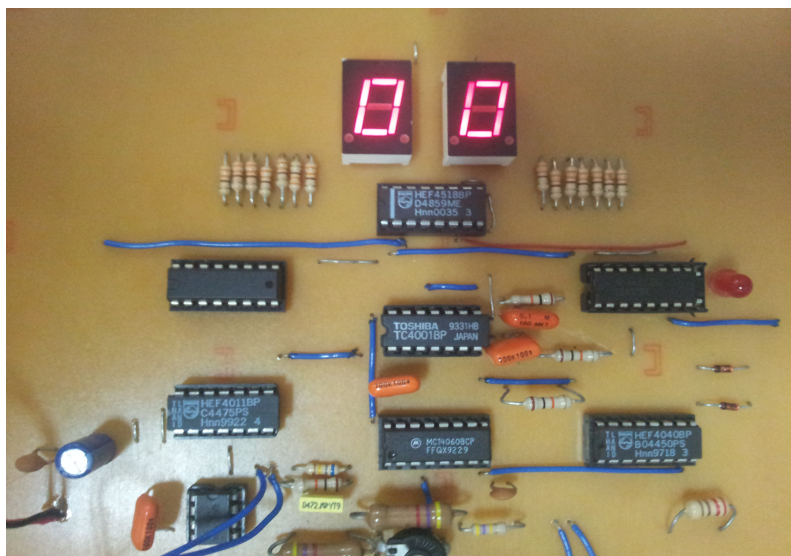


FIGURE 3.7 – La mise sous tension du testeur de temps de réaction.

Dans un premier temps, on appuie sur le bouton poussoir BP1, ensuite sur le bouton poussoir BP2, on voit dans ce cas que la DEL s'allume et le résultat obtenu est représenté dans la figure 3.8 qui suit :

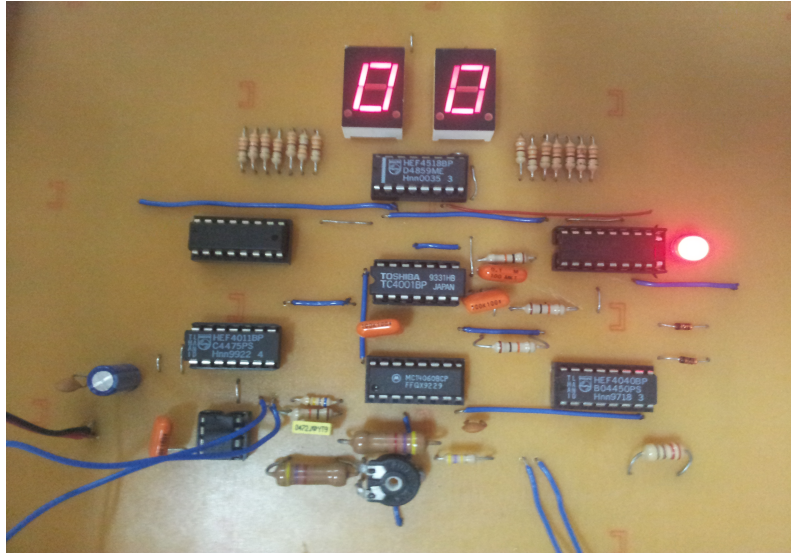


FIGURE 3.8 – Allumage de la DEL par action sur les deux boutons poussoirs BP1 et BP2.

Après l'allumage de la DEL, le bouton poussoir BP1 est relâché, et le sujet test attend l'extinction de la DEL, lorsque cette dernière s'éteint, le sujet doit relâché le bouton BP2.

Premier test Le premier test a été réalisé sur nous. Les résultats obtenus sont représentés les figures 3.9 et 3.10 suivantes :

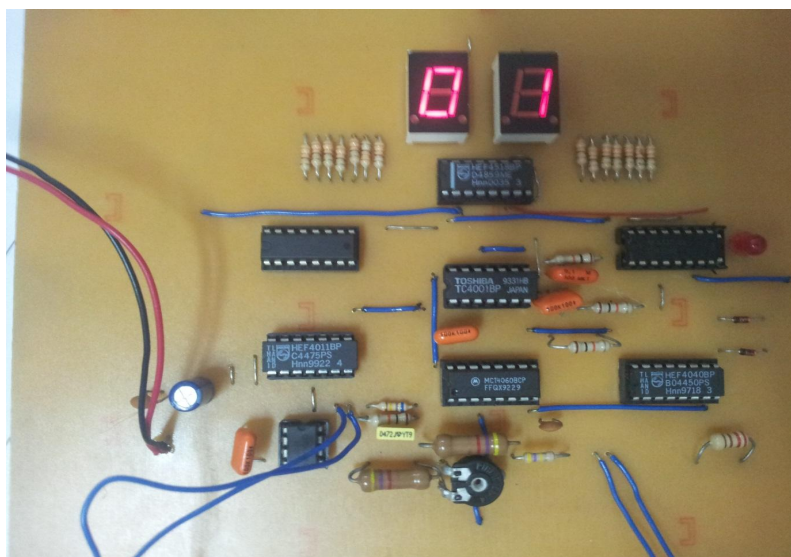


FIGURE 3.9 – Test de de temps de réaction sur Mr. BRIXI NIGASSA Med El Amine.

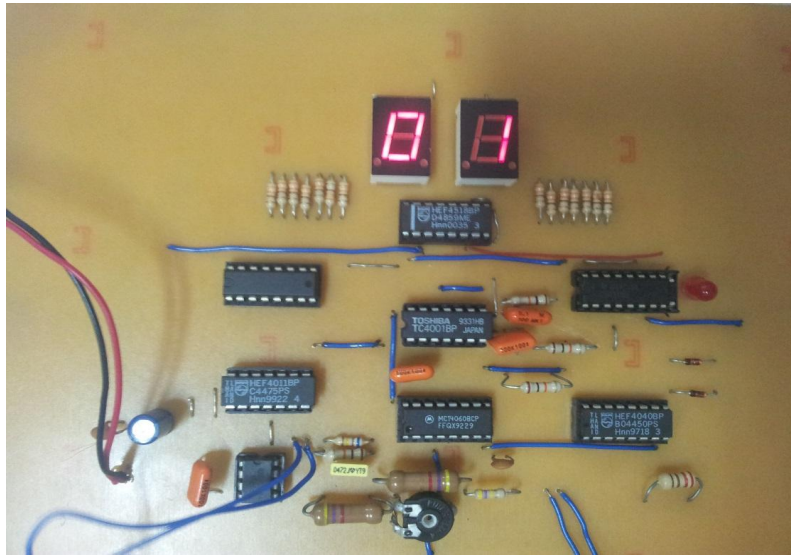


FIGURE 3.10 – Test de temps de réaction sur Mr. Taberkit Med Amine.

Dans cas on peut remarquer que le temps de réaction est d'une durée d'une seconde, on peut dire alors que le temps de réaction est bon, et de ce fait on peut déduire que les deux sujets test ont passé le test en étant dans un bon état physique

Deuxième test Dans ce deuxième test, on va essayer de retarder le temps de réaction, les résultats obtenus sont représentés sur la figure 3.11 suivante :

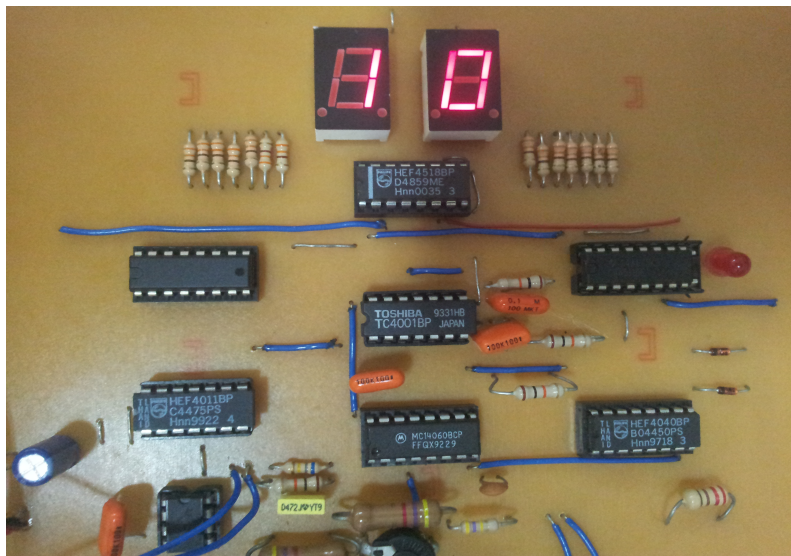


FIGURE 3.11 – Réponse du troisième sujet test après 10 secondes.

Dans ce cas le sujet test répond après une durée de 10 secondes, ce qui représente une durée de réaction assez importante, ce qui induit que le sujet test présente un mauvais temps de réaction.

Le dernier test En augmentant cette durée de réponse, on obtient une durée de 99 secondes comme le montre la figure suivante :

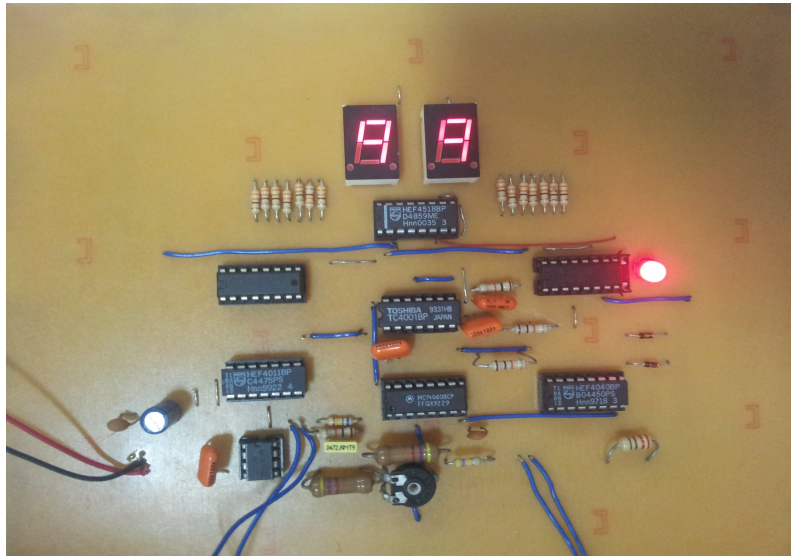


FIGURE 3.12 – Réponse du dernier sujet test après 99 secondes.

Donc ce qu'on peut dire ici, c'est que le sujet test présente un très mauvais temps de réaction par rapport à un individu normal.

5 Conclusion

Nous avons pu constater dans ce chapitre l'utilité de notre système, le but étant de mesurer le temps de réaction d'un individu donné, on peut déduire à partir des résultats satisfaisants obtenus, que notre système est apte à détecter si le sujet test présente un temps de réaction normal ou non, ainsi on pourra détecter l'état de l'individu, mais aussi détecter éventuellement un début de maladie chez l'individu en question.

Nous avons pu ainsi valider nos résultats pratiques en les comparant aux résultats de simulation que nous avons obtenus par le biais du logiciel ISIS.

Les résultats de simulation ainsi que les résultats pratiques sont jugés satisfaisants et assez prometteurs .

Conclusion et Perspectives

Le principal objectif de ce mémoire était de faire l'étude et la réalisation d'un testeur de temps de réaction.

L'étude d'un tel sujet a nécessité la présentation dans un premier temps de quelques bases de l'électronique générale ainsi que l'électronique numérique notamment les circuits astables, les portes logiques, les bascules ainsi que le principe des afficheurs 7-segments.

Par la suite nous avons présenté notre système, et nous avons fait l'étude électrique ainsi que la simulation, et grâce aux résultats obtenus, nous avons pu confirmer le bon fonctionnement de notre système, malgré un léger problème d'exécution en temps réel sous le logiciel Proteus ISIS, par la suite on est passé à la réalisation pratique de notre système sur circuit imprimé, ce qui nous a permis de conforter les résultats de simulation obtenus, mais aussi de faire des tests plus poussés sur différents individus afin de voir et de constater la différence du temps de réaction de chacun de ces individus.

Les résultats obtenus sont très satisfaisants d'une part grâce au temps de réponse très rapide de notre système, et d'autre part ça nous a permis de détecter l'état dans laquelle se trouve l'individu, comme la fatigue par exemple mais aussi le paramètre de l'âge qui joue aussi un rôle important aussi. La détection précoce de maladie aussi peut être détectée par notre système, en faisant le test sur un individu en bonne santé à priori, mais présentant un temps de réaction assez lent par rapport à la normale.

Tout cela a permis de voir qu'avec un système simple comme le nôtre, facile à réaliser, on pourrait avoir une détection du temps de réaction assez précise et ainsi prévenir des différents risques pouvant être entraînés à cause de ce dernier, qu'ils soient des risques médicaux, risques d'accidents de la circulation, ou bien d'autres risques pouvant avoir des conséquences sur l'individu lui-même ou sur d'autres individus.

Comme perspectives, nous proposons aux intéressés de compléter ce dispositif en lui ajoutant une partie sonore qui aura pour but de constater la réaction d'un sujet test à un son donné. On peut perfectionner la mesure du temps de réaction en rajoutant d'autres diodes DEL ainsi que d'autres boutons poussoirs, ces derniers seront contrôlés par un microcontrôleur qui enverra les résultats vers un afficheur 7-segments ou éventuellement un afficheur LCD.

Bibliographie

- [1] J.-C. MICHEL, “La fonction generation dun signal rectangulaire,” Cours Traitement du signal :http://www.gecif.net/articles/genie_electrique/cours/terminale/cours/les_montages_astables.pdf, Tech. Rep., 2013. [Online]. Available : http://www.gecif.net/articles/genie_electrique/cours/terminale/cours/les_montages_astables.pdf
- [2] P. DUBUC and M. NEBRA, “Portes logiques,” Simple IT, cours sur les portes logiques : <http://www.siteduzero.com/informatique/tutoriels/fonctionnement-d-un-ordinateur-depuis-zero/portes-logiques>, Tech. Rep., access 2013. [Online]. Available : <http://www.siteduzero.com/informatique/tutoriels/fonctionnement-d-un-ordinateur-depuis-zero/portes-logiques>
- [3] M. GRAILLAT, “électronique : - le classeur -,” Cours Électronique / Physique : <http://amoweb.fr/fichiers/electronique/electronique.pdf>, Tech. Rep., 2010. [Online]. Available : <http://amoweb.fr/fichiers/electronique/electronique.pdf>
- [4] M. HADJILA, “Logique combinatoire et sentielle,” Cours dingorat en ctronique, module TEC480 : Electronique Numque., Tech. Rep., 2007.
- [5] S. TISSERANT, “Logique sentielle,” Cours sur l’architecture des ordinateurs : www.sylvain.tisserant.perso.esil.univmed.fr/archi/archi.html, Tech. Rep., 2000. [Online]. Available : www.sylvain.tisserant.perso.esil.univmed.fr/archi/archi.html
- [6] D. ROBERT and J. TERRADE, “électronique théorique digitale,” cours sur les LES COMPTEURS BINAIRES SYNCHRONES : http://www.premiumorange.com/daniel.robert9/Digit/Digit_9TS.html, Tech. Rep., 2005. [Online]. Available : http://www.premiumorange.com/daniel.robert9/Digit/Digit_9TS.html
- [7] Abavala, “Quest-ce quune led?” cours sur les diodes DEL : <http://www.abavala.com/2011/09/23/quest-ce-quune-led/>, Tech. Rep., 2013. [Online]. Available : <http://www.abavala.com/2011/09/23/quest-ce-quune-led/>
- [8] “Apprendre l’ctronique de a ” cours sur les diodes DEL : <http://appelectro.blogspot.com/2012/03/les-diodes-led.html>, Tech. Rep., Access 01/06/2013. [Online]. Available : <http://appelectro.blogspot.com/2012/03/les-diodes-led.html>
- [9] Elektronique, “Proteus,” Elektronique : Cours et Montage Electronique : <http://www.elektronique.fr/logiciels/proteus.php>, Tech. Rep., Access 12/06/2013. [Online]. Available : <http://www.elektronique.fr/logiciels/proteus.php>

-
- [10] *NE555 Datasheet (PDF) - Texas Instruments - PRECISION TIMERS*, 2002. [Online]. Available : <http://www.alldatasheet.com/datasheet-pdf/pdf/208303/TI/NE555.html>
- [11] *CD4001 Fiche technique (PDF) - Texas Instruments - CMOS NOR Gates*, 1999. [Online]. Available : <http://www.alldatasheet.fr/datasheet-pdf/pdf/26834/TI/CD4001.html>
- [12] *CD4011 Fiche technique (PDF) - Texas Instruments - CMOS NAND GATES*, 1999. [Online]. Available : <http://www.alldatasheet.fr/datasheet-pdf/pdf/26846/TI/CD4011.html>
- [13] *CD4060 Fiche technique (PDF) - Intersil Corporation - CMOS 14 Stage Ripple-Carry Binary Counter/Divider and Oscillator*, 1998. [Online]. Available : <http://www.alldatasheet.fr/datasheet-pdf/pdf/66436/INTERSIL/CD4060.html>
- [14] *CD4511 Fiche technique (PDF) - Texas Instruments - CMOS BCD-TO-7-SEGMENT LATCH DECODER DRIVERS*, 1998. [Online]. Available : <http://www.alldatasheet.fr/datasheet-pdf/pdf/26905/TI/CD4511.html>
- [15] *CD4020BC CD4040BC CD4060BC 14-Stage Ripple Carry Binary Counters 12-Stage Ripple Carry Binary Counters 14-Stage Ripple Carry Binary Counters*, 1999. [Online]. Available : http://www.hqew.net/files/pdf/FAIRCHILD/CD4060BCM/CD4060BCM_www.hqew.com.pdf?key=CD4060BCM
- [16] *CD4518 Fiche technique (PDF) - Texas Instruments - CMOS DUAL UP-COUNTERS*, 2004. [Online]. Available : <http://www.alldatasheet.fr/datasheet-pdf/pdf/26910/TI/CD4518.html>
- [17] *LTS7760R* Datasheet, Circuit, PDF, Cross Reference, & Application Note Results*. [Online]. Available : http://www.datasheets.org.uk/LTS7760R*-datasheet.html
- [18] cf RIVALIN PROTIAL-6.2-01, "Manuel condencutilisation du logiciel proteus isis - saisie de sch simulation," Cours ISIS : <http://electronique.rivalin.voila.net/manuels/isis6.2.pdf>, Tech. Rep. [Online]. Available : <http://electronique.rivalin.voila.net/manuels/isis6.2.pdf>

Annexes

Le Circuit Intégré CD 4001

Le CD4001 est un circuit intégré à 14 pins en DIL (Dual In Line Package) composé de 4 portes logiques NOR. [11]

Brochage du CD 4001

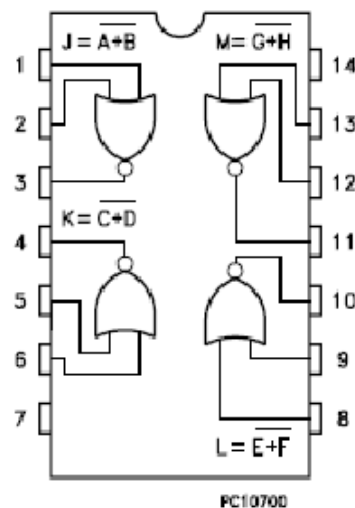


FIGURE 1 – Brochage du CD 4001.

Description des Pins du CD 4001

Numéro de Pins	Symbole	Fonction
1, 2, 5, 6, 8, 9, 12, 13	A, B, C, D, E, F, G, H	Entrées données
3, 4, 10, 11	J, K, L, M	Sorties données
7	V_{SS}	Reliée à la masse
14	V_{DD}	Reliée à $+V_{CC}$

TABLE 1 – Description des Pins du CD 4001.

Entrées		Sorties
A, C, E, G	B, D, F, H	J, K, L, M
0	0	1
0	1	0
1	0	0
1	1	0

TABLE 3 – Les états d'entrée et de sortie du CD 4001.

Conditions de fonctionnement recommandées par le constructeur du CD 4001

Symbole	Paramètre	Valeur	Unité
V_{DD}	Tension d'alimentation	3-20	V
V_I	Tension d'entrée	0- V_{DD}	V
T_{OP}	Température de fonctionnement	(-55)-125	° C

TABLE 2 – Conditions de fonctionnement recommandées par le constructeur du CD 4001.

Diagramme logique du CD4001

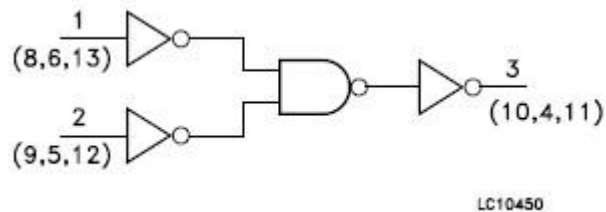


FIGURE 2 – Diagramme logique du CD4001.

Le Circuit Intégré CD 4011

Le CD4011 est un circuit intégré à 14 pins en DIL (Dual In Line Package) composé de 4 portes logiques NAND. [12]

Brochage du CD 4011

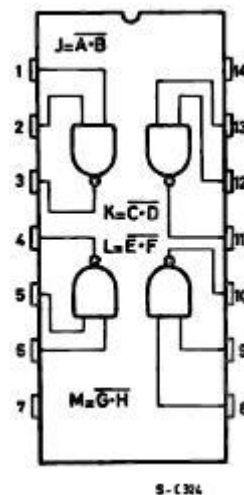


FIGURE 3 – Brochage du CD 4011.

Description des Pins du CD 4011

Numéro de Pins	Symbole	Fonction
1, 2, 5, 6, 8, 9, 12, 13	A, B, C, D, E, F, G, H	Entrées données
3, 4, 10, 11	J, K, L, M	Sorties données
7	V_{SS}	Reliée à la masse
14	V_{DD}	Reliée à $+V_{CC}$

TABLE 4 – Description des Pins du CD 4011.

Entrées		Sorties
A, C, E, G	B, D, F, H	J, K, L, M
0	0	1
0	1	1
1	0	1
1	1	0

TABLE 6 – Les états d'entrée et de sortie du CD 4011.

Conditions de fonctionnement recommandées par le constructeur du CD 4011

Symbole	Paramètre	Valeur	Unité
V_{DD}	Tension d'alimentation	3-20	V
V_I	Tension d'entrée	0- V_{DD}	V
T_{OP}	Température de fonctionnement	(-55)-125	° C

TABLE 5 – Conditions de fonctionnement recommandées du CD 4011.

Diagramme logique du CD4011

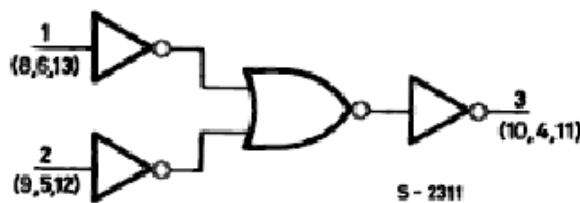


FIGURE 4 – Diagramme logique du CD4011.

Le Circuit Intégré CD 4060

Le CD4060 un circuit intégré composé d'un compteur binaire à 14 étages plus un oscillateur. [13]

Brochage du CD 4060

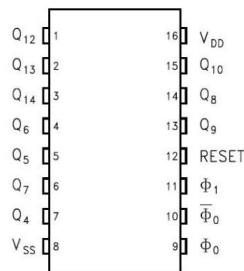


FIGURE 5 – Brochage du CD 4060.

Description des Pins du CD 4060

Numéro de Pins	Symbole	Fonction
1, 2, 3, 4, 5, 6, 7, 13, 14, 15	Q12, Q13, Q14, Q6, Q5, Q7, Q4, Q9, Q8, Q10	Sorties
9, 10, 11	$\overline{\phi_0}$, ϕ_0 , ϕ_1	Entrées de l'oscillateur
12	Reset	Remise à zéro
16	V_{DD}	Reliée à l'alimentation
8	V_{SS}	Reliée à la masse

TABLE 7 – Description des Pins du CD 4060.

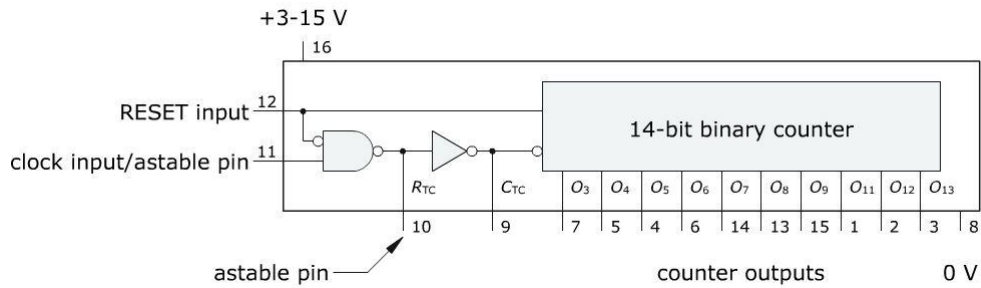


FIGURE 6 – Diagramme Fonctionnel du CD 4060.

les impulsions en provenance du montage astable (oscillateur) sont envoyées au compteur binaire. Sur chaque sortie du compteur binaire on va trouver une fréquence qui correspond à la fréquence initiale de l'oscillateur divisée par 2^n où $4 \leq n \leq 14$ selon la sortie sur laquelle on se situe.

Utilisation du CD 4060

On fait appel à ce circuit intégré lorsqu'on veut avoir une source ou un générateur d'impulsion à très faible fréquence. Par exemple, si on veut avoir un signal avec une impulsion toute les 10s ou plus, alors un circuit utilisant un CD4060 au lieu d'un NE555 en astable devient plus courant.

Détails sur la partie compteur binaire 14 étages du CD 4060

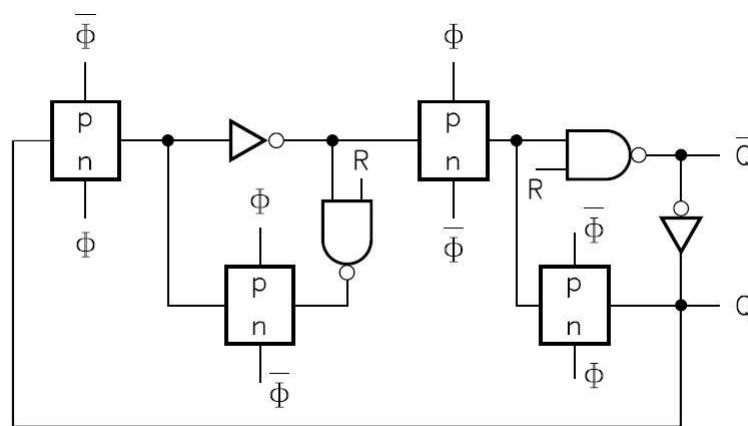


FIGURE 7 – Détails sur la partie compteur binaire du CD 4060.

Détails sur la partie oscillateur du CD 4060

Oscillateur RC

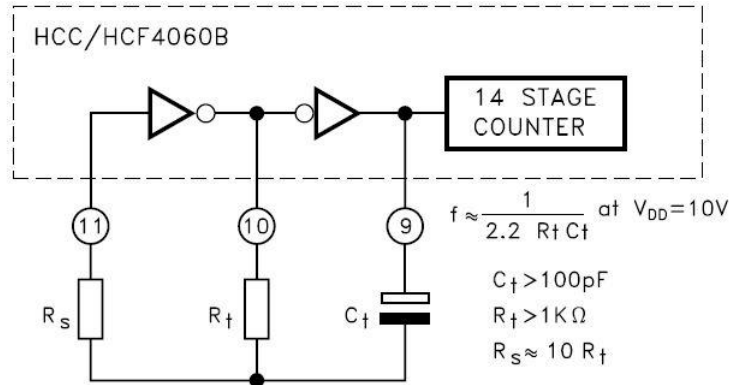


FIGURE 8 – Détails sur la partie oscillateur du CD 4060.

R_s doit être grande. Le cas idéal serait de prendre cette dernière 470 K Ω

Oscillateur à Quartz

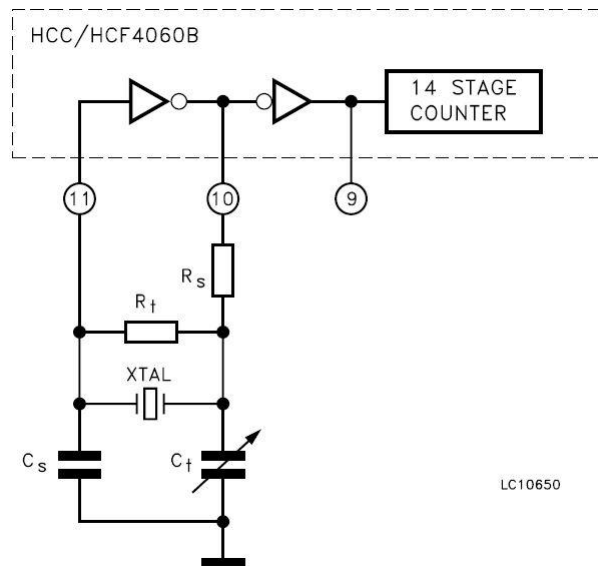


FIGURE 9 – Oscillateur à Quartz.

Le calcul de cette fréquence est donné par la relation suivante :

$$f = \frac{1}{(2.3xR_txC_t)}$$

Le Circuit Intégré CD 4511

C'est un circuit intégré en DIL (Dual In Line Package) jouant le rôle de décodeur BCD 7 segments. Ce circuit intégré a été conçu pour fonctionner seulement avec un afficheur 7 segments à cathode commune [14]

Brochage du CD 4511

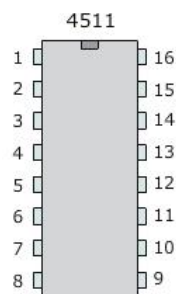


FIGURE 10 – Brochage du CD 4511.

Numéro de Pins	Symbole	Fonction
7, 1, 2, 6	A, B, C, D	Entrées BCD
13, 12, 11, 10, 9, 15, 14	a, b, c, d, e, f, g	Sorties 7-segments
3	LT	Entrée pour lampe test
4	BL	Blanking
5	LE/STROBE	Verrouillage activé
8	V_{SS}	Reliée à la masse
16	V_{DD}	Reliée $+V_{CC}$

TABLE 8 – Description des Pins du CD 4511.

Description des Pins du CD 4511

Conditions de fonctionnement recommandées par le constructeur du CD 4511

Symbole	Paramètre	Valeur	Unité
V_{DD}	Tension d'alimentation	3-20	V
V_I	Tension d'entrée	0- V_{DD}	V
T_{OP}	Température de fonctionnement	(-55)-125	° C

TABLE 9 – Conditions de fonctionnement recommandées du CD 4511.

Table de vérité du CD4511

BCD Inputs				Sorties 7 Segments							Valeur Affichée
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	0	0	1	1	9

TABLE 10 – Table de vérité du CD 4511.

Le Circuit Intégré NE555

Description générale

Le NE555 est un circuit intégré qui a été créé en 1970 par Hans R. Camenzind, commercialisé en 1971, et il est toujours utilisé de nos jours en raison de sa facilité d'utilisation, son faible coût et sa stabilité.

Le circuit intégré NE555 est un temporisateur intégré, un circuit possédant deux modes de fonctionnement Monostable ou Astable. En monostable, il donne des retards temporels précis de microseconde à plusieurs heures. En astable, il engendre des signaux rectangulaires. [10]

Caractéristiques du NE555

- La tension d'alimentation : de +4.5V à +16V.
- La puissance dissipée : 600mW.
- Température de fonctionnement : 0 °C à +70 °C.
- Température de soudage : 300 °C (50s).
- Stabilité en température : 0,005 % / °C .
- Fréquence maximale de fonctionnement : 500Khz .

Le Brochage du NE555

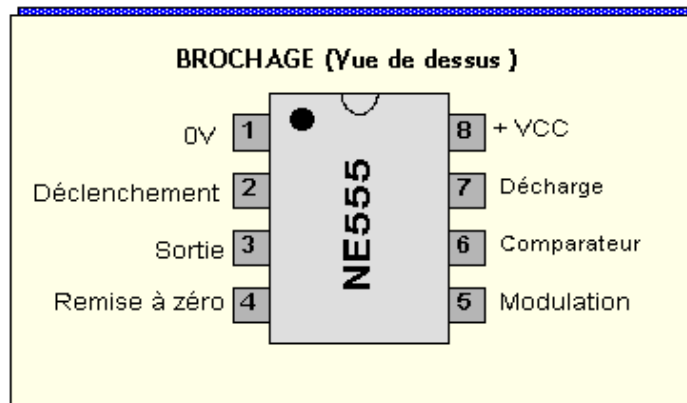


FIGURE 11 – Brochage du NE555.

Voici un tableau permettant de comprendre le rôle de chaque broche, du circuit intégré NE555

#	Nom	Description
1	GND	Masse
2	TRIG	Gâchette, amorce la temporisation
3	OUT	Signal de sortie
4	RESET	Remise à zéro, interruption de la temporisation
5	CONT	Accès à la référence interne (2/3 de VCC)
6	THRES	Signal la fin de la temporisation lorsque le tension dépasse 2/3 de VCC
7	DISCH	Borne servant à décharger le condensateur de temporisation
8	VCC	Tension d'alimentation, généralement entre 5 et 15 V

TABLE 11 – Désignation des broches du NE555.

Le Fonctionnement du NE555

Le NE555 peut être configuré en astable ou monostable.

Le montage monostable

Le NE555 peut tout aussi bien fonctionner en mode monostable (one shot, en anglais : littéralement : un seul coup), c'est-à-dire comme un temporisateur. Une brève impulsion négative sur son entrée 2 va déclencher, en sortie, un état haut dont la durée dépend des deux composants R et C, selon la formule donnée ci-dessous. En d'autres termes, la broche 2 doit être mise à la masse, par l'intermédiaire d'un bouton-poussoir ou d'un signal externe adéquat, pour déclencher la temporisation. La tension de sortie vaudra ou VCC représente la tension de polarisation.

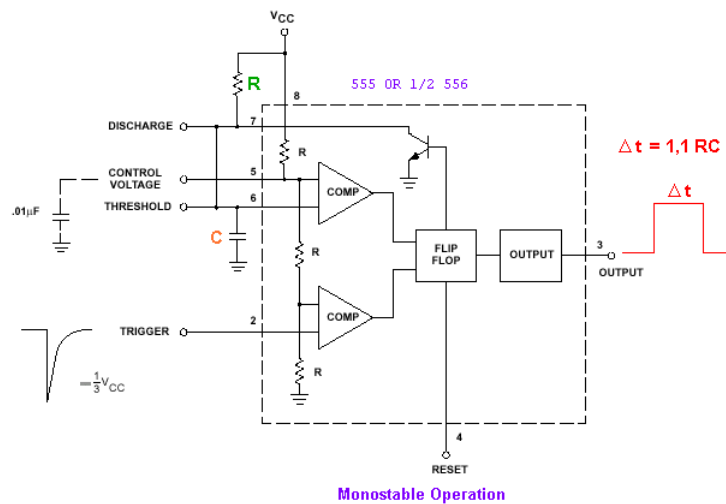


FIGURE 12 – Montage de fonctionnement monostable du NE555.

Utilisations pratiques du monostable On se sert du monostable en "minuterie" électronique. Le principe est le même qu'une minuterie pour l'éclairage des escaliers dans les immeubles collectifs une pression sur l'interrupteur déclenche l'allumage des lampes pour une durée déterminée. Dans le cas du monostable, une impulsion sur V_e déclenche un niveau bas en sortie pour une durée T qui peut être calculée suivant la relation $T = R \times C \times \ln 3$

Le montage astable

En mode monostable, le signal obtenu est un train d'impulsions qui sera utilisé dans notre cas comme un signal d'horloge alimentant le CD4040.

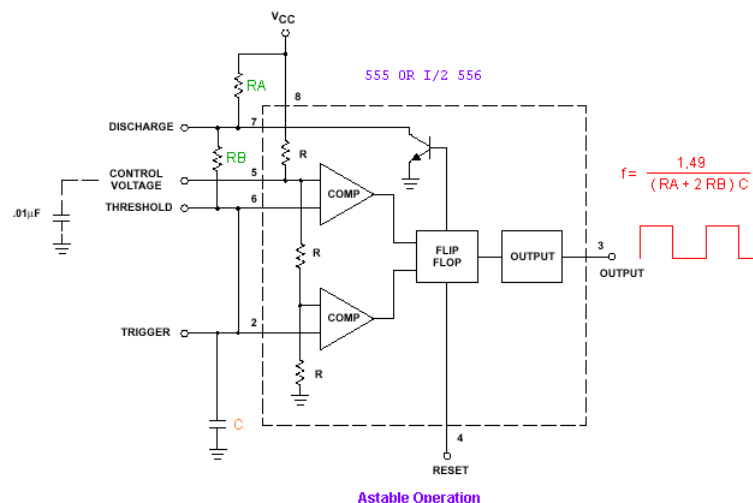


FIGURE 13 – Montage de fonctionnement astable du NE555.

Principe de fonctionnement du NE555 en mode astable

Le condensateur C se charge, via R_A et R_B . Lorsque la tension aux bornes de C atteint , la sortie du premier comparateur passe à 1 et commande la bascule (flip

flop) sur "set". La sortie de cette bascule qui, à l'origine, était à 0, passe à 1. La base du transistor NPN est alimentée, ce qui le rend passant. Ce transistor court-circuite alors le condensateur C en dérivant vers la masse son courant de charge. Le condensateur se décharge via la broche 7 à travers la résistance R_B la tension à ses bornes diminue. Lorsque celle-ci aura atteint une valeur égale au tiers de V_{cc} , la sortie du second comparateur passera à 1, ce qui actionnera la bascule ("reset"), dont la sortie passera aussitôt de 1 à 0. Conséquence : la base du transistor n'est plus alimentée, donc celui-ci n'est plus passant et ne s'oppose plus à la charge du condensateur. Le condensateur recommence de se charger et nous nous retrouvons alors dans la situation initiale.

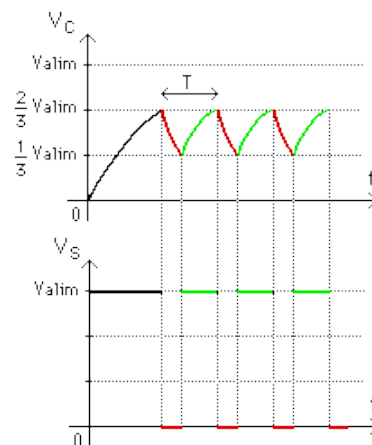


FIGURE 14 – Diagramme temporel en fonctionnement astable.

Calcul de la période T et de la fréquence d'oscillation

La figure suivante illustre le chrono-gramme obtenu à la sortie en mode astable

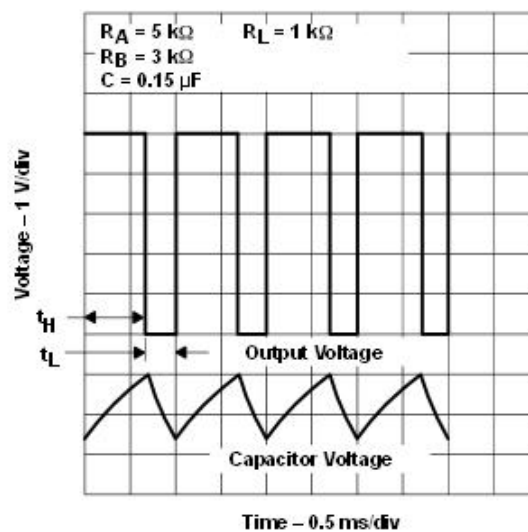


FIGURE 15 – Forme Typique d'onde en Astable.

La durée de sortie du niveau haut t_H et la durée de sortie du niveau bas t_L peuvent être calculées par

$$t_H = 0.693(R_A + R_B) \times C$$

$$t_L = 0.693(R_B) \times C$$

La période du signal de sortie vaut

$$T = t_H + t_L = 0.693 \times (R_A + 2 \times R_B) \times C$$

La fréquence est l'inverse de la période

$$f_2 = \frac{1}{T} = \frac{1}{0.693 \times (R_A + 2 \times R_B) \times C}$$

Le Compteur Binaire CD 4040

Description générale

Le CD 4040 est un compteur binaire 12 étages (12 bits). Chaque sortie divise le signal d'entrée par 2^n où n est le numéro de sortie du CD 4040. Comme il y a 12 sorties, la division maximale est de $2^{12} = 4096$. Le compteur s'incrémente sur chaque front descendant du signal d'horloge (broche 10). La broche 11 est le reset (RAZ), un niveau Haut met les compteurs à l'état bas. [15]

Caractéristiques du CD4040

- Large gamme de Tension d'alimentation : de 1V à 15V.
- Grande immunité au bruit $0.45 V_{DD}$.
- Fonctionnement à vitesse moyenne : 8MHz à $V_{DD}=10V$.
- L'horloge d'entrée est un trigger de Schmitt.
- Température recommandée de fonctionnement : $-40^{\circ}C$ à $+85^{\circ}C$.

Le Brochage du CD4040

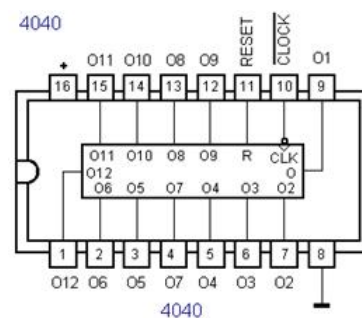


FIGURE 16 – Brochage du CD4040

Voici un tableau permettant de comprendre le rôle des broches, du circuit intégré CD4040

#	Nom	Description
1...7 , 9...10, 12...15	$O_1...O_{12}$	Les Sorties du Compteur Binaire CD4040
8	V_{SS}	Doit être reliée à la masse
10		L'entrée du signal d'horloge
11	RESET	Remise à zéro
16	VDD	Tension d'alimentation, généralement entre 5 et 15 V

TABLE 12 – Désignation des broches du CD4040.

Le Fonctionnement du CD4040

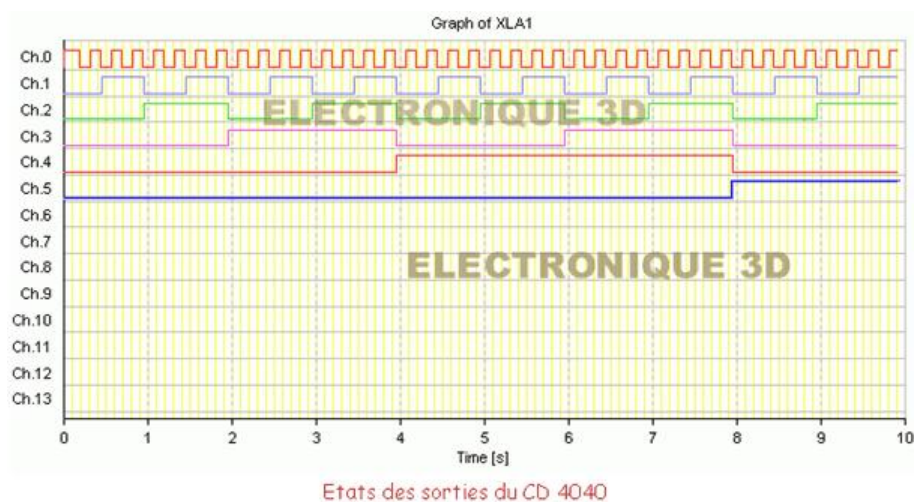


FIGURE 17 – États des sorties du CD4040.

Les impulsions à compter doivent être appliquées à l'entrée, qui est reliée à une porte NAND commandée par l'entrée RESET.

La porte d'entrée NAND est suivie d'un trigger de Schmitt qui sert à améliorer la qualité du signal, puis viennent deux inverseurs qui pilotent la chaîne de diviseurs. Le compteur s'incrémente chaque fois que l'entrée passe du niveau haut au niveau bas, c'est-à-dire à chaque front descendant.

L'entrée asynchrone RESET remet le compteur à l'état bas, dès qu'on lui applique un niveau H, le compteur passe à l'état bas "0".

Le compteur peut compter de 0 à 4095 (2^{12} positions). Sur les sorties, on obtient le nombre binaire en appliquant la convention logique positive (niveau L = 0 ; niveau H = 1).

Le Double Compteur BCD CD 4518

Description générale

Le circuit intégré CD 4518 est un double compteur BCD constitué de deux compteurs internes synchrones composés de quatre étages. Les compteurs sont constitués de Bascules synchrone de type D ayant des lignes interchangeable CLOCK et ENABLE pour l'incréméntation à chaque transition positive ou négative. Pour une opération unitaire l'entrée ENABLE est maintenue élevée et le compteur avance à chaque transition positive du signal d'horloge. Le Compteur est remis à 0 par la présence d'un état haut sur la ligne RESET. [16]

Le compteur peut être mis en cascade dans le mode d'entraînement par liaison Q_4 à l'entrée de validation du compteur ultérieur tandis que l'entrée d'horloge de celui-ci est maintenue au niveau bas.

Caractéristiques du CD4518

- Fonctionnement à vitesse moyenne : 6 MHz typ à $V_{DD}=10V$.
- Fronts déclencheurs Négatives ou positives.
- Propagation synchrone de la retenue interne.
- Courant d'entrée maximum de $0.1 \mu A$ à 18V.
- Température de fonctionnement entre $-55^\circ C$ à $+125^\circ C$.

Le Brochage du CD4518

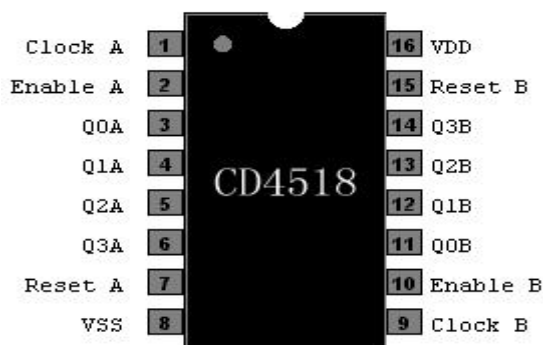


FIGURE 18 – Brochage du CD4518.







Voici un tableau permettant de comprendre le rôle des broches, du circuit intégré CD4518

#	Nom	Description
1,9	CLOCK A, CLOCK B	entrées d'horloge (clock), déclenchement sur front montant (LOW to HIGH triggered)
2,10	ENABLE A, ENABLE B	entrées d'horloge (clock), déclenchement sur front descendant (HIGH to LOW triggered)
7,15	RESET A, RESET B	entrées de RAZ (master reset)
3,4,5,6 11,12,13,14	$Q_{0A}..Q_{3A}; Q_{0B}..Q_{3B}$	Les Sorties
8	VSS	masse (ground)
16	VDD	tension d'alimentation

TABLE 13 – Désignation des broches du CD4518.

Le Fonctionnement du CD 4518

Nous avons deux compteurs 4 bits (désignés ici A et B), qui peuvent au choix être déclenchés sur le front montant ou sur le front descendant du signal carré présenté en entrée. Le tableau ci-dessous résume les possibilités offertes :

CP_0	\overline{CP}_1	MR	MODE
	H	L	counter advances
L		L	counter advances
	X	L	no change
X		L	no change
	L	L	no change
H		L	no change
X	X	H	O_0 to O_3 = LOW

Notes



- H = HIGH state (the more positive voltage)
 L = LOW state (the less positive voltage)
 X = state is immaterial
 = positive-going transition
 = negative-going transition

FIGURE 19 – Table de Vérité du CD4518

Et voilà ci-dessous le chronogramme du double compteur BCD CD4518

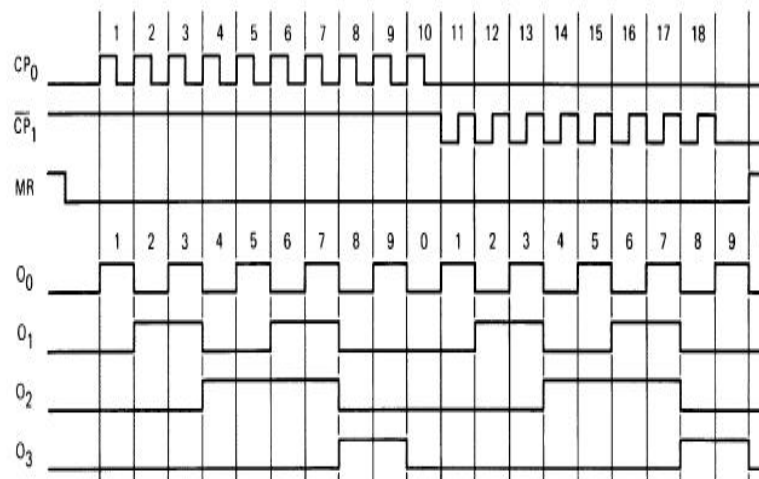


FIGURE 20 – Chronogramme du Double compteur BCD 4518.

Le signal carré, tout à gauche, est présenté sur CP_0 , CP_1 étant à l'état haut et MR à l'état bas. On observe que la sortie O_0 est haute, les trois sorties O_1 , O_2 , et O_3 étant basses. Le code BCD se lit, de bas en haut : 0001, soit 1 en décimal. Un deuxième front montant arrive sur CP_0 , la sortie O_0 bascule à l'état bas, O_1 passe à l'état haut, O_2 et O_3 demeurent basses. On lit : 0010, soit 2 en décimal. Etc.

A l'extrême droite, on visualise l'effet d'une RAZ : MR étant porté à l'état haut, toutes les sorties passent à l'état bas (soit 0000 en BCD et 0 en décimal).

L'Afficheur 7 segments LTS7760R

Description général

Le TDS 7760R est un Afficheur sept segments qui affiche dans un format très compact. Ces afficheurs sont conçus pour une distance d'observation jusqu'à 7 mètres et disponibles en quatre couleurs vives. [17]

Caractéristiques de l'afficheur LTS7760R

- Faible tension d'alimentation.
- Large angle de vision.
- Facile à mettre en place sur circuit imprimé.
- Compatible circuit intégré.
- Intensité lumineuse classée.

Brochage de l'afficheur LTS7760R

N °Pin	Connexions
1	Anode A
2	Anode F
3	Cathode commune
4	Aucune broche
5	Aucune broche
6	Aucune connexion
7	Anode E
8	Anode D
9	Anode R.H.D.P
10	Anode C
11	Anode G
12	Aucune broche
13	Anode B
14	Cathode commune

Présentation du Logiciel Proteus

Lancement du Module ISIS

Dans le menu Démarrer sélectionnez Programme puis Proteus professionnel puis ISIS Professionnal ou double cliquez sur l'icône ISIS placée dans le bureau. [18]

Interface Utilisateur

Fenêtre d'ensemble

Le cadre en bleu délimite l'espace de travail tel qu'il a été défini par la commande *Définir taille des feuilles* du menu *système*.

Le cadre en vert délimite la zone de travail, c'est à dire la partie du schéma visible dans la fenêtre principale.

- Vous pouvez déplacer cette zone de travail en pointant la souris sur la zone désirée de la fenêtre d'ensemble et en effectuant un clic gauche.
- Vous pouvez redéfinir la zone de travail dans la fenêtre d'ensemble en appuyant sur la touche majuscule **shift du clavier**, associée au déplacement de la souris

en maintenant appuyé le bouton gauche.

Fenêtre d’édition

C’est dans cette fenêtre que vous éditez votre circuit. Elle ne représente que la partie du circuit qui est définie par le cadre vert dans la fenêtre d’ensemble. Vous pouvez redéfinir la zone travail à l’aide de la fenêtre d’ensemble ou en utilisant la commande *Zoom* du menu *Affichage*.

La boîte à outils

Elle est composée d’un ensemble **d’icônes** dont les fonctions seront détaillées ultérieurement et d’un sélecteur d’objet utilisé pour choisir les boîtiers, le style des pastilles, des traces, des traversées, etc ...

Raccourcis clavier des fonctions d’éditions courantes

Ajustement de la fenêtre de visualisation placez le pointeur de la souris à l’endroit que vous voulez agrandir puis utilisez les touches **F6** à **F8**.

Occultation de la grille touche **G**.

Ajustement du pas de grille touches **F2** à **F4**.

Définition d’une nouvelle origine touche **O**.

Marquage d’un objet cliquez sur l’objet à l’aide du bouton droit de la souris, il passe en sur-brillance.

Démarquage d’un objet cliquez avec la bouton droit de la souris dans une zone vierge de la feuille.

Annuler la dernière commande **Ctrl Z**.

Rétablir la dernière commande **Ctrl Y**.

Effacement d’un objet cliquez 2 fois avec le bouton droit de la souris.

Organisation de ma boîte à outils

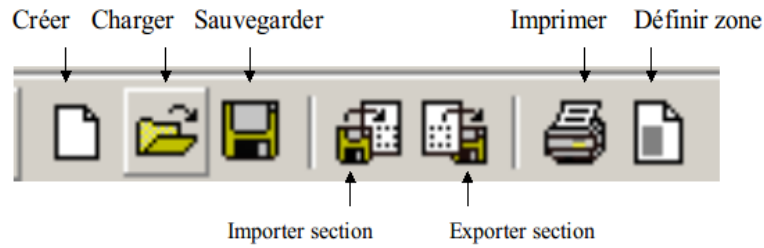


FIGURE 21 – Menu Commandes.

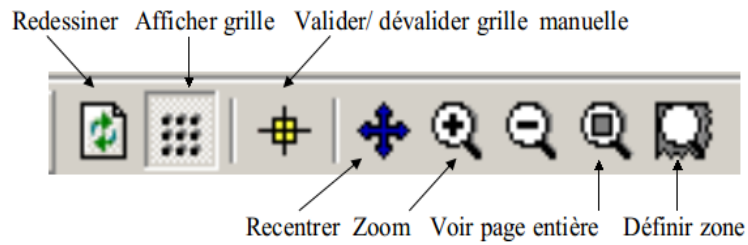


FIGURE 22 – Menu Commandes.

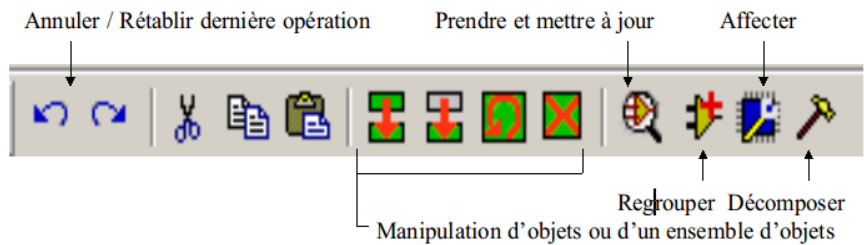


FIGURE 23 – Menu Commandes.

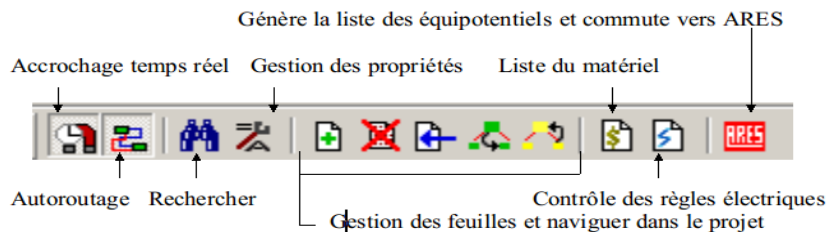


FIGURE 24 – Menu Commandes.

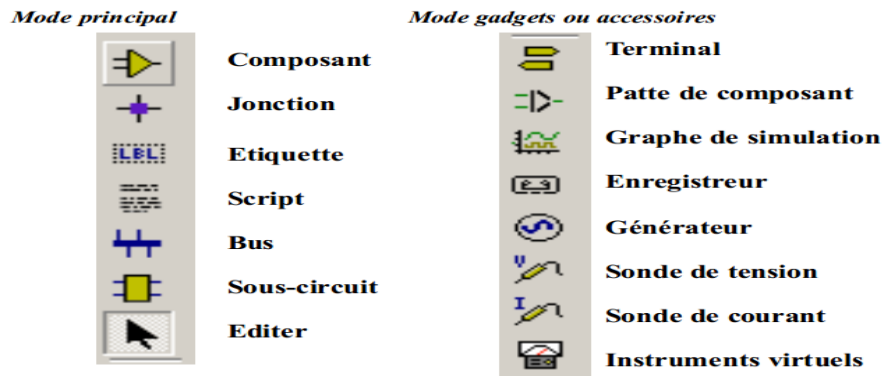


FIGURE 25 – Menu Commandes.

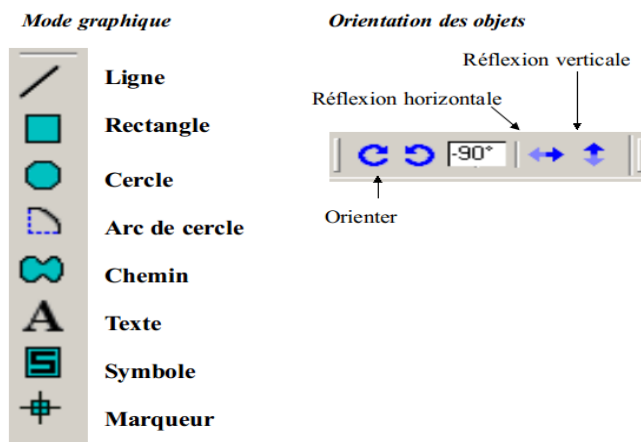


FIGURE 26 – Menu Commandes.

Etapas de saisi de schema

Recherche des composants

Sélectionnez la touche :Composant du clavier, puis cliquez sur la lettre P (Prendre composants); les librairies contenant les composants apparaissent alors dans un ordre théoriquement alphanumérique.

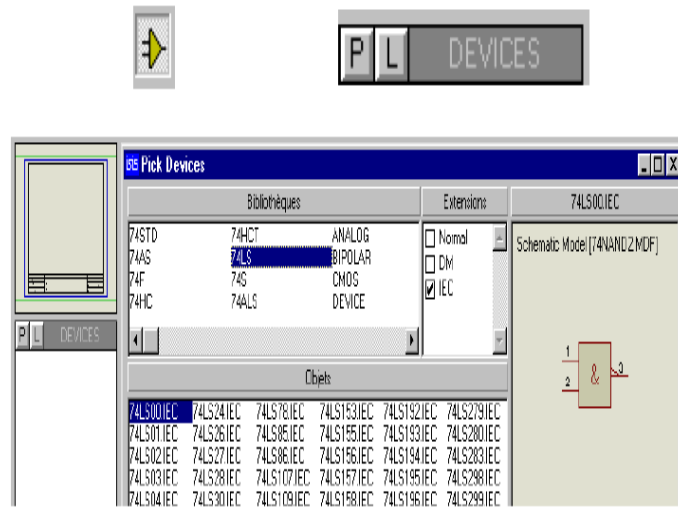


FIGURE 27 – Recherche des composants.

Selection des composants

1. Sélectionnez l'icône **composant**.
2. Accédez aux composants via le sélecteur d'objet en cliquant sur P (Prendre composant).
3. La fenêtre **Pick Device** ci-dessous apparaît

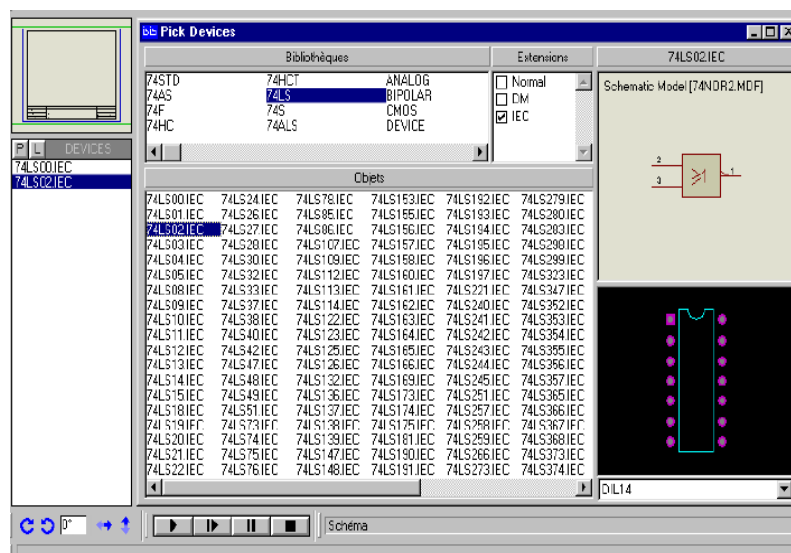


FIGURE 28 – Selection des composants.

- Entrez la référence du composant.

- Sélectionnez la catégorie, la sous catégorie et le fabricant.
 - Vérifiez si le composant dispose d’un modèle de simulation.
 - Vérifiez si le composant dispose d’une empreinte.
 - Validez par OK.
4. Le composant apparaît dans le sélecteur d’objet.

Placement des composants

1. Sélectionnez l’icône **composant**.
Les icônes **orientation** et **miroir** permettent l’orientation du composant.
2. Placez la souris à l’emplacement désiré de la fenêtre d’édition, puis cliquez avec le bouton gauche.

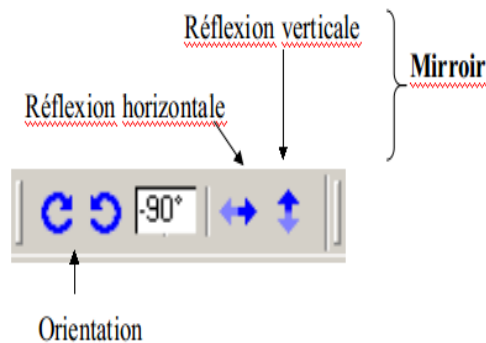


FIGURE 29 – Placement des composants.

Réalisation des liaisons entre composants

Placez le curseur à l’extrémité de la borne concernée, une croix matérialise la possibilité de faire une liaison ; cliquez alors **gauche** pour débuter la liaison, tracez-la en cliquant à chaque fois que vous voulez faire un angle, puis cliquez **gauche** de nouveau à l’endroit où elle se termine, c’est à dire lorsqu’une nouvelle croix matérialise la possibilité de terminer la liaison.

On peut également cliquer une première fois **gauche** au point de départ, puis de nouveau au point d’arrivée, et laisser le logiciel chercher un tracé ; mais cette solution oblige souvent à reprendre le tracé pour obtenir une solution satisfaisant le concepteur.

NOTEZ BIEN :

- un clic droit = sélection.

- un clic gauche = placement.
- un clic droit suivi d’un clic gauche = édition.
- un double clic droit = suppression.
- la récupération se fait par la commande CTRL + Z.
- un clic gauche suivi d’un clic droit = annulation du placement de liaison.
- un clic droit suivi d’un clic gauche **maintenu** = déplacement de l’objet sélectionné.

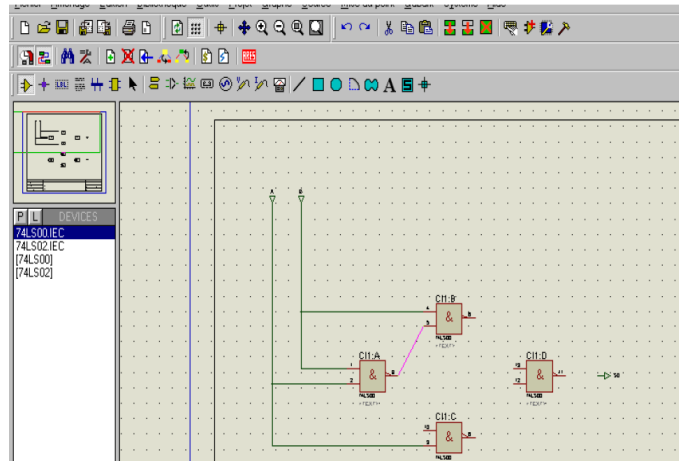


FIGURE 30 – Réalisation des liaisons entre composants.

La Simulation

Dans un premier temps, il faut saisir le schéma à partir de ISIS. Ensuite il faut définir les types de générateurs, les types de graphes à utiliser et les types de sondes.

Les générateurs

<i>Générateurs de signaux analogiques</i>	
	<p>DC : Source de tension continue</p> <p>Sine : Générateur de signal sinusoïdal, avec contrôle de l'amplitude, de la fréquence et de la phase.</p> <p>Pulse : Générateur d'impulsion analogique, avec contrôle de l'amplitude, de la période et des temps de montée / descente.</p> <p>Exponent : Générateur d'impulsion exponentielle qui produit une impulsion identique à la charge/décharge d'un circuit RC.</p> <p>SFFM : Générateur de fréquence FM simple qui produit une onde définie par la fréquence de modulation d'une onde sinusoïdale par une autre.</p> <p>Pwlin : Générateur linéaire Piece-Wise pour des signaux ou formes d'ondes arbitraires.</p> <p>File : Comme ci-dessus, mais les valeurs sont contenues dans un fichier ASCII.</p> <p>Audio : Utilise les fichiers WAV de Windows comme forme d'onde en entrée. Ils sont particulièrement utiles en relation avec les graphes Audio, ils permettent d'écouter les effets d'un circuit sur les signaux audio.</p>

FIGURE 31 – L’Ajout des générateurs.

Lancer la simulation

Les outils interactifs

ISIS dispose d'outils interactifs qui sont des appareils de mesures animés.

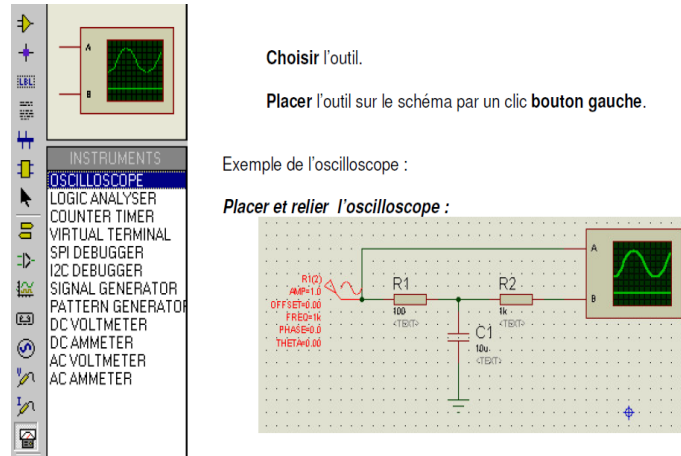


FIGURE 32 – Les outils interactifs.

Lancer l'animation Touche **Lecture** du magnétoscope.



FIGURE 33 – Lancement de L'Animation.

L'oscilloscope s'affiche

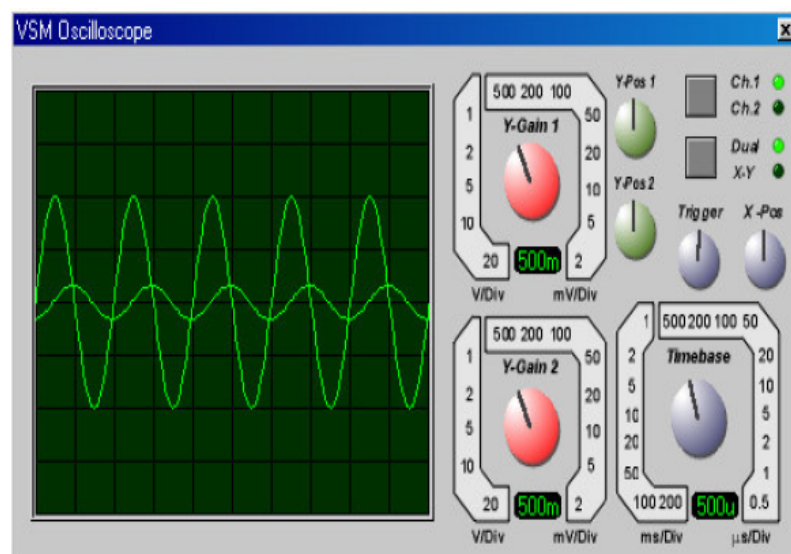


FIGURE 34 – L'Affichage dans L'oscilloscope.

Si l'oscilloscope ne s'affiche pas Cliquer sur **Mise au point / VSM Oscilloscope**

Préparation au routage

1. Lors de l'édition des propriétés d'un composant, affecter le boîtier convenable
2. Cliquer sur « Tools / Netlist Transfert to ARES » pour générer la liste des composants ainsi que le chevelu.

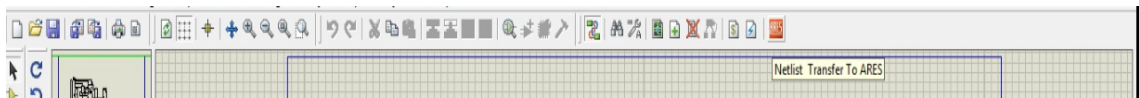


FIGURE 35 – Netlist Transfert to ARES.

ARES se lance automatiquement.

Résumé

Le temps de réaction est un paramètre important qui permet de renseigner sur l'état d'un individu donné. Dans ce cadre on se propose d'étudier "testeur de temps de réaction", qui est en fait, réaliser un testeur dont le but sera de mesurer le temps que met un individu pour réagir à un voyant lumineux .

Les résultats obtenus sont satisfaisants et montrent la simplicité et l'efficacité de notre testeur permettant de mesurer ce temps de réaction.

Mots clés Testeur, Temps de réaction, Automobile, réflexe.

Abstract

The reaction time is an important parameter which allow to enquire about the status of a given individual. In this context we propose to study "tester of reaction time", which is in fact, realize a tester whose purpose is to measure the time that takes individual to react to a bright indicator .

The results are satisfactory and show the simplicity and the efficiency of our tester to measure the reaction time.

Keywords Tester, Reaction time, automobile, reflex.