

الجمهورية الجزائرية الديمقراطية الشعبية

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم العالي والبحث العلمي

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

جامعة أبي بكر بلقايد- تلمسان

Université Aboubakr Belkaïd- Tlemcen –

Faculté de TECHNOLOGIE



MEMOIRE

Présenté pour l'obtention du **diplôme** de **MASTER**

En : Télécommunications

Spécialité : Réseaux et Systèmes de Télécommunications

Par : BEKKOUCHE Naouel et HAJI Munawarah Mahfoudh

Sujet

Etude et conception d'un synthétiseur de fréquences pour les communications radio mobiles sur LTE/LTE Advanced

Soutenu publiquement, le **12 /06 / 2017**, devant le jury composé de :

Mr A. BOUACHA	Maître de Conférences-A-	Univ. Tlemcen	Président
Mr S.KAMECHE	Maître de Conférences-A-	Univ. Tlemcen	Directeur de mémoire
Mr S.H.IRID	Maitre Assistant-A-	Univ. Tlemcen	Examinateur

Je rends grâce à Dieu de m'avoir donné le courage et la volonté.

Je dédie ce travail à.....

A mes très chères : A celui qui m'a toujours appris comment réfléchir avant d'agir, à Celui qui m'a soutenu tout au long de ma vie scolaire, à Celui qui n'a jamais épargner un effort

Pour mon bien, ma chère mère. A celle qui m'a appris le vrai Sens de la vie, à celui qui n'a hésité aucun moment à m'encouragé à celle qui est toujours à côté de moi mon cher père qui Aucune dédicace ne saurait exprimer l'amour, l'estime, le dévouement et le respect que j'ai toujours eu pour vous. Rien au monde ne vaut les efforts fournis jour et nuit pour mon éducation et mon bien être. Ce travail est le fruit de tes sacrifices que tu as consentis pour mon éducation et ma formation.

A mon frère ISLEM et ma sœur DJAHEN.

Et bien sûr à tous mes amis les plus sincères.

N. BEKKOUCHE

DEDICACES

A peine nous venons de terminer la réduction du mémoire de fin de cycle de Master, je voudrais très vite le dédier avec une immense joie, un grand honneur et un cœur chaleureux

- ❖ *A ma très chère mère Amina Suleiman Saleh en reconnaissance de son amour, encouragement, support et affection qu'elle m'a prodiguée durant mes études, que le Dieu me la garde.*
- ❖ *A mon père pour le soutien moral et l'encouragement qu'il m'a accordé, je souhaite qu'il soit là. Que le Dieu le bénisse.*
- ❖ *A mon cher mari Ali Haji Mohammed,
Je te remercie pour ton aide, pour l'amour et l'encouragement que tu m'as accordé tous les jours.*
- ❖ *A mon fils Mahya Ali Haji pour la patience et la compréhension pendant toute la période.*
- ❖ *A toute ma famille pour l'amour et le respect qu'ils m'ont toujours accordé.*
- ❖ *A tous mes proches en particulière ma belle voisine Zuleikha, pour l'aide à franchir un horizon dans ma vie...*

Madame Munawarah Mahfoudh Haji

Remerciemen

Ce travail de recherche a été effectué au sein du laboratoire des Systèmes et Technologies de l'information et de la Communication (STIC) de la Faculté de Technologie à l'Université Abou-Bekr Belkaïd Tlemcen.

On voudrait tout d'abord remercier sincèrement notre Encadreur Monsieur Samir KAMECHE, Maître de Conférences classe A à l'Université de Tlemcen, non seulement pour son encadrement actif mais aussi pour sa grande disponibilité, sa patience, ainsi que pour la générosité avec laquelle il a su partager ses connaissances et conseils.

Nos remerciements les plus respectueux s'adressent à Monsieur BOUACHA Abdlehafid, Maître de Conférences classe A à l'Université de Tlemcen, pour avoir accepté de présider le jury de ce Mémoire.

Nous exprimons également notre reconnaissance à Monsieur IRID Sidi Mohamed Hadj, Maître Assistant classe A à l'Université de Tlemcen, pour avoir accepté d'examiner et de juger les travaux de ce Mémoire.

Enfin, que nos parents, nos familles et nos amis trouvent à travers ces quelques lignes l'expression de notre profonde gratitude pour leur soutien et leurs encouragements de tous les instants. On vous en remercie chaleureusement.

Résumé

Etude et Conception d'un Synthétiseur de Fréquences pour les Communications Radio Mobiles sur LTE/LTE Advanced

L'évolution des systèmes de communications sans fil se fait à plusieurs niveaux : la miniaturisation, la fiabilité, la réduction du coût et la réduction de la consommation. Pour répondre à tous ces objectifs, les nouvelles tendances en électronique sont l'intégration des System on Chip et des ASIC mixtes, c'est à dire intégrant des fonctions analogiques et mixtes. L'intégration complète des parties radio (numérique et analogique) requière la spécification de nouvelles architectures permettant de se passer de composants et des structures difficilement ou non intégrables (filtres...). Dans les systèmes radio mobiles LTE/LTE-A, les boucles à verrouillage de phase (PLL) sont les plus touchées par cette évolution. L'objectif principal de ce travail est la conception et la simulation d'une simple architecture de synthétiseur de fréquences pour les communications radio mobiles 4 G à l'aide des logiciels ADISimPLL.

Mots clés : PLL, Synthétiseur de fréquence, LTE/LTE Advanced, filtre de boucle, bruit de phase, ADISimPLL.

Table des matières

Résumé.....	i
Remerciement.....	ii
Table des matières.....	iii
Glossaire.....	v
Liste des figures.....	viii
Liste des tableaux.....	x
Introduction générale.....	2

Chapitre I : Evolution de différentes générations du réseau mobile

I.1. Introduction.....	5
I.2.Principe de base d'un réseau mobile.....	5
I.3.Historique.....	6
I.4. Evolution des systèmes radio cellulaires.....	7
I.4.1. Les différentes normes téléphoniques.....	7
I.4.2. La première génération (1G).....	7
I.4.3. La deuxième génération (2G).....	7
I.4.3.1. Le réseau GSM (2G).....	7
I.4.3.2.Architecture du GSM.....	7
➤ Le sous-système radio (BSS)	8
➤ Le sous-système réseau (NSS)	8
➤ Le sous-système d'exploitation et de maintenance (OSS)	9
I.4.3.3. Le réseau GPRS (2.5G).....	9
I.4.3.3.1.Avantages du réseau GPRS.....	9
I.4.3.3.2. Architecture du GPRS.....	9
I.4.3.4. Le réseau EDGE (2.75G).....	10
I.4.4. Les réseaux mobiles de la troisième génération (3G).....	11
I.4.4.1.Le réseau UMTS.....	11
I.4.4.2. L'architecture de l'UMTS.....	11
I.4.4.3.HSDPA (3.5G ou 3G+).....	12
I.4.5.Le réseau mobile de La quatrième génération 4G (LTE/LTE-A).....	12
I.4.5.1. Le réseau LTE.....	12
I.4.5.2. Le réseau LTE- Advanced.....	13
I.4.6. Les bandes de fréquences de LTE.....	14
I.5. Le réseau mobile de cinquième génération 5G.....	15
I.6. Conclusion.....	16

Chapitre II : PLL et Synthèse de Fréquences

II.1. Introduction.....	18
II.2. La synthèse de fréquences	18
II.3. Caractéristiques fondamentales des synthétiseurs de fréquences	19
II.3.1. Plage d'accrochage	19
II.3.2. Pas de synthèse.....	19
II.3.3. Pureté spectrale	19
II.3.4. Temps d'acquisition ou temps d'accrochage	19
II.3.5. Autres caractéristiques	19
II.4. Différents types de synthétiseurs de fréquences.....	19
II.4.1. Synthétiseur de fréquences à division entière	20
II.4.2. Description d'un synthétiseur de fréquences à division entière	21
II.4.2.1. Comparateur phase- fréquence (PFD).....	21
II.4.2.2. Pompe de Charge.....	22
II.4.2.3. Le filtre de boucle.....	23
II.4.2.4. Diviseurs de fréquence.....	24
II.4.2.5. L'Oscillateur Contrôlé en Tension	25
II.5. Les performances des boucles à verrouillage de phase	25
II.6. Elaboration et évaluation des performances du filtre de boucle.....	27
II.7. Bruit de phase dans le synthétiseur de fréquences	32
II.8. Paramètres définissant le comportement d'un VCO	33
II.9. Conclusion	34

Chapitre III : Résultats et interprétations

III.1 Introduction	36
III.2. Présentation générale de logiciel ADIsimPLL.....	36
III.3. Simulation d'un synthétiseur de fréquence pour les communications LTE-Advanced.....	37
III.4. Calcul de filtre	37
III.5. Les réponses fréquentielles de la boucle	39
III.6. Simulation du bruit de phase à la sortie du synthétiseur de fréquence.....	40
III.7. Leakage spurs	41
III.8. Les réponses temporelles.....	41
III.9. Conclusion	42
Conclusion Générale.....	44
Biographique	46

Sigles et abréviations

1G	1^{ère} Génération
-----------	-----------------------------------

2G	2^{ème} Génération
-----------	-----------------------------------

3G	3^{ème} Génération
-----------	-----------------------------------

4G	4^{ème} Génération (Réseau de quatrième generation)
-----------	--

5G	5^{ème} Génération (Réseau de cinquième generation)
-----------	--

8-PSK	Eight Phase Shift Keying
--------------	---------------------------------

B

BTS	Base Transceiver Station
------------	---------------------------------

BSC	Base Station Controller
------------	--------------------------------

BSS	Base Station Subsystem
------------	-------------------------------

BG	Border Gateway
-----------	-----------------------

E

EPS	Evolved Packet System
------------	------------------------------

EDGE	Enhanced Data Rates for GSM Evolution
-------------	--

E-UTRAN	Evolved UMTS Terrestrial Radio Access Network
----------------	--

F

FDD	Frequency Division Duplexing en anglais
------------	--

G

GGSN	Gateway GPRS Support Node
-------------	----------------------------------

GSM	Global System for Mobile communication
------------	---

GPRS	General Packet Radio Service
-------------	-------------------------------------

H

HLR	Home Location Register
------------	-------------------------------

HSDPA	High Speed Downlink Packet Access
--------------	--

I

IEEE	Institute of Electrical and Electronics Engineers
-------------	--

IMT	International Mobile Télécommunications
IP	Internet Protocol

L

LTE	Long Term Evolution
LTE-A	Long Term Evolution- Advanced

M

MCS	Mobile services Switching Center
------------	----------------------------------

N

NSS	Network SwitchingSubSystem
------------	----------------------------

O

OSS	Operation SubSystem
OFDMA	Orthogonal Frequency Division Multiple Access

P

PFD	Phase Frequency Detector
PLL	Phase Locked Loop

R

RNC	Radio Network Controller
------------	--------------------------

T

TCSM	TransCoder Sub-Multiplexer
TDMA	Time Division Multiple Access

T

UMTS	Universal Mobile Télécommunications System
UIT	International Telecommunication Union

V

VCO	Voltage Controlled Oscillator
VLR	Visitor Location Register

S

SGSN	Serving GPRS Support Node
SAE	System Architecture Evolution
SIM	SubscriberIdentity Module

Liste des Figures

Chapitre I

Figure I.1. Nomination des Réseaux mobiles couverture	5
Figure I.2. Types des cellules	6
Figure I.3.Évolution du nombre d’abonnés mobiles à travers le monde	6
Figure I.4. Architecture réseau GSM.....	8
Figure I.5. Architecture générale du réseau GPRS	10
Figure I.6. L’architecture de l’UMTS.....	11
Figure I.7. Evolution de 5G.....	15

Chapitre II

Figure II.1. Synthétiseur de fréquences classique à base de PLL.....	20
Figure II.2. Circuit d’un comparateur numérique de phase-fréquence	22
Figure II.3. Diagrammes des différents signaux.....	22
Figure II.4. Circuit de la pompe de charge.....	23
Figure II.5. Fonctionnement de la pompe de charge.....	23
Figure II.6. Filtre passif passe bas de deuxième ordre	24
Figure II.7. Exemple de diviseur de fréquence simple.....	25
Figure II.8. Boucle à verrouillage de phase à base de la pompe de charge	26
Figure II.9. Modèle linéaire de la PLL.....	27
Figure II.10. Tracé de Bode de la réponse de boucle ouverte	28
Figure II.11. Filtre de boucle de troisième ordre combiné avec la pompe de charge	30
Figure II.12. Modèle de PLL avec les différentes sources de bruits.....	33

Chapitre III

Figure III.1. L’interface graphique du logiciel ADIsimPLL.....	36
Figure III.2. Le bloc fonctionnel de l’ADF4106	37
Figure III.3. Le schéma de PLL sous ADIsimPLL.....	38
Figure III.4. Le Réponse de la boucle ouverte	39

Figure III.5. La réponse de la boucle fermée	40
Figure III.6. Le bruit de phase de chaque composant dans le PLL.....	40
Figure III.7. La réponse de la modulation de fréquence	41
Figure III.8. Les raies latérales de référence	41
Figure III.9. La réponse temporelle de la PLL	42

Liste des Tableaux

Chapitre I

Tableau I.1. Les comparaisons entre certains paramètres clés des systèmes 4G et 3G	12
Tableau I.2. Différents Paramètres du LTE-Advanced.....	13
Tableau I.3. Les Bandes de fréquences allouées au LTE FDD	14
Tableau I.4. Les Bandes de fréquences allouées au LTE TDD	15

Chapitre III

Tableau III.1. Valeurs des éléments du filtre de boucle du troisième ordre.....	39
---	----

Introduction Générale

Un Système de communication ou réseau, désigne tout ensemble d'éléments capables de véhiculer de l'information d'une source vers une destination. Le téléphone terrestre est la meilleure illustration. L'année 1992 était l'année de la commercialisation des premiers systèmes GSM (Global System For Mobile communication), puis plus orientés vers le multimédia (3G, UMTS) et après la 4ème génération 4G.

La dernière génération de standard de téléphonie mobile, appelée LTE pour « Long Term Evolution » doit améliorer les conditions d'utilisation de ces applications quels que soient le lieu où l'utilisateur se trouve. La robustesse face aux interférences et aux conditions de propagation radio a été accrue grâce à l'utilisation de la technique OFDM (« Orthogonal Frequency Division Multiplex »). De plus, l'augmentation du débit s'est traduite dans le cas du LTE par un élargissement encore plus grand de la bande passante comparé à la 3G (de 5 MHz à 20 MHz maximum). Ainsi, les performances requises pour le transmetteur deviennent toujours plus contraignantes notamment en termes de coût, d'intégrabilité, de flexibilité, de bruits et de consommation.

Les circuits intégrés radiofréquences comportent dans leur grande majorité, des émetteurs ou récepteurs radiofréquences utilisant le changement de fréquence pour leur fonctionnement. Le changement de fréquence est soit unique dans le cas des émetteurs-récepteurs homodynes, soit multiple dans les cas des émetteurs-récepteurs hétérodynes. Tous ces émetteurs-récepteurs nécessitent au moins un changement de fréquence, permettant de transposer le signal en bande de base issu du modulateur dans le canal haute fréquence, utilisé pour la transmission. La transposition de fréquence est généralement réalisée par un mélangeur, qui multiplie le signal en bande de base avec un signal venant d'un oscillateur, l'oscillateur local. La fréquence du signal fourni par l'oscillateur local est voisine de la fréquence du canal d'émission ou de réception du dispositif. Il s'agit donc d'un signal dont la fréquence est très élevée.

Dans le cas d'un canal d'émission et de réception unique, il est possible d'utiliser un oscillateur de fréquence fixe. Cependant dans une large majorité des cas, la fréquence de l'oscillateur local doit être programmable, pour permettre de sélectionner le canal utilisé pour la transmission. Il faut donc réaliser une synthèse de fréquences.

Un synthétiseur de fréquence a pour objectif de générer une fréquence précise et stable obtenue aussi bien par la correction des erreurs de phase et de fréquence que par la multiplication de la fréquence d'entrée. Une fréquence stable ou les oscillateurs à quartz existants en marché ne peuvent pas l'atteindre. Autrement, l'utilisation d'un synthétiseur de fréquences programmable permet de générer toute une bande de fréquences contrairement à un circuit classique.

Dans ce mémoire, nous allons nous intéresser au synthétiseur de fréquences à boucle à verrouillage de phase (PLL), de loin le plus courant. Plus particulièrement, nous allons présenter un PLL son fonctionnement et performances dans le domaine de communication radio mobiles LTE/LTE-Advanced.

Nous allons d'abord présenter l'évolution des différents réseaux mobiles à partir des premières Générations vers le 4^{ème} Génération LTE/ LTE-Advanced dans le premier chapitre.

Dans le deuxième chapitre, nous allons présenter une étude d'un synthétiseur de fréquence en détaillant plus particulièrement la boucle à verrouillage de phase et ses constituants. Nous allons aussi discuter les effets du bruit de phase dans chaque composant continuant le circuit et des raies de référence sur les performances du système.

Dans le dernier chapitre, nous allons faire une évaluation précise du filtre de boucle qui est nécessaire afin d'optimiser un compromis entre le temps du changement de fréquence et le niveau des raies de références. Nous allons simuler le circuit d'un PLL sous le logiciel ADIsimPLL en utilisant la puce ADF4106 qui génère un signal stable à faible bruit. Ainsi nous allons concevoir un PLL à faible niveau des raies de référence et un temps de verrouillage réduit pour une bonne performance dans les communications radio mobiles LTE/LTE-Advanced.

Nous finalisons notre mémoire par une conclusion et des perspectives prometteuses dans le domaine de communications radio mobiles LTE/LTE-Advanced.

Chapitre I

Evolution de différentes
générations du réseau mobile

I.1. Introduction

Depuis plusieurs années le développement des réseaux mobiles n'a pas cessé d'accroître, plusieurs générations ont vues le jour (1G, 2G, 3G, 4G et prochainement la 5G pas encore mis en Ouvre) et connues une évolution remarquable, en apportant un débit exceptionnel et qui ne cesse d'augmenter, une bande passante de plus en plus large et un des avantages d'une telle bande passante est le nombre d'utilisateur pouvant être supportés.

Dans ce chapitre nous allons présenter les différentes générations de téléphones mobiles, leurs architectures ainsi que d'autres services pouvant être utilisés par chacune de ces générations cellulaires.



Figure I.1. Nomination des Réseaux mobiles.

I.2. Principe de base d'un réseau mobile

Le principe de fonctionnement du réseau mobile est basé sur un système cellulaire, c'est-à-dire que les stations de bases sont réparties sur le territoire selon un schéma qui permet à une cellule d'utiliser plusieurs fréquences qui seront différentes de celles des cellules voisines, ces mêmes fréquences seront réutilisées par des cellules suffisamment éloignées de façon à éviter les interférences [1].

- Dans les zones urbaines, l'opérateur utilise des microcellules (de quelques centaines de mètres de rayon) pour écouler un trafic important par unité de surface.
- Dans les zones rurales, faiblement peuplées, les cellules sont de tailles importantes (jusqu'à 30 km) et sont appelées des macro-cellules.

Les systèmes de radiotéléphonie cellulaire sont donc adaptés à des environnements très variés (zones urbaines ou rurales, usagers fixes ou mobiles, intérieur et extérieur des immeubles).

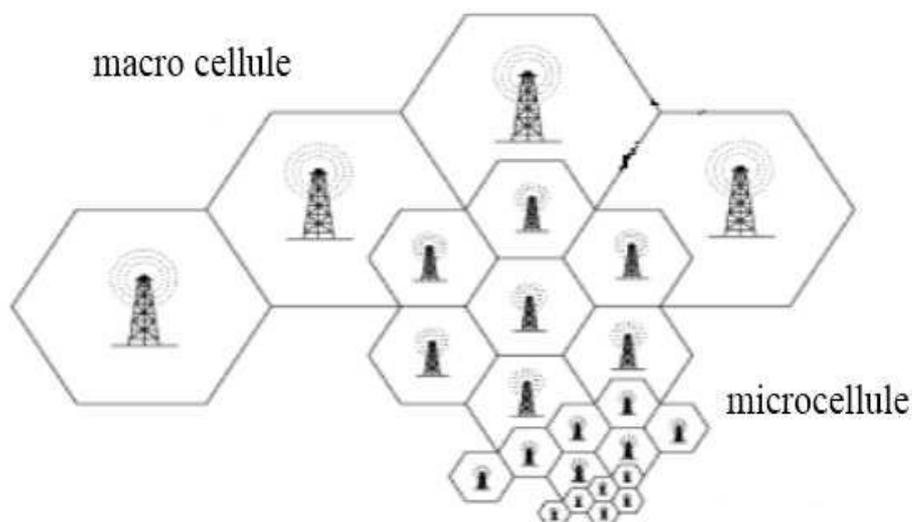


Figure I.2. Type des cellules.

I.3. Historique

L'usage des services de communications mobiles a connu un essor remarquable, ces dernières années. La figure I.3 illustre l'évolution du nombre d'abonnés mobiles au regard de la population mondiale. La fin 2016 environs de 7.4 milliards d'abonnés à travers le monde. C'est véritablement un nouveau secteur de l'industrie mondiale qui s'est créé, regroupant notamment constructeurs de circuits électroniques, de terminaux mobiles, d'infrastructures de réseaux, développeurs d'applications et de services et opérateurs de réseaux mobiles [2].



Figure I.3. Évolution du nombre d'abonnés mobiles à travers le monde [2].

I.4. Evolution des systèmes radio cellulaires

I.4.1. Les différentes normes téléphoniques

Avant d'expliquer l'état actuel des technologies utilisées aujourd'hui, il nous semble intéressant de rappeler l'évolution de ces techniques, cela a pour avantage de savoir de quoi nous sommes partis pour mieux se positionner à l'heure actuelle.

I.4.2. La première génération (1G)

La première génération des téléphones mobiles est apparue dans le début des années 80 en offrant un service médiocre et très coûteux de communication mobile. La 1G avait beaucoup de défauts, comme les normes incompatibles d'une région à une autre, une transmission analogique non sécurisée (écouter les appels), pas de roaming vers l'international (roaming est la possibilité de conserver son numéro sur un réseau d'un autre opérateur) [3].

La téléphonie mobile est fondée sur la radiotéléphonie, c'est-à-dire la transmission de la voix à l'aide d'ondes radioélectriques (fréquences dans les bandes des 900 et 1 800 MHz) entre une base relais qui peut couvrir une zone de plusieurs dizaines de kilomètres de rayon et le téléphone mobile de l'utilisateur.

I.4.3. La deuxième génération (2G)

Le service le plus important dans les réseaux cellulaires 2G est le service de la voix, en passant de la transmission analogique à la transmission numérique. Ces principaux standards sont : le GSM, GPRS, et l'EDGE.

I.4.3.1. Le réseau GSM (2G)

GSM 900 : système radio mobile à vocation urbaine et rurale (macro cellule) et utilisant la fréquence des 900MHz avec des sous bandes de largeur 25MHz : (890-915) MHz et (935- 960) MHz.

- ✓ DCS 1800 : exploite la fréquence 1800 Mhz avec des sous bandes de largeurs 75 Mhz, destiné pour les réseaux mobiles spécialement dans les zones urbaines (microcellule) [1].

I.4.3.2. Architecture du GSM

L'architecture d'un système GSM se décompose en trois sous-systèmes :

- Le sous-système radio (BSS)

Il gère la partie radio des communications et se compose d'émetteurs-récepteurs radio (BTS) contrôlés par une BSC.

- Le sous-système réseau (NSS)

Il gère le traitement des appels, la mobilité et l'acheminement de/vers les réseaux filaires. Il se compose de commutateurs radio (MCS) et d'un certain nombre de bases de données HLR et VLR.

- Le sous-système exploitation

Il contrôle les droits d'accès au réseau, les droits des usagers et assure l'interface homme-machine d'exploitation. Il gère aussi le maintien en conditions opérationnelles du réseau et la remontée des alarmes [4].

Les éléments de l'architecture d'un réseau GSM sont repris sur le schéma de la figure I.4.

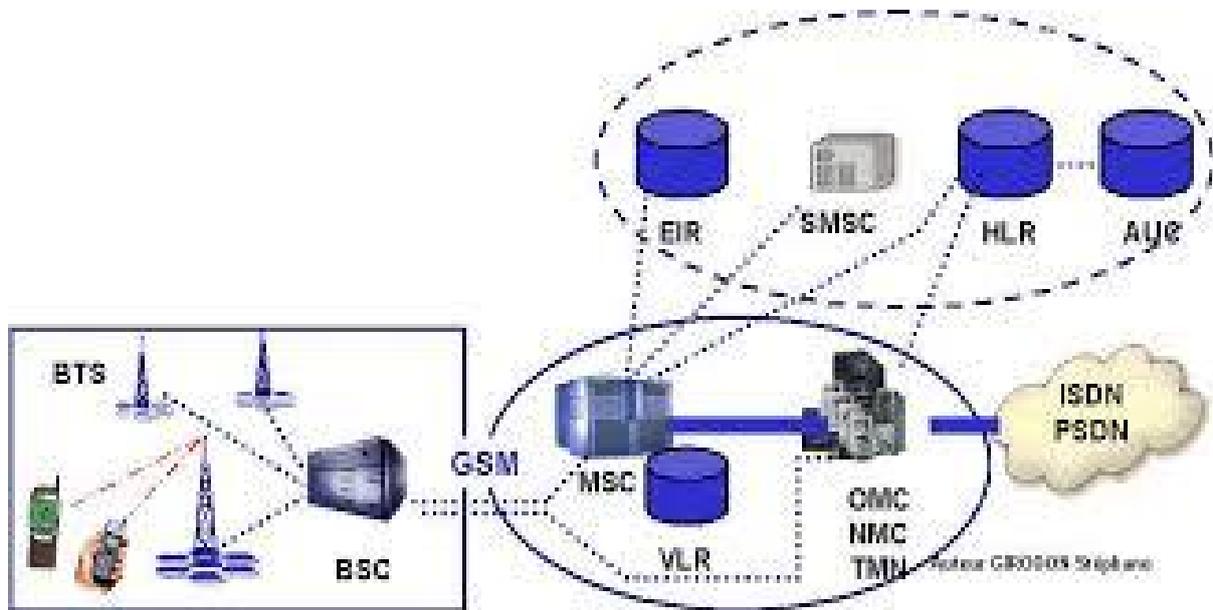


Figure I.4. Architecture réseau GSM.

➤ **Le sous-système radio (BSS)**

Ce sous-système est constitué de stations de base BTS (Base Transceiver Station), qui assure le lien radioélectrique avec les abonnés mobiles MS. Les BTS sont gérées par un contrôleur de stations de base BSC (Base Station Controller), qui assure également la fonction de concentration du trafic. Le BSC est connecté à un sous-multiplexeur transcodeur TCSM (TransCoder Sub-Multiplexer) qui rend compatible le réseau GSM avec les réseaux numériques fixes publics avec une adaptation du débit des circuits de parole [5].

➤ **Le sous-système réseau (NSS)**

C'est une interface entre le réseau GSM et le réseau fixe public, elle regroupe toutes les fonctions de commutation et de routage, localisées dans le MSC (Mobile-services Switching Center).

- ✓ Les données de référence, propre à chaque abonné sont enregistrées dans une base de données répartie sur des enregistreurs de localisation HLR (Home Location Register) afin de minimiser les accès aux VLR (Visitor Location Register).
- ✓ Le MSC utilise un enregistreur de localisation temporaire le VLR, contenant les données de travail relatives aux abonnés présents dans la zone gérée par le MSC.

➤ Le sous-système d'exploitation et de maintenance (OSS)

OSS (Operations Sub-System) permet à l'opérateur d'exploiter son réseau. La mise en place d'un réseau GSM (en mode circuit) va permettre à un opérateur de proposer des services de type « Voix » à ses clients en donnant accès à la mobilité tout en conservant un interfaçage avec le réseau fixe RTC existant.

I.4.3.3. Le réseau GPRS (2.5G)

Le standard GPRS (*General Packet Radio Service*) représente une évolution majeure de la norme GSM vient ajouter un certain nombre de « modules » sur le réseau GSM sans changer le réseau existant. Ainsi son but est de conserver l'ensemble des modules de l'architecture GSM, nous verrons par ailleurs que certains modules GSM seront utilisés pour le fonctionnement du réseau GPRS.

La mise en place d'un réseau GPRS va permettre à un opérateur de proposer de nouveaux services de type "Data" à ses clients. Le GPRS est en mode paquets.

Les débits proposés par GPRS sont supérieurs au débit de 9,6 kbits/s offert par GSM pour le transfert de données, GPRS permet d'atteindre un débit théorique maximal de 171,2 kbits/s, ce qui correspond à un débit d'environ 115 kbits/s pour l'utilisateur final dans des conditions optimales [6].

I.4.3.3.1. Avantages du réseau GPRS

Parmi les avantages de GPRS comparé au GSM pour les services de données, c'est :

- ✓ Des débits élevés ;
- ✓ Une connexion permanente ;
- ✓ Une facturation au volume ou au contenu ;
- ✓ Un support pour de nouveaux services ;
- ✓ Une intégrité du transfert des données ;
- ✓ Des mécanismes de sécurité sophistiqués ;
- ✓ Un passage obligé pour la migration vers l'UMTS [7].

I.4.3.3.2. Architecture du GPRS

Le service GPRS définit une architecture de réseaux à commutation par paquet avec la gestion de la mobilité et accès par voie radio, les recommandations GPRS reprennent l'architecture du BSS mais une architecture différente du NSS (figure I.5).

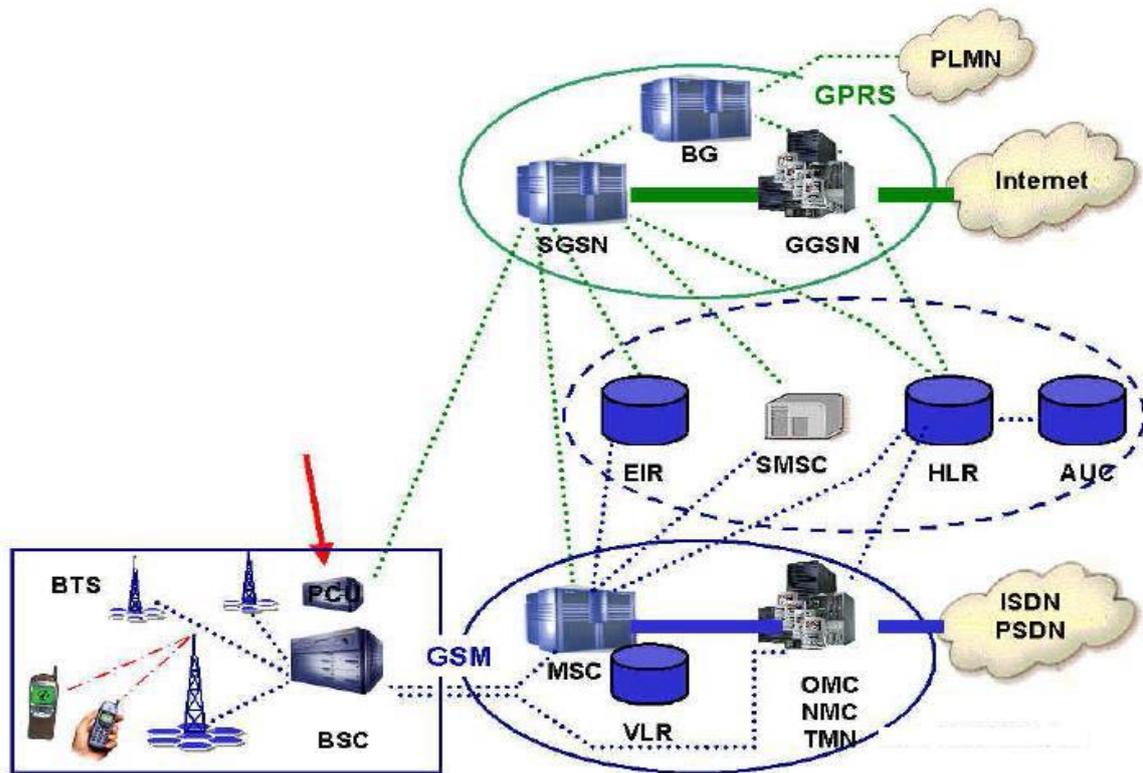


Figure I.5. Architecture générale du réseau GPRS [8].

SGSN: (Serving GPRS Support Node). Il gère l'interface avec le réseau de paquets externe (Ex : IP) via une autre passerelle, le GGSN.

GGSN: (Gateway GPRS Support Node). C'est une passerelle d'interconnexion entre le réseau paquet mobile GPRS et les réseaux IP externes.

BG: (Border Gateway). C'est pour la sécurité et défini comme un nœud passerelle permettant de relier un réseau GPRS à un réseau fédérateur interconnectant différents réseaux GPRS.

I.4.3.4. Le réseau EDGE (2.75G)

En 2002, la technologie EDGE (Enhanced Data for GSM Evolution) fait son apparition. Il s'agit d'une évolution du système GSM/GPRS et du système TDMA qui s'inscrit dans la continuité de l'amélioration des performances des services de transmission de données grâce à la technique de modulation 8-PSK (Eight Phase Shift Keying), il est utilisé comme transition vers la 3G.

L'architecture générale d'un réseau EDGE est identique à celle d'un réseau GPRS, seules quelques modifications sont à réaliser concernant le sous-système radio [6].

Donc le réseau mobile 2G est donc représenté par un seul réseau d'accès 2G et deux réseaux de communication, l'un de téléphonie appelé GSM et l'autre de données appelé GPRS (2.5G). Ce même réseau d'accès 2G supporte 3 technologies radio, GSM pour les appels téléphoniques et le SMS, et GPRS/EDGE (2.75G) pour les services de transmission de données.

I.4.4. Les réseaux mobiles de la troisième génération (3G)

En 2005 [9], naissait le réseau UMTS la téléphonie mobile de troisième génération (3G) fait son apparition en France. Ce n'est pas une révolution de la même ampleur que la 2G dans les années 90, mais elle a fait évoluer les usages : accès haut débit à l'internet sans fil, visiophonie et messages vidéo ainsi que la réception de la télévision sur le téléphone...

I.4.4.1. Le réseau UMTS

Les standards L'UMTS (Universal Mobile Télécommunications System) utilisés pour développer les réseaux de communications ont été différents pour les différentes parties du monde. L'UMTS désigne une technologie retenue dans la famille dite IMT 2000 (International Mobile Télécommunications), comme norme pour les systèmes de télécommunications mobiles dits de troisième génération (3G), qui succéderont progressivement au standard GSM. Les technologies développées autour de cette norme conduisent à une amélioration significative des services et des vitesses de transfert avec des débits supérieurs à 144 Kbps et pouvant aller jusqu'à 2 Mb/s.

I.4.4.2. L'architecture de l'UMTS

L'architecture du réseau UMTS est composée de trois domaines : le domaine utilisateur, le domaine d'accès radio ou, réseau d'accès (Access Network), et le domaine du réseau cœur (Core Network), L'architecture du réseau UMTS est présenté par la figure I.6 :

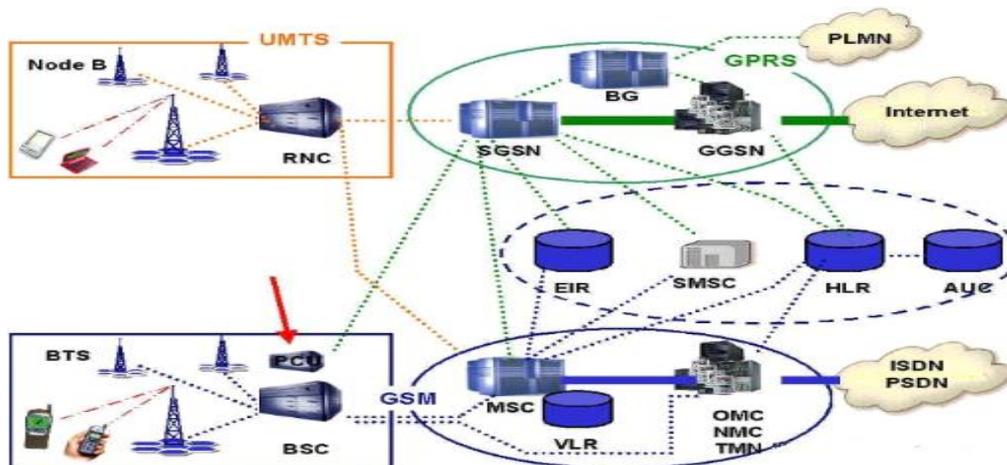


Figure I.6. L'architecture de l'UMTS [8].

- ✓ **Le Node B** : Les Nodes B sont au réseau UMTS ce que les BTS sont au réseau GSM.
- ✓ **Le RNC (Radio Network Controller)** : Le RNC est un contrôleur de Node B. Le RNC est encore ici l'équivalent du BSC dans le réseau GSM.
- ✓ **La carte USIM** : La carte USIM assure la sécurité du terminal et la confidentialité des communications, en utilisant des algorithmes de cryptage à clés publiques. La carte USIM est l'équivalent en 3G de la carte SIM en 2G.

I.4.4.3. HSDPA (3.5G ou 3G+)

La troisième génération (UMTS) impose des investissements énormes pour des débits qui ne sont pas éloignés de ceux du GPRS et se voit rapidement remplacée par la nouvelle génération 3,5G, appelée HSDPA. Cette nouvelle technologie offre des débits pouvant atteindre 8 à 10Mb/s sur le lien descendant. Le HSDPA peut être installé et déployé sans changer radicalement l'architecture de l'UMTS. Il permet du coup aux opérateurs de réaliser cette évolution à moindre coût.

I.4.5. Le réseau mobile de la quatrième génération 4G (LTE/LTE-A)

L'année 2010 était l'année prévue pour la commercialisation des mobiles de la 4^{ème} génération, cette génération de mobile est face à des défis :

- ✓ Accès sans fil à large bande ;
- ✓ Taux de données élevé ;
- ✓ Coût réduit ;
- ✓ Accès sans couture (seamless roaming) ;
- ✓ Variété de service [5].

Par définition, la 4G assure la convergence de la 3G avec les réseaux de communication radio fondés sur le protocole IP. La connexion devra être possible quel que soit le mode de couverture. Le tableau suivant montre les comparaisons entre certains paramètres clés des systèmes 4G et 3G possible :

	3G	4G
Bande de fréquence	1.8 à 2.5 GHz	2 à 8 GHz
Bande passante	5-20 MHz	5-20 MHz
Le débit de données	Jusqu'à 2Mbps (384 kbpsWAN)	Jusqu'à 20 Mbps ou plus
Accéder	Windelband CDMA	MC-CDMA, OFDMA
Codage du canal	Turbo-codes	Turbo-codes, LDPC
Commutation	Circuit / paquet	Paquet
Mobiles des vitesses dePointe	200 km/h	200 km/h

Tableau I.1. Les comparaisons entre certains paramètres clés des systèmes 4G et 3G [10].

I.4.5.1. Le réseau LTE

LTE (Long Term Evolution) est le nom d'un projet au sein du 3GPP qui vise à produire les spécifications techniques de la future norme de réseau mobile de quatrième génération (4G). Ce réseau LTE est composé des deux parties: le réseau d'accès E-UTRAN, et le réseau cœur appelé SAE (System Architecture Evolution), elle propose des débits élevés pour le trafic temps-réel, avec une large portée. Théoriquement, le LTE peut atteindre un débit de 50 Mb/s en lien montant et 100 Mb/s en lien descendant [10]. La norme LTE, définie par le consortium 3GPP1, a d'abord été considérée

comme une norme de troisième génération « 3.9G » (car proche de la 4G), spécifiée dans le cadre des technologies IMT-2000, car dans les « versions 8 et 9 » de la norme, elle ne satisfaisait pas toutes les spécifications techniques imposées pour les normes 4G par l'Union Internationale des Télécommunications (UIT).

I.4.5.2. Le réseau LTE-Advanced

La norme LTE-Advanced est une évolution de la norme LTE qui lui permet d'atteindre le statut de véritable norme 4G, impose des critères de base sur le débit et sur la latence, comme le résume le tableau suivant :

		LTE	IMT-Advanced	LTE-Advanced
Débits crêtes Maximums	DownLink	300Mb/s		1Gb/S
	UpLink	75Mb/s		500Mb/s
Bandes de fréquence		1.4 à 20 MHz	40 MHz	100MHz
Latence	Données	10ms	10ms	10ms
	Session	100ms	100ms	100ms
EfficacitéSpectrale DL/UL	Max	5.0/2.5 b/s/Hz	15/6.75 b/s/Hz	30 /15 b/s/Hz
	Moyen	1.8/0.8/ b/s/Hz	2.2/1.4/ b/s/Hz	2.6 / 2 / b/s/Hz
	En limite	0.04/0.02 b/s/Hz	0.06/0.03 b/s/Hz	0.009/0.07 b/s/Hz

Tableau I.2. Différents Paramètres du LTE-Advanced [3].

Le LTE-Advanced est capable de fournir des débits pics descendants (téléchargement) supérieurs à 1 Gb/s à l'arrêt et à plus de 100 Mb/s pour un terminal en mouvement, grâce aux technologies réseaux intelligentes qui permettent de maintenir des débits plus élevés en tout point de la cellule radio, alors qu'ils baissent fortement en bordure des cellules UMTS et LTE.

LTE et LTE-Advanced sont parmi les plus des technologies de communication radio prometteuses en l'efficacité du spectre, le transfert de données à grande vitesse ou latence des données. LTE est une évolution de l'UMTS qui est largement déployé dans le monde entier. LTE-Advanced est un autre système amélioré fondé sur la LTE et prometteur et attrayant.

I.4.6. Les bandes de fréquences de LTE

Il y a un nombre croissant de bandes de fréquences disponibles pour la mise en place d'un réseau LTE dans le monde. Beaucoup de ces bandes sont néanmoins déjà utilisées par d'autres standards de téléphonie comme l'UMTS.

- **Allocations des bandes de fréquences pour le LTE FDD**

Un grand nombre de bandes de fréquences ont été allouées au LTE FDD. Ces bandes sont présentées dans le tableau ci-dessous.

Numéro de la bande LTE	Liaison montante (MHz)	Liaison descendante (MHz)	Largeur de la bande (MHz)	Espace entre les liaisons (MHz)
1	1920 - 1980	2110 - 2170	60	130
2	1850 - 1910	1930 - 1990	60	20
3	1710 - 1785	1805 - 1880	75	20
4	1710 - 1755	2110 - 2155	45	355
5	824 - 849	869 - 894	25	20
6	830 - 840	875 - 885	10	25
7	2500 - 2570	2620 - 2690	70	50
8	880 - 915	925 - 960	35	10
9	1749.9 - 1784.9	1844.9 - 1879.9	35	60
10	1710 - 1770	2110 - 2170	60	340
11	1427.9 - 1452.9	1475.9 - 1500.9	20	28
12	698 - 716	728 - 746	18	12
13	777 - 787	746 - 756	10	41
14	788 - 798	758 - 768	10	40
15	1900 - 1920	2600 - 2620	20	680
16	2010 - 2025	2585 - 2600	15	560
17	704 - 716	734 - 746	12	18
18	815 - 830	860 - 875	15	30
19	830 - 845	875 - 890	15	30
20	832 - 862	791 - 821	30	71
21	1447.9 - 1462.9	1495.5 - 1510.9	15	33
22	3410 - 3500	3510 - 3600	90	10
23	2000 - 2020	2180 - 2200	20	160
24	1625.5 - 1660.5	1525 - 1559	34	135.5
25	1850 - 1915	1930 - 1995	65	15

Tableau I.3. Les bandes de fréquences du LTE [12].

- **Allocations des bandes de fréquences pour le LTE TDD**

Avec l'intérêt grandissant pour le LTE TDD, plusieurs bandes de fréquences lui ont été réservées, regroupées dans le tableau ci-dessous.

Numéro de la bande LTE	Allocation (MHz)	Largeur de la bande (MHz)
33	1900 - 1920	20
34	2010 - 2025	15
35	1850 - 1910	60
36	1930 - 1990	60
37	1910 - 1930	20
38	2570 - 2620	50
39	1880 - 1920	40

40	2300 - 2400	100
41	2496 - 2690	194
42	3400 - 3600	200
43	3600 - 3800	200

Tableau I.4. Les Bandes de fréquences allouées au LTE TDD [12].

I.5. Le réseau mobile de cinquième génération 5G

Depuis le seconde semestre 2014 jusqu'à aujourd'hui, a travers le monde un grand nombre sociétés et de groupes d'intérêts ont publié des documents d'orientations pour la 5G.

En télécommunications le réseau de la 5G est la cinquième génération de la technologie de communication sans fil basée sur la norme IEEE 802.11ac. La 5G améliorera la vitesse et la couverture de la 4G à l'horizon 2020. il est fonctionné avec un signal 5 GHz qui offre des vitesses jusqu'à 1 Gb/s pour des dizaines de connexions ou des dizaines de Mb/s pour des dizaines de milliers de connexions.

Huawei [14], acteur majeur du marché mobile et des réseaux, estime que la 5G fournira des vitesses 100 fois supérieures à la 4G LTE. Et il est permet une expansion des réseaux jusqu'à des centaines de milliers de connexions.

La technologie 5G a été améliorée pour une meilleure couverture et une efficacité accrue du spectre et de la signalisation. Ces améliorations promettent de rendre possible des changements comme l'Internet des objets (IoT).

La figure I.7 ci-dessous montre une feuille de route possible pour 5G évolution de la technologie.

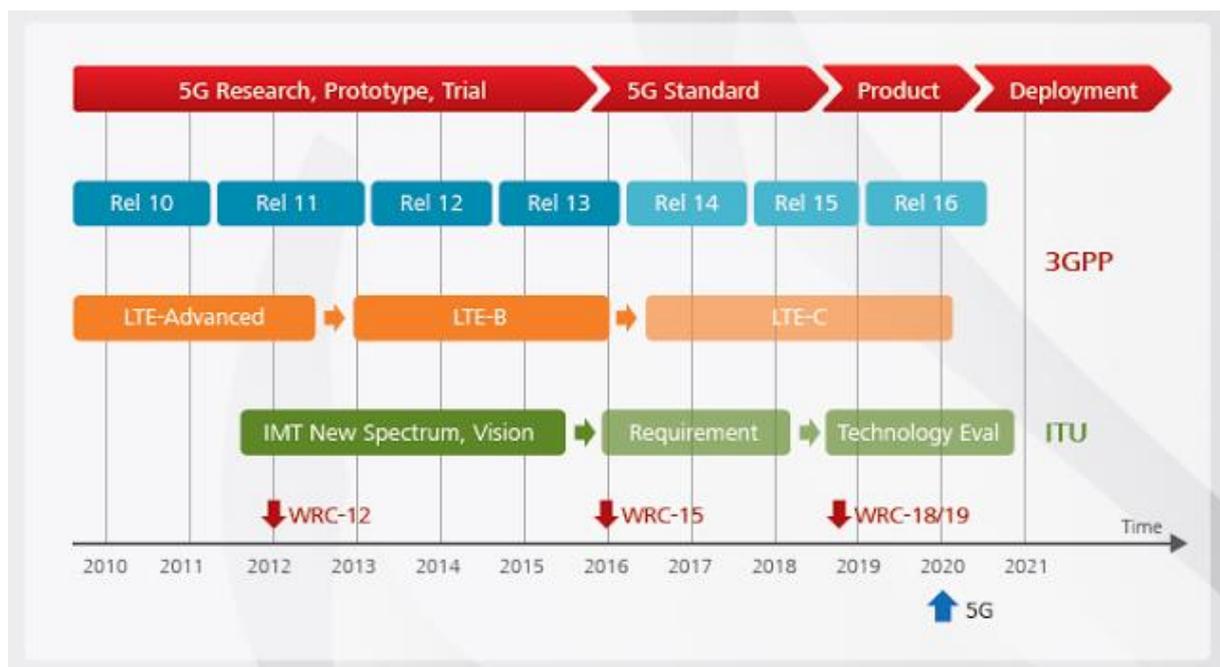


Figure I.7. Evolution de 5G [15].

I.6. Conclusion

Dans ce premier chapitre, nous avons présenté un état de l'art des réseaux de télécommunications sans fil et plus particulièrement les réseaux de la téléphonie mobile.

Ce chapitre nous a permis d'effectuer une mise au point technique et historique sur les principaux systèmes de télécommunications trouvant application en téléphonie mobile.

Le chapitre suivant sera consacré à une conception rigoureuse du synthétiseur de fréquences indirect à base de PLL pour des applications dans les émetteurs/récepteurs radiofréquences.

Chapitre II

PLL et synthèse de fréquences

II.1. Introduction

Le but premier des boucles à verrouillage de phase est de réaliser une synthèse de fréquence, c'est à dire d'être capable de générer un ensemble de signaux de fréquences déterminées avec une certaine précision et stabilité à partir d'une simple fréquence de référence. Ce chapitre présente les concepts fondamentaux, les principes de fonctionnement, ainsi que les critères de performance relatifs aux synthétiseurs de fréquence RF pour les systèmes de communications. Un survol des synthétiseurs de fréquences existants dans la littérature sera présenté, et l'architecture du synthétiseur conçu dans le cadre de ce mémoire sera discutée.

II.2. La synthèse de fréquences

La naissance de la PLL remonte à 1932, alors qu'un ingénieur nommé Henri de Bellescize cherchait à améliorer la réception des signaux radioélectriques en modulation d'amplitude.

A cette époque, les réalisations à base de PLL étaient volumineuses et chères, c'est pourquoi ce principe a longtemps été réservé aux matériels professionnels jusqu'à la généralisation des circuits intégrés dont l'arrivée a bouleversé toutes les branches de l'électronique :

- L'amplificateur opérationnel a transformé la conception des schémas qui traitent les signaux dans le domaine temporel ;
- La PLL a permis des progrès considérables pour le traitement des signaux dans le domaine fréquentiel ;
- Le microprocesseur qui est indirectement l'outil indispensable de n'importe quel ingénieur aujourd'hui.

Outre la démodulation synchrone, les différentes applications possibles de la PLL sont peut-être aussi nombreuses et variées que celles que l'on a trouvées pour l'amplificateur opérationnel. On peut citer, sans que cette liste soit exhaustive :

- Démodulation de fréquence,
- Démodulation de phase,
- Démodulation en bande latéral unique (BLU),
- Réalisation de décodeurs de tonalité,
- Réalisation de radars à effet DOPPLER,
- Réalisation de filtres de poursuite,
- Asservissement de la vitesse de moteurs à courant continu,
- Multiplication de fréquence par un nombre entier ou décimal.

C'est sur la multiplication de fréquence par un nombre entier que nous allons nous pencher plus attentivement.

II.3. Caractéristiques fondamentales des synthétiseurs de fréquences

Avant de citer les différents types de synthèse de fréquences, il faut en énumérer les caractéristiques essentielles.

II.3.1. Plage d'accrochage

La plage d'accord est la plage de fréquence que la synthèse de fréquence doit couvrir. Elle dépend de l'application, par exemple la plage d'accord en réception pour le LTE (bande N° 7) est la gamme de fréquence [2620-2690] MHz [16].

II.3.2. Pas de synthèse

Un synthétiseur multistandard et/ou multicanaux doit être capable de couvrir une certaine plage de fréquences, mais il doit aussi être capable de fonctionner pour des valeurs intermédiaires. L'écart entre deux fréquences synthétisables par l'oscillateur local est appelé : pas de synthèse. Il est souhaitable que ce pas soit le plus fin possible afin de répondre aux spécifications de tous les standards.

II.3.3. Pureté spectrale

Un oscillateur fournit un signal qui, examiné à l'analyseur de spectre, présente une raie à la fréquence principale d'oscillation et des raies avoisinantes liées aux parasites. Ces fréquences parasites non-harmoniques (appelées aussi "**spurious**") peuvent correspondre à des produits de mélanges que l'on ne peut totalement éliminer.

II.3.4. Temps d'acquisition ou temps d'accrochage

C'est le temps de stabilisation. Cette notion n'a d'intérêt que pour les appareils à rythme de changement de fréquence rapide (balayage automatique, recherche de canal libre avant émission, ...). On peut rencontrer des temps d'acquisition de quelques millisecondes à quelques microsecondes.

II.3.5. Autres caractéristiques

Nous pouvons encore citer :

- ✚ Le jitter qui représente la variance temporelle des instants de commutation d'un signal et particulièrement celui de l'horloge;
- ✚ La précision ou tolérance relative;
- ✚ La sensibilité aux perturbations, celles-ci étant dues aux couplages électroniques, aux vibrations, au bruit généré par les alimentations. .

II.4. Différents types de synthétiseurs de fréquences

Le fonctionnement correct des synthétiseurs de fréquence est décrit par trois principes :

- La synthèse directe qui existe depuis les années 1930;
- La synthèse indirecte utilisant le principe de la boucle à verrouillage de phase;
- La synthèse numérique micro-programmée plus récente, qui n'a rien de commun avec les deux précédentes.

Les synthétiseurs classiques utilisent le jeu des opérations arithmétiques sur les fréquences.

♦ L'addition ou la soustraction de deux fréquences sont obtenues en utilisant des circuits mélangeurs (quadratiques ou multiplicateurs).

♦ La division d'une fréquence par un nombre réalisée avec des compteurs constitués de N bascules.

♦ La multiplication provient de deux principes : soit l'extraction d'harmoniques de rang n par rapport au fondamental, soit l'utilisation d'une PLL.

II.4.1. Synthétiseur de fréquences à division entière

L'architecture classique d'un synthétiseur de fréquence à division entière utilisant une boucle à verrouillage de phase (PLL) est illustrée sur la figure II.1. Cette architecture est composée des éléments suivants [16], [17]: un comparateur phase-fréquence suivi d'une pompe de charge, un filtre de boucle, un oscillateur contrôlé en tension et un diviseur de fréquence. La sélection du canal à synthétiser se fait en agissant sur le rapport de division N , comme le montre la figure II.1.

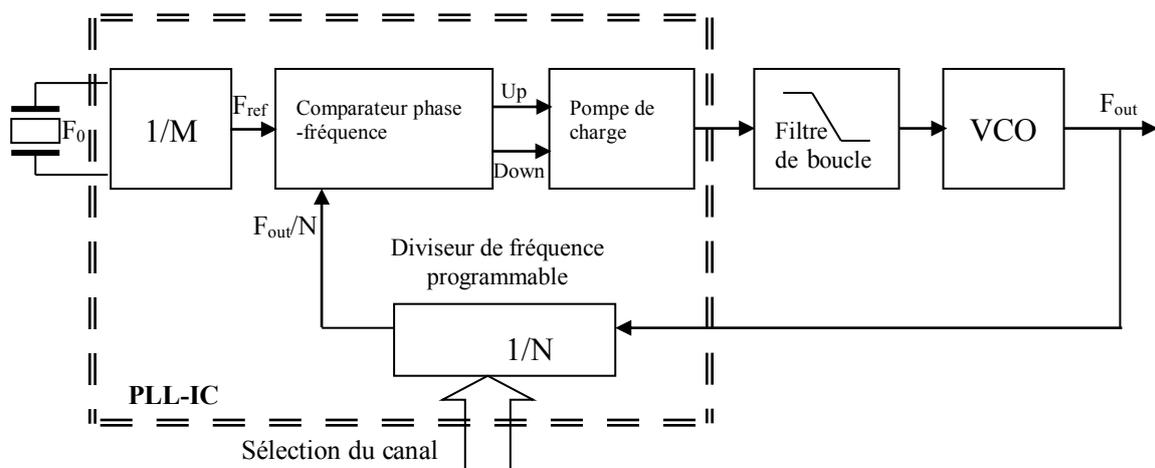


Figure II.1. Synthétiseur de fréquences classique à base de PLL.

Il consiste en un asservissement de la phase et de la fréquence d'un signal de sortie sur la phase et la fréquence d'un signal d'entrée de référence, à un facteur N près, N étant le rang de division de la boucle de retour. Ainsi, lorsque la boucle est verrouillée, la fréquence du signal de sortie F_{out} est proportionnelle à la fréquence du signal d'entrée F_0 suivant la relation,

$$F_{out} = \frac{N}{M} F_0 \quad (\text{II.1})$$

Pour réaliser un synthétiseur de fréquences, deux possibilités sont offertes [18], [19]:

- Soit faire varier la fréquence de référence. La plage de variation de la fréquence de sortie est alors égale à la plage de variation de F_{ref} multipliée par N.
- Soit utiliser une fréquence de référence fixe, généralement générée à partir d'un oscillateur à quartz, et faire varier le rapport de division N en utilisant un compteur programmable dans la boucle de retour.

Les synthétiseurs de fréquences fractionnaires utilisent la deuxième solution pour générer toute une plage de fréquence.

Avec ce type de synthétiseur, la valeur de la fréquence de référence F_{ref} est fixée par le pas de fréquence de sortie souhaité.

La fréquence de coupure du filtre de boucle qui définit la bande passante de la PLL, doit être suffisamment faible pour filtrer les raies parasites résultantes du processus de comparaison (comparateur de phase et pompe de charges). Dans les applications cellulaires actuelles, pour lesquelles le pas de fréquence est de l'ordre de la centaine de kHz, les bandes passantes des PLLs à division entière sont faibles et entraînent des temps d'établissement relativement élevés, de l'ordre de plusieurs centaines de microsecondes. Il y a un compromis à faire entre le temps de réponse du synthétiseur de fréquences à division entière et son pas de résolution fréquentiel.

Deux choix s'offrent aux concepteurs :

- Soit la réduction du temps d'accrochage : un meilleur temps d'accrochage est obtenu par un élargissement de la bande passante de la boucle. Pour conserver une atténuation suffisante des raies parasites de comparaison, la fréquence de référence doit être également augmentée ce qui permet d'élargir la bande passante de la PLL et donc d'abaisser ainsi le plancher de bruit de phase. La combinaison d'une bande passante plus large et d'un plancher de bruit de phase plus faible permet d'obtenir un bruit de phase global plus faible. En contrepartie, le pas de fréquence est augmenté en même temps que la fréquence de référence.
- Soit la diminution du pas de fréquence : pour obtenir un faible pas de fréquence, il suffit de diminuer la fréquence de référence. Pour atténuer les raies parasites de comparaison, la bande passante de la boucle doit également être réduite. Ceci engendre une augmentation du temps d'accrochage et une hausse du plancher de bruit de phase. La combinaison de la faible bande passante et du plancher de bruit élevé détériore le bruit de phase global.

II.4.2. Description d'un synthétiseur de fréquences à division entière

On considère l'architecture du synthétiseur de montrée précédemment sur la figure II.1.

II.4.2.1. Comparateur phase- fréquence (PFD)

Le détecteur de phase est un circuit à deux entrées qui donne une tension de sortie proportionnelle au déphasage entre les deux fréquences d'entrée. Un exemple du comparateur de phase classique est représenté sur la figure II. 2.

Un comparateur phase-fréquence génère en sortie deux signaux (S_{up} et S_{down}). Lorsque l'entrée E_1 est en avance de phase sur l'entrée E_2 alors S_{up} est au niveau haut et S_{down} au niveau bas. Lorsque E_1 est en retard de phase sur E_2 , on obtient la configuration inverse, c'est-à-dire S_{up} au niveau bas et S_{down} au niveau haut. Lorsque les deux signaux sont synchronisés, S_{up} et S_{down} sont tous les deux au niveau bas. La détection de l'avance ou du retard de phase d'un signal par rapport à un autre se fait sur les fronts montants. La figure II.3 illustre le principe de fonctionnement du PFD.

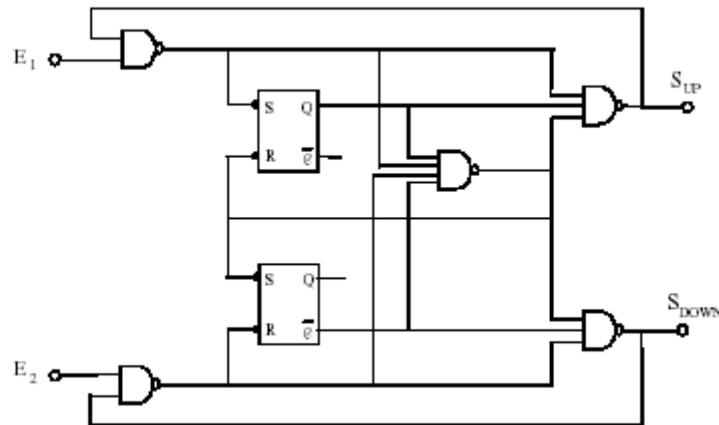


Figure II.2. Circuit d'un comparateur numérique de phase-fréquence.

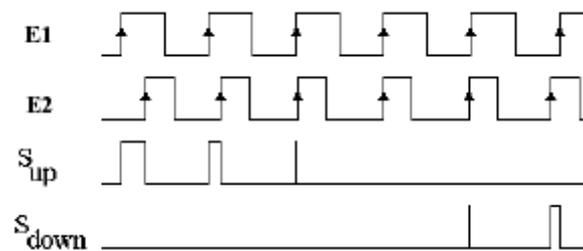


Figure II.3. Diagrammes des différents signaux.

Plusieurs phénomènes sont à prendre en compte lors de la conception d'un comparateur de phase et de fréquence. D'abord, si l'erreur de phase varie très rapidement, il peut y avoir perte de verrouillage de la boucle. Ensuite, un autre problème qui peut intervenir sur la qualité d'un comparateur de phase et de fréquence est l'existence de « zones mortes » qui correspondent au gain nul de la pompe de charge. Ce phénomène se produit lorsque le déphasage, très faible, entre la sortie du VCO et la référence n'engendre pas d'impulsion de courant du fait du temps de réponse des circuits électroniques. Le gain de la boucle étant nul, la phase du VCO n'est plus asservie par la boucle et le bruit de phase de la PLL augmente.

II.4.2.2 Pompe de Charge

La pompe de charge est un circuit généralement placé après le comparateur phase-fréquence pour piloter l'oscillateur contrôlé en tension dans un système de boucle à verrouillage de phase. Elle

permet de combiner les deux signaux de sortie du comparateur S_{up} et S_{down} en un seul signal, ce qui est généralement nécessaire pour piloter le VCO. L'association de ces deux circuits permet ainsi d'avoir une plage de capture de la PLL limitée à la plage de variation de la fréquence du VCO et une erreur de phase statique nulle lorsque la boucle est verrouillée. La figure II.4 présente un exemple de circuit de pompe de charge. Le signe du courant de sortie I_{pompe} de la pompe de charge varie selon l'état des entrées S_{up} et S_{down} . Lorsque S_{up} est à son niveau haut, I_{pompe} est positif et lorsque S_{down} est à son niveau haut, I_{pompe} est négatif. La figure II.5 décrit le comportement de la pompe de charge.

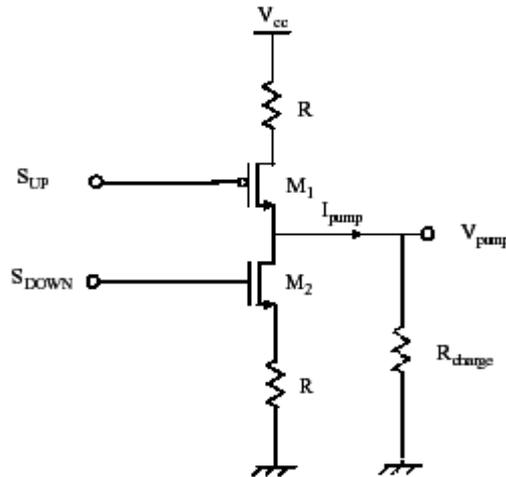


Figure II.4. Circuit de la pompe de charge

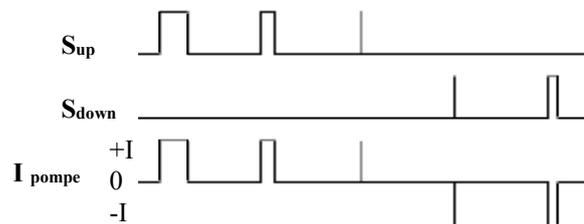


Figure II.5. Fonctionnement de la pompe de charge

II.4.2.3. Le filtre de boucle

Le filtre de boucle a pour fonction de filtrer la sortie du circuit de pompe de charge afin d'éliminer les composantes hautes fréquences sur la tension de contrôle du VCO. De par le choix des valeurs des composants qui le constituent, le filtre de boucle est l'élément qui garantit la stabilité de la PLL [20]. Les paramètres tels que le temps d'établissement, la bande passante et le bruit de phase dépendent de ce filtre.

Les sorties du détecteur de phase sont associées en un seul signal par la pompe de charge. Ce signal résultant est ensuite appliqué à un filtre passe-bas pour que la tension de sortie du comparateur de phase (détecteur de phase) ne varie pas trop rapidement. Car si la tension d'erreur varie trop rapidement la tension de correction envoyée à l'oscillateur (VCO) fera en sorte que la fréquence de

sortie de l'oscillateur sera soit trop haute ou trop basse et qu'il faudra ramener la fréquence trop rapidement et on dépassera la valeur dans l'autre direction. Donc en ralentissant la tension de correction par une capacité, on s'assure que l'ajustement se fait lentement et pas trop fortement.

Il existe trois types de filtres de boucle du second ordre: passif RC, actif RC et actif PI (proportionnel intégral) [21]. Le filtre passif RC du second ordre est le plus employé. L'utilisation d'un filtre passif évite l'injection dans la PLL de la contribution en bruit d'un amplificateur opérationnel inhérent au filtre actif. La conception de la plupart des PLLs s'appuie donc sur une structure passive RC [22], [23]. La figure I.6 présente un filtre passif du deuxième ordre. Le filtre de la boucle est une impédance complexe en parallèle avec la capacité d'entrée du VCO. On note que la capacité parallèle C_1 est recommandée pour éviter les pas en tension discrets au port de contrôle du VCO dû aux changements instantanés dans le courant de sortie de la pompe de charge.

On note que le filtre passe-bas est la partie essentielle du circuit à boucle de réaction à verrouillage de phase, qui convertit la sortie du comparateur de phase en tension continue pour le contrôle du VCO. Parce qu'on y retrouve une constante de temps, le verrouillage n'est pas instantané et la fréquence de sortie verrouille à la valeur moyenne de la fréquence de référence. Cette caractéristique permet d'obtenir une fréquence de sortie propre, à partir de fréquences d'entrée de référence contenant du bruit. Le filtre passe-bas crée un déphasage entre F_{out} et F_0 . Ce déphasage constitue la tension qui stabilise la fréquence du VCO.

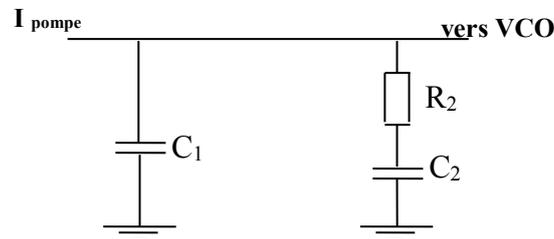


Figure II.6. Filtre passif passe bas de deuxième ordre.

II.4.2.4. Diviseurs de fréquence

Un diviseur de fréquence est un circuit qui divise la fréquence du signal d'entrée d'un rapport entier déterminé. Généralement, c'est un circuit numérique utilisant des bascules et des multiplexeurs. Il existe des diviseurs par N classiques dont le rapport de division N est constant et des diviseurs N/M qui peuvent changer de rapport de division de N à M suivant l'état d'un signal de commande extérieur. Ce signal de commande est assuré par un circuit accumulateur permettant de commander le diviseur N/M et d'effectuer le choix du rapport de division. Un exemple de diviseur par 8 à base de bascules D est donné sur la figure II.7.

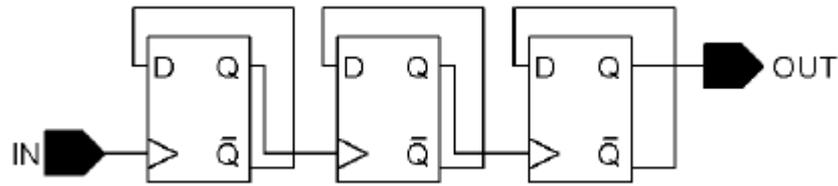


Figure II.7. Exemple de diviseur de fréquence simple

II.4.2.5. L'Oscillateur Contrôlé en Tension

Un oscillateur est un circuit qui délivre un signal périodique de fréquence propre f_0 en absence du signal d'entrée. L'oscillateur contrôlé en tension (VCO) a pour fonction comme leur nom l'indique de transformer une tension appliquée sur l'entrée en un signal modulé en fréquence en sortie. Le VCO est utilisé dans les systèmes de communications, il a plusieurs applications telles que la génération d'une fréquence de référence ou encore la modulation du signal à émettre. Les VCO sont peu stables en fréquence, ils ne peuvent être utilisés qu'en boucle fermée. Une variation de tension, lente ou rapide, à leur entrée se traduit par une variation de fréquence en sortie. En appliquant une tension d'entrée V_e (la sortie du filtre passe bas), la fréquence de sortie varie proportionnellement à cette tension, suivant l'expression suivante:

$$f_{VCO} = f_0 + K_{VCO} \cdot V_e \quad (\text{II.2})$$

Où K_{VCO} est la sensibilité du VCO exprimée en Hz/V.

Si la fréquence du VCO est initialement plus basse que la référence d'entrée, la sortie du comparateur de phase sera une tension positive. Cette tension, filtrée, commande alors le VCO d'augmenter sa fréquence jusqu'à ce que cette dernière et sa phase épousent parfaitement celles de la référence d'entrée.

À l'inverse, la tension de sortie du comparateur décroît et commande une diminution de fréquence de la part du VCO.

II.5. Les performances des boucles à verrouillage de phase

Les systèmes de communications mobiles d'aujourd'hui exigent une qualité plus élevée de communication, des débits plus élevés, une opération de fréquence plus élevée, et plus de canaux par largeur de bande. Dans le domaine de télécommunication, les synthétiseurs de fréquences trouvent leurs applications dans de nombreux dispositifs, émetteur, récepteur. Dans les émetteurs-récepteurs des communications sans fil, la performance élevée d'un synthétiseur de fréquences est l'un des paramètres importants. La synthèse de fréquences dans des applications de communication mobiles est habituellement faite en utilisant une boucle à verrouillage de phase (PLL) [24], [25].

Actuellement, les performances élevées de la boucle à verrouillage de phase numérique font d'elle le composant de premier choix pour la génération d'oscillateurs locaux réglables, stables et présentant un faible bruit dans les applications des communications sans fil [25], [26].

Les systèmes basés sur la technique de pompe de charge ont été initiés par Gardner dans les années 70 [27]. L'utilisation des boucles à verrouillage de phase avec pompe de charge offre deux avantages importants par rapport à l'approche classique (dont le détecteur de phase est combiné directement à un filtre passe-bas) :

a/ il améliore la gamme de capture, qui représente un intervalle de fréquence du signal d'entrée F_{ref} pour lequel le système peut s'accrocher,

b/ il diminue considérablement l'erreur de phase statique.

L'optimisation des performances de la boucle à verrouillage de phase en fonction de différents paramètres est aussi mentionnée. La configuration de base de la boucle à verrouillage de phase que nous considérons pour le calcul est montrée sur la figure II.8.

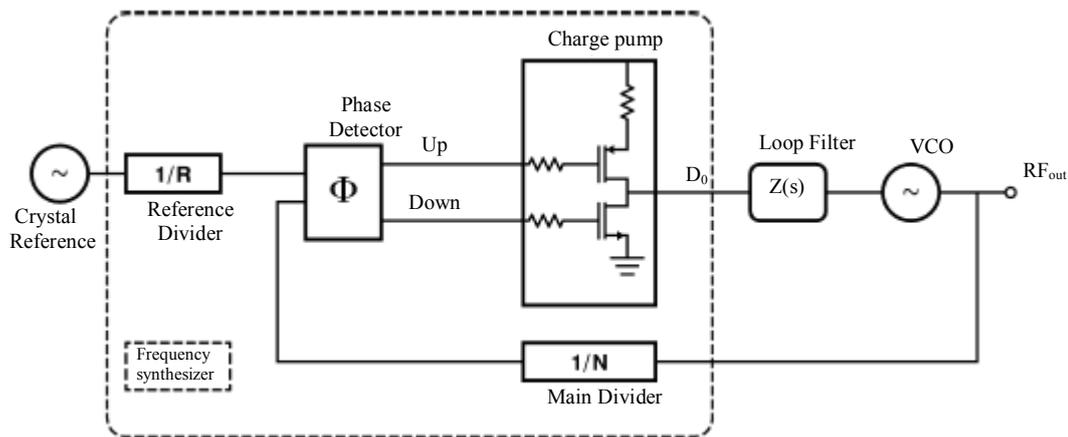


Figure II.8. Boucle à verrouillage de phase à base de la pompe de charge

Dans la plupart des PLL conventionnelles, plusieurs paramètres de conception des PLL peuvent être traités en tant que valeurs constantes. Cette approximation linéaire fournit une bonne évaluation des performances de la boucle. Les valeurs des constantes de conception du filtre de PLL dépendent de l'application spécifique. Par exemple, la constante du détecteur de phase K_{ϕ} est déterminée par l'amplitude du courant de sortie de la pompe de charge du synthétiseur.

Quelques connaissances de base de la théorie de contrôle pour les boucles sont nécessaires afin de comprendre la dynamique du filtre de PLL. Un modèle mathématique linéaire représentant la phase de PLL dans l'état verrouillé est présenté sur la figure II.9. Un intégrateur additionnel de fonction de transfert (1/S) est introduit à côté du VCO pour transformer sa fonction de transfert de manière à obtenir une grandeur phase à sa sortie.

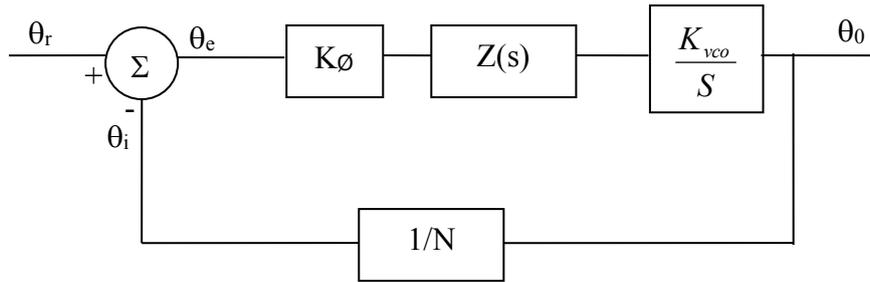


Figure II.9. Modèle linéaire de la PLL.

En se basant sur ce diagramme simplifié (figure II.9), et la théorie de contre-réaction, on peut obtenir les équations des fonctions de transfert suivantes :

✚ La boucle directe

$$G(s) = \frac{\theta_0}{\theta_e} = \frac{K_\phi \cdot Z(s) \cdot K_{VCO}}{s} \quad (\text{II.3})$$

θ_0 et θ_e représentent respectivement les phases de sortie et d'erreur. K_ϕ est la constante du détecteur de phase. K_{VCO} indique la linéarité du VCO et $Z(s)$ est la fonction de transfert du filtre.

✚ La contre réaction

$$H(s) = \frac{\theta_i}{\theta_0} = \frac{1}{N} \quad (\text{II.4})$$

θ_i est la phase inverse et N est le rapport de division.

✚ La boucle ouverte

$$T(s) = H(s)G(s) = \frac{\theta_i}{\theta_e} = \frac{K_\phi \cdot Z(s) \cdot K_{VCO}}{N \cdot s} \quad (\text{II.5})$$

✚ La boucle fermée

$$K(s) = \frac{\theta_0}{\theta_r} = \frac{G(s)}{[1 + H(s) \cdot G(s)]} \quad (\text{II.6})$$

θ_r est la phase de référence.

II.6. Elaboration et évaluation des performances du filtre de boucle

Cette partie concerne l'élaboration d'un filtre de boucle passif pour des synthétiseurs de fréquences utilisant un détecteur de phase-fréquence et une pompe de charge comme ceux de la série d'*Analog Devices*. La conception d'un filtre passif de deuxième ordre est discutée en détail ainsi que des filtres d'ordre supérieur. La configuration standard du filtre passif de deuxième ordre de la pompe de charge de la PLL est montrée sur la figure II.6. Le filtre de boucle est une impédance complexe en parallèle avec l'entrée du VCO.

Rappelons que la capacité parallèle C_1 est recommandée pour éviter les pas discrets de tension au port du contrôle du VCO dû aux changements instantanés dans le courant de sortie de la pompe de charge. Le filtre de boucle contrôle le signal de commande du VCO. La plage de capture, ou plage d'accrochage (pull-in range), dépend de la bande passante et de l'ordre du filtre de boucle ainsi que du gain de boucle, lui-même fonction du gain du VCO et du détecteur de phase.

Toutefois, il est possible d'assimiler, en première approche, la plage de capture à la bande passante du filtre de boucle. Le rôle de ce filtre est d'assurer la stabilité de la boucle de phase et de filtrer les résidus de la fréquence de comparaison. Le choix du filtre est lié à ces différents paramètres. Plus la fréquence de coupure sera basse meilleure sera l'atténuation des signaux résiduels. Mais la boucle sera également beaucoup plus lente à se stabiliser, d'où un temps d'établissement excessif pour un système devant effectuer des sauts de fréquence importants entre l'émission et la réception.

Idéalement, le filtre de boucle devrait être intégré dans le même circuit que le comparateur de phase. En fait ceci se heurte à plusieurs difficultés. Le filtre de boucle ne doit pas ajouter de bruit. On a donc intérêt à le réaliser à l'aide de composants passifs plutôt qu'actifs. D'autre part, en intégrant totalement, on est limité dans le choix des valeurs de composants, les capacités ne pouvant dépasser quelques dizaines de pF. Enfin, un filtre intégré risque d'être parasité par les autres signaux circulant dans le circuit.

Cependant, le filtre de boucle sera différent pour chaque PLL afin qu'il puisse assurer des temps d'accrochage, une stabilité et un filtrage du bruit du détecteur de phase convenables.

Une méthode de conception du filtre utilise le gain de la boucle ouverte et la marge de phase pour déterminer les valeurs des composants.

La localisation du point de déphasage minimum où le gain de la boucle ouverte est égal à l'unité assure la stabilité de la boucle (figure II.10).

La marge de phase ϕ_p est définie comme étant la différence entre 180° et la phase de la fonction de transfert en boucle ouverte à la fréquence ω_p correspondant au gain égal à 0 dB. Pratiquement, la marge de phase est choisie entre 30° et 70° . Autrement, lorsqu'on choisit une marge de phase plus élevée, il en résulte une très haute stabilité pendant un temps de réponse plus lent de boucle et moins d'atténuation de F_{ref} . Pour cela, ce principe de base commun nous a guidé à commencer notre conception par une marge de phase de 45° .

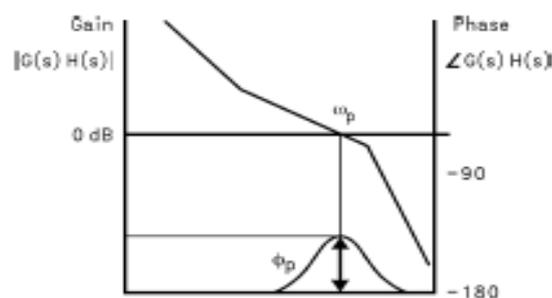


Figure II.10. Tracé de Bode de la réponse de boucle ouverte.

L'impédance du filtre de deuxième ordre présenté sur la figure II.6 est :

$$Z(s) = \frac{s.C_2.R_2 + 1}{s^2.C_1.C_2.R_2 + s.C_1 + s.C_2} \quad (\text{II.7})$$

On définit les constantes de temps qui déterminent les fréquences des pôles et des zéros de la fonction de transfert du filtre par :

$$T_1 = R_2 \cdot \frac{C_1.C_2}{C_1 + C_2} \quad (\text{II.8})$$

$$T_2 = R_2.C_2 \quad (\text{II.9})$$

Ainsi le gain en boucle ouverte de la PLL de 3^{ème} ordre peut être calculé en termes de fréquence ω , des constantes de temps du filtre T_1 et T_2 , et des paramètres de conception K_ϕ , K_{VCO} , et N .

$$G(s).H(s)\Big|_{s=j\omega} = \frac{-K_\phi.K_{VCO}(1 + j\omega.T_2)}{\omega^2.C_1.N(1 + j\omega.T_1)} \cdot \frac{T_1}{T_2} \quad (\text{II.10})$$

L'équation (II.10) montre que le terme phase dépendra d'un pôle et d'un zéro comme la marge de phase décrite par l'équation (II.11). La marge de phase disponible est donc proportionnelle au rapport de C_1 et C_2 .

$$\phi(\omega) = \tan^{-1}(\omega.T_2) - \tan^{-1}(\omega.T_1) + 180^\circ \quad (\text{II.11})$$

En mettant la dérivée de la marge de phase égale à zéro comme le montre l'équation (II.12) :

$$\frac{d\Phi}{d\omega} = \frac{T_2}{1 + (\omega.T_2)^2} - \frac{T_1}{1 + (\omega.T_1)^2} = 0 \quad (\text{II.12})$$

Le point de fréquence correspondant au point d'inflexion de phase se présente en terme de constantes du temps du filtre T_1 et T_2 . Cette fréquence est donnée par la relation :

$$\omega_p = \frac{1}{\sqrt{T_1.T_2}} \quad (\text{II.13})$$

Pour assurer la stabilité de la boucle, la marge de phase doit être maximale quand l'amplitude du gain en boucle ouverte est égale à 1. L'équation (II.10) donne alors :

$$C_1 = \frac{K_\phi.K_{VCO}.T_1}{\omega_p^2.N.T_2} \left\| \frac{(1 + j\omega_p.T_2)}{(1 + j\omega_p.T_1)} \right\| \quad (\text{II.14})$$

Par conséquent, si la largeur de bande de boucle ω_b et la marge de phase ϕ_p sont spécifiées, le système d'équation (II.7) à l'équation (II.14) nous permet de calculer les deux constantes de temps T_1 et T_2 .

Les relations pour calculer T_1 et T_2 sont :

$$T_1 = \frac{\sec \Phi_p - \tan \Phi_p}{\omega_p} \quad (\text{II.15})$$

$$T_2 = \frac{1}{\omega_p^2 \cdot T_1} \quad (\text{II.16})$$

A partir des constantes de temps T_1 et T_2 et la largeur de bande de boucle ω_p , les valeurs pour C_1 , R_2 et C_2 sont données par les relations suivantes :

$$C_1 = \frac{T_1}{T_2} \cdot \frac{K_\Phi \cdot K_{VCO}}{\omega_p^2 \cdot N} \cdot \sqrt{\frac{1 + (\omega_p \cdot T_2)^2}{1 + (\omega_p \cdot T_1)^2}} \quad (\text{II.17})$$

$$C_2 = C_1 \left(\frac{T_2}{T_1} - 1 \right) \quad (\text{II.18})$$

$$R_2 = \frac{T_2}{C_2} \quad (\text{II.19})$$

Le bruit dans les diviseurs et la pompe de charge à des multiples de la fréquence de référence F_{ref} , peut causer des bandes latérales FM non désirées à la sortie RF. Dans les communications sans fil, la fréquence de comparaison du détecteur de phase est généralement un multiple de l'espacement entre canaux. Ces bandes latérales peuvent causer du bruit dans les canaux adjacents. Donc un filtrage additionnel de ces pics de référence est souvent nécessaire, cela dépend en fait de l'étroitesse de la largeur de bande du filtre de boucle. En effet, des temps d'accrochage en dessous de la milliseconde sont nécessaires pour assurer la commutation entre les canaux de fréquence si bien que le filtre de boucle a nécessairement une bande passante large.

Pour répondre à ces contraintes critiques, l'emplacement d'une résistance en série et une capacité parallèle avant le VCO fournit un pôle passe bas capable de mieux atténuer les raies non désirées. La configuration recommandée de ce filtre est illustrée sur la figure II.11.

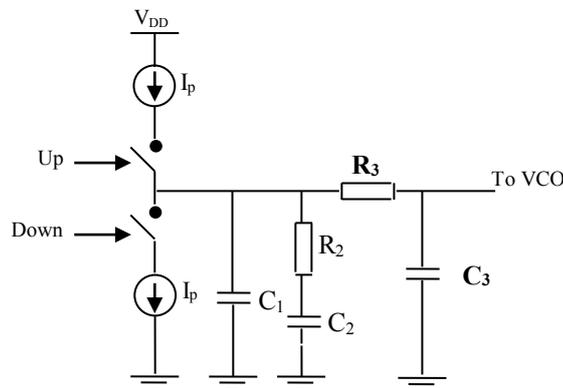


Figure II.11. Filtre de boucle de troisième ordre combiné avec la pompe de charge.

L'atténuation ajoutée par le filtre passe-bas est :

$$ATTEN = 20 \log \left[\left(2 \cdot \pi \cdot F_{ref} \cdot R_3 \cdot C_3 \right)^2 + 1 \right] \quad (\text{II.20})$$

On finit la constante de temps comme suit :

$$T_3 = R_3.C_3 \quad (\text{II.21})$$

Ainsi en termes d'atténuation des raies de références ajoutées par le pole passe-bas, nous aurons :

$$T_3 = \sqrt{\frac{10^{\left(\frac{ATTEN}{20}\right)} - 1}{(2.\pi.F_{ref})^2}} \quad (\text{II.22})$$

Afin d'atténuer de manière significative les raies parasites, le pôle additionnel doit être inférieur à la fréquence de référence.

La fonction de transfert de l'impédance du filtre de boucle montré dans la figure II.11 est :

$$Z_{fiB} = \frac{Z(s) \left(\frac{1}{C_3.s} \right)}{Z(s) + R_3 + \left(\frac{1}{C_3.s} \right)} \quad (\text{II.23})$$

Où $Z(s)$ est la fonction de transfert du filtre de deuxième ordre donnée par l'équation (II.7).

En se basant sur les équations (II.7), (II.8), (II.9), (II.10) et (II.21), il en résulte l'équation simplifiée suivante de la fonction de transfert de la boucle ouverte:

$$G(s)H(s) \Big|_{s=j\omega} = \frac{-K_\Phi.K_{VCO}.(1+j\omega.T_2).T_1}{\omega^2.C_1.N.(1+j\omega.T_1).T_2} \cdot \frac{1}{1+j\omega.T_3} \quad (\text{II.24})$$

$$\Phi(\omega) \propto (1+\omega.T_2)(1-\omega.T_1)(1-\omega.T_3) \quad (\text{II.25})$$

De même pour l'équation (II.16)

$$T_2 = \frac{1}{\omega^2(T_1+T_3)} \quad (\text{II.26})$$

Remplaçant l'équation (II.26) dans l'équation (II.25), on obtient :

$$\Phi(\omega) \propto 2 - \omega^2.T_1.T_3 - j\omega(T_1+T_3) + \frac{j}{\omega(T_1+T_3)} - \frac{j\omega.T_1+T_3}{(T_1+T_3)} \quad (\text{II.27})$$

Ainsi

$$\tan \Phi = \frac{-\omega(T_1+T_3) - \frac{\omega.T_1+T_3}{(T_1+T_3)} + \frac{1}{\omega(T_1+T_3)}}{2 - \omega^2.T_1.T_3} \quad (\text{II.28})$$

Supposant :

$$\omega^2.T_1.T_3 < 2 \quad (\text{II.29})$$

Après calcul, nous obtenons l'équation caractéristique :

$$\omega^2 + \omega \cdot \frac{2.\tan \Phi.(T_1+T_2)}{(T_1+T_3)^2 + T_1.T_3} - \frac{1}{(T_1+T_3)^2 + T_1.T_3} = 0 \quad (\text{II.30})$$

A partir de cette équation, on peut déterminer la fréquence de coupure ω_c .

$$\omega_c = \frac{\tan \Phi \cdot (T_1 + T_3)}{(T_1 + T_3)^2 + T_1 \cdot T_3} \cdot \left[\left[\sqrt{1 + \frac{(T_1 + T_3)^2 + T_1 \cdot T_3}{[\tan \Phi \cdot (T_1 + T_3)^2]^2}} \right] - 1 \right] \quad (\text{II.31})$$

La capacité C_1 peut être exprimée au moyen de la relation :

$$C_1 = \frac{T_1}{T_2} \cdot \frac{K_\Phi \cdot K_{VCO}}{\omega_c^2 \cdot N} \cdot \left[\sqrt{\frac{1 + \omega_c^2 \cdot T_2^2}{(1 + \omega_c^2 \cdot T_1^2) \cdot (1 + \omega_c^2 \cdot T_3^2)}} \right] \quad (\text{II.32})$$

De même nous avons pour le filtre de 2^{ème} ordre:

$$C_2 = C_1 \cdot \left(\frac{T_2}{T_1} - 1 \right) \quad (\text{II.33})$$

$$R_2 = \frac{T_2}{C_2} \quad (\text{II.34})$$

Les seules valeurs des composants qui doivent être déterminées concernent le pôle passe-bas supplémentaire. Puisque ces valeurs sont déterminées à partir des équations (II.20), (II.21), elles sont quelque peu arbitraires. Toutefois il n'est pas prudent d'avoir une capacité C_3 de valeur égale ou supérieure à celles des autres capacités, du fait que le principe de base pour de telles applications est de choisir $C_3 \leq C_1/10$, autrement la constante du temps T_3 agira sur les autres pôles primaires du filtre.

De même, on choisit la valeur de R_3 au moins deux fois la valeur de R_2 . Le choix de C_3 dépend aussi de la capacité d'entrée de la diode varicap du VCO qui s'ajoutera en parallèle.

II.7. Bruit de phase dans le synthétiseur de fréquences

Dans les systèmes de communications sans fil modernes, les caractéristiques de bruit de phase du synthétiseur de fréquences jouent un rôle critique dans les performances du système. Un bruit de phase plus important que celui toléré peut causer la dégradation des performances du système en réduisant le rapport signal-bruit, en augmentant la puissance du canal adjacent et en réduisant le rejet de ce canal adjacent [28].

Tandis que de nombreux facteurs affectant le bruit de phase dans les synthétiseurs de fréquences à base de PLL sont bien compris, les concepteurs négligent souvent d'autres facteurs additionnels.

Négliger ces facteurs additionnels peut causer la dégradation des performances du système, quand une analyse plus complète peut apporter des solutions plus élégantes.

La figure II.12 illustre un modèle représentant la PLL et expose les différentes sources du bruit existantes dans le système (TCXO, détecteur de phase, diviseurs, VCO et même les résistances).

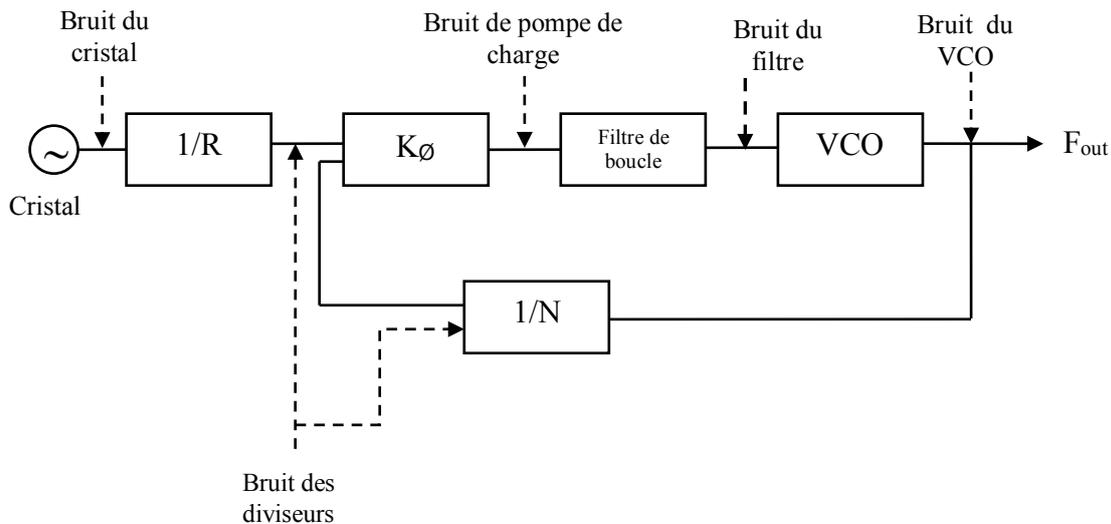


Figure II.12. Modèle de PLL avec les différentes sources de bruits.

II.8. Paramètres définissant le comportement d'un VCO

- **Gain du VCO (K_{vco})** : Il s'agit de la pente de la variation de fréquence en fonction de la variation de la tension appliquée pour piloter le VCO. Cette grandeur est exprimée en Hz/V.
- **Contrôle monotone** : Ce terme désigne un VCO dont la fréquence varie de façon monotone sur l'ensemble de la plage de fréquence.
- **Puissance de sortie** : Puissance de sortie du VCO.
- **Rapport cyclique** : Il s'agit du rapport entre la durée d'un état haut et la période du VCO. Ce rapport doit être le plus proche possible de 0,5 pour une génération d'horloge. Une meilleure symétrie du montage permet d'obtenir un meilleur rapport cyclique.
- **Bande-passante de modulation** : Capacité du VCO à répondre à une variation de la commande.
- **Atténuation des fréquences harmoniques** : La seconde harmonique est la plus difficile à filtrer et c'est donc sur elle que se portent en général les efforts pour l'atténuer.
Cependant, les fréquences harmoniques peuvent être utilisées notamment pour la multiplication de la fréquence du VCO, où seule la fréquence harmonique souhaitée est conservée.
- **Spurious** : Fréquences parasites différentes des harmoniques de la fréquence du VCO.
- **Pushing fréquentiel**: Variation de la fréquence du VCO due à une variation de la tension d'alimentation.
- **Pulling fréquentiel**: Variation de la fréquence du VCO due à une variation de la charge connectée en sortie. Pour diminuer ce phénomène, on peut utiliser un étage tampon en sortie du VCO.
- **Bruit de phase SSB (Bande Unique ou Single Side Band)**: Il s'agit du bruit de phase (en dBc/Hz).

- **Facteur de mérite (FOM: Figure Of Merit)** : C'est un paramètre (dont l'unité est le dBc/Hz) qui permet de comparer les VCO en normalisant le bruit de phase par rapport à la fréquence d'oscillation et à la puissance consommée. Il se calcule à l'aide de l'équation suivante :

$$FOM = pnoise(F_{offset}) - 20 \log\left(\frac{F_{osc}}{F_{offset}}\right) + 10 \log\left(\frac{P_{diss}}{1mW}\right) \quad (II.35)$$

Plus le facteur de mérite est faible (plus sa valeur en dB est négative), plus le VCO est stable en fréquence [29].

II.9. Conclusion

Dans ce chapitre nous avons exposé la conception d'un synthétiseur de fréquences à division entière en tenant compte de l'ensemble des sources de bruit dans le circuit. Nous avons présenté également l'élaboration du filtre de boucle nécessaire pour garantir une optimisation précise des performances de la PLL. Les résultats et les interprétations de la modélisation et la conception d'un synthétiseur de fréquences indirect pour les communications mobiles sur GSM, UMTS et LTE/LTE advanced seront présentés dans le chapitre suivant.

Chapitre III

Résultats et interprétations

III.1. Introduction

Dans presque toutes les applications des PLLs, il est nécessaire de générer des signaux à faible bruit et avec des raies de référence faible tant qu'assurant un temps de verrouillage rapide. La théorie précédente nous a permis de concevoir un synthétiseur de fréquence indirect destiné pour les applications des communications radio mobiles sur LTE/LTE-Advanced.

III.2. Présentation générale de logiciel ADIsimPLL

L'outil de conception ADIsimPLL est un outil complet et facile utilisé pour la conception et la simulation, de synthétiseur à base de PLL. Tous les effets non linéaires clés qui peuvent avoir une influence sur les performances du PLL peuvent être simulés, y compris le bruit de phase, les spurs et l'impulsion anti-backlash. La famille de synthétiseurs ADF4xxx peut servir une gamme d'applications telles que les stations de base sans fil, le réseau local, les téléphones mobiles et les PDA (Personnal Digital Assistant), l'accès sans fil à large bande, l'équipement industriel, l'instrumentation et l'équipement de test, le satellite, le sonar et le CATV. L'outil de conception ADIsimPLL d'Analog Devices offre un support pour les synthétiseurs les plus récents de l'entreprise, y compris le nouveau PLL ADF4351 hautement intégré pour la station de base et les applications générales et le récepteur large bande intégré ADRF6850 pour les applications satellitaires. Ce logiciel est toujours en cours de développement par des ingénieurs en vue d'optimiser les conceptions rendant plus rapide et plus facile à atteindre des objectifs visés pour des différentes applications. La figure IV.1 représente l'interface graphique du logiciel ADIsimPLL. La figure III.1 présente l'interface graphique du logiciel ADIsimPLL.

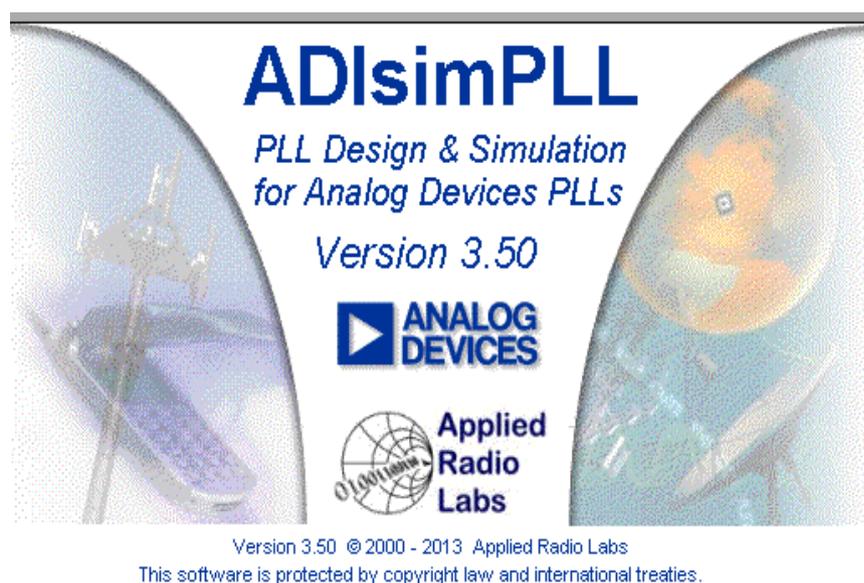


Figure III.1. L'interface graphique du logiciel ADIsimPLL.

III.3. Simulation d'un synthétiseur de fréquence pour les communications LTE-Advanced

Dans ce mémoire, l'outil de conception et de simulation que nous avons utilisé pour la simulation est l'ADIsimPLL et le composant choisi pour réaliser la boucle à verrouillage de phase est l'ADF4106.

Le synthétiseur de fréquence ADF 4106 peut être utilisé pour réaliser des oscillateurs locaux dans les systèmes up-conversion et down-conversion de récepteurs ou émetteurs des stations satellitaires. Il se compose un détecteur de phase numérique (PFD), une pompe de charge de précision, un diviseur de référence programmable, un compteur A, R et B, et un préscalier ($P / P + 1$). La figure IV.2 représente le schéma bloc de l'ADF 4106 [30].

L'ADF4106, capable de générer et de contrôler un signal très stable de faible bruit dans la gamme des fréquences exceptionnellement large [0 – 6 GHz]. La société Analog Devices a également introduit une famille de mélangeurs hautement intégrés actifs et passifs qui sont bien adaptés pour une utilisation dans des applications de communication radio mobiles.

Le synthétiseur de fréquence (PLL) ADF 4106 se compose d'un détecteur phase-fréquence numérique à faible niveau de bruit, d'une pompe de charge haute précision, d'un diviseur de référence programmable et de diviseurs haute fréquence programmables. Il est possible de mettre en œuvre un synthétiseur complet en utilisant la PLL avec un filtre de boucle externe et un oscillateur commandé en tension (VCO). La PLL peut être utilisée pour commander des oscillateurs VCO hyperfréquence externes via un filtre de boucle.

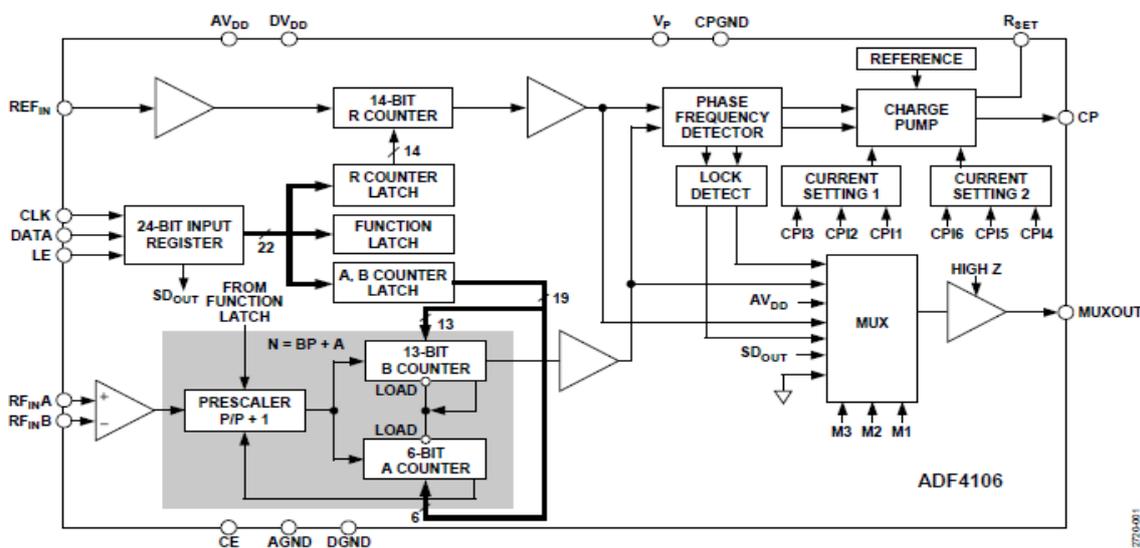


Figure III.2. Le bloc fonctionnel de l'ADF4106 [30].

III.4. Calcul de filtre

Rappelons en premier lieu que la bande de fréquence choisie pour la norme LTE/LTE-A occupe les bandes [2500 - 2570] MHz pour l'émission et [2620 - 2690] MHz pour la réception, soit 70 MHz de largeur pour chaque bande, répartie en canaux de 5 MHz.

- Fréquence d'un Oscillateur de référence, $F_0 = 10$ MHz.
- Fréquence de comparaison, $F_{\text{réf}} = 5$ MHz.
- Fréquence de sortie, $F_{\text{out}} = 2,6$ GHz.
- Gain de VCO, $K_{\text{VCO}} = 76$ MHz/V.
- Gain de pompe de charge, $K_{\text{CP}} = 5\text{mA}/2\pi$ rad.
- La marge de phase = $43,5^\circ$.
- La bande passante $\omega_p = 100$ kHz.
- Le courant de fuite de la pompe de charge est 1nA.
- Le diviseur $N = 2600/5 = 520$.
- Le diviseur de référence $R = 10/5 = 2$.

La figure III.3 présente un schéma bloc d'une PLL utilisée comme un synthétiseur de fréquence(ADF4106).

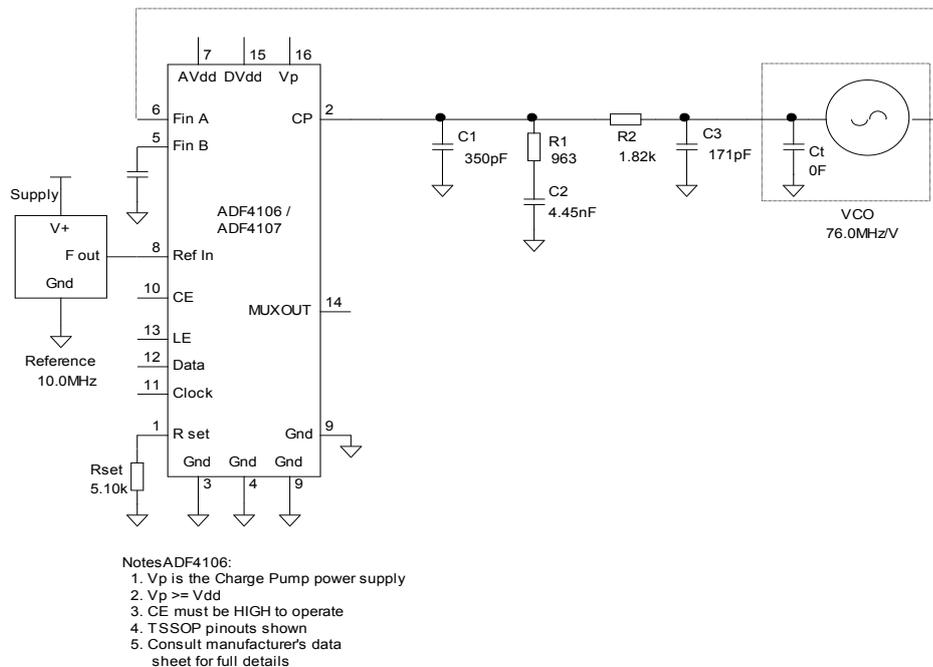


Figure III.3. Le schéma de PLL sous ADIsimPLL.

Le choix de la fréquence de coupure du filtre résulte d'un compromis entre le bruit de phase du signal produit par le synthétiseur et sa pureté spectrale (niveau des raies parasites espacées de la fréquence de référence). Les valeurs des composants du filtre du 3^{ème} ordre issues de calcul pour une marge de phase de 45° et une largeur de boucle de 100 kHz sont montrées sur le tableau IV.2 que l'on approchera sans grand inconvénient par les valeurs normalisées.

Capacités du filtre	Résistances du filtre
$C_1 = 350\text{pF}$	$R_1 = 963 \Omega$
$C_2 = 4,45\text{nF}$	$R_2 = 1,82 \text{ k}\Omega$
$C_3 = 171\text{pF}$	

Tableau III.1. Valeurs des éléments du filtre de boucle du troisième ordre.

III.5. Les réponses fréquentielles de la boucle

La figure III.4 représente la courbe de la fonction de transfert en boucle ouverte. La courbe en rouge représente le gain de la boucle et celle en bleu représente la phase. Nous remarquons que, le point où le gain égale à 0dB, correspond à la valeur de la bande passante de boucle ω_p correcte qui est 100kHz, et la phase $-136,5^\circ$, qui correspond à une marge de phase de $43,5^\circ$ ($180^\circ - 136,5^\circ$).

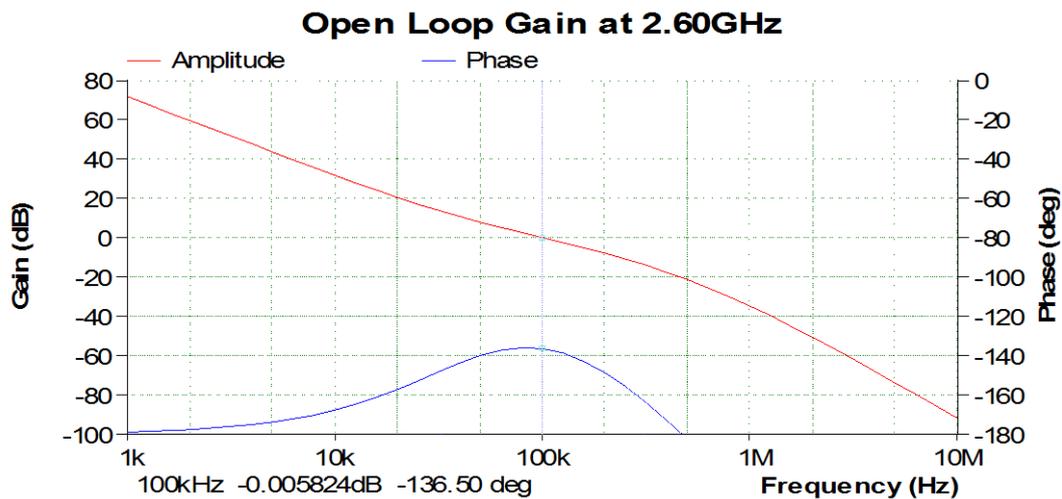


Figure III.4. La réponse de la boucle ouverte.

La figure III.5 représente la courbe de la fonction de transfert en boucle fermée. La courbe en rouge représente le gain de la boucle et celle en bleu représente la phase. Nous remarquons que, dans la largeur de bande de boucle, la fonction de transfert de la boucle fermée est très grande en amplitude ce qui provoque une augmentation de niveau du bruit de l'oscillateur de référence. Cette valeur de gain reste constante à 0dB jusqu'à il atteint la largeur de bande de la boucle, ensuite il chute rapidement. Cette figure représente aussi le gain de bruit dans la bande passante et l'atténuation de ce bruit au-dessus de cette fréquence (ω_p). Le gain dans la bande passante de la boucle vient en grande partie du rapport de division N de la boucle.

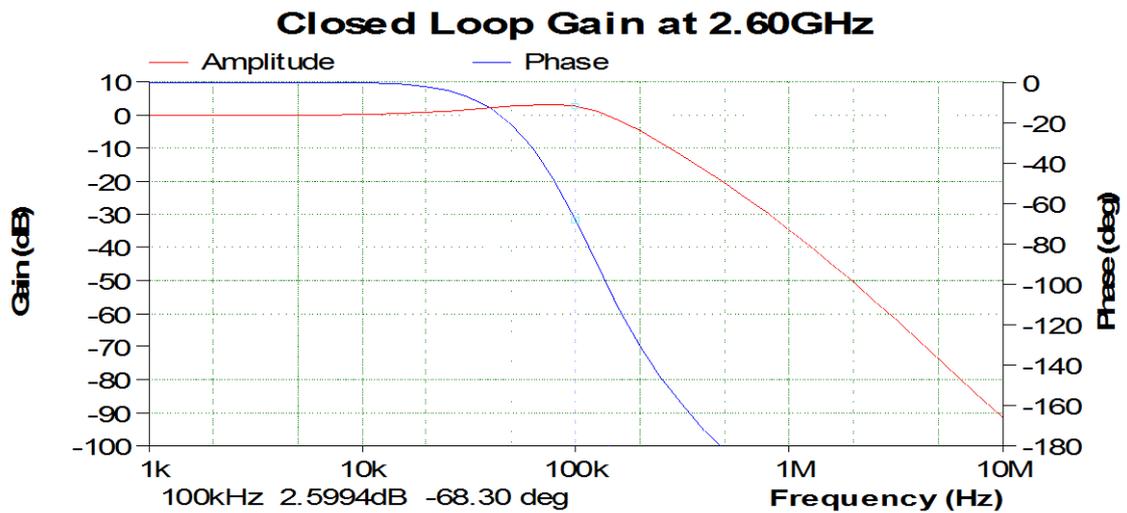


Figure III.5. La réponse de la boucle fermée.

III.6. Simulation du bruit de phase à la sortie du synthétiseur de fréquence

La figure III.6 illustre le bruit de phase pour chaque composant, le bruit de référence en orange, le bruit du filtre de boucle en rose le bruit de la puce en vert, le bruit de VCO en violet et le bruit total en rouge. Nous avons noté que l'intérieur de la largeur de bande de boucle (1kHz-100kHz), le niveau du bruit l'oscillateur de référence est important du fait que le gain de la fonction de transfert en boucle fermée est élevé dans cette bande. Ces amplitudes des différents bruits diminuent au-delà de cette bande.

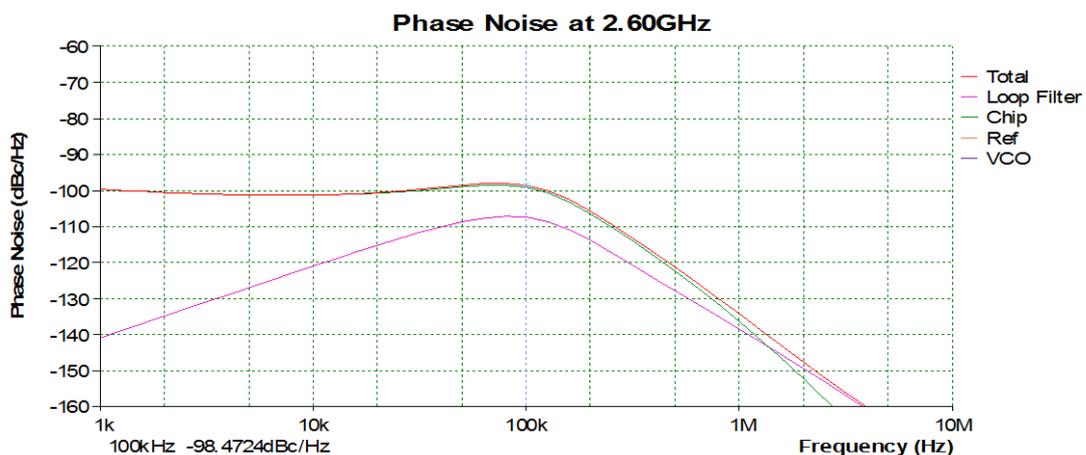


Figure III.6. Le bruit de phase de chaque composant dans le PLL.

Dans le but de démontrer que le bruit du VCO est hautement filtré par la PLL, en provoquant la réjection du bruit de phase ou erreur de phase dans la bande de boucle (les fréquences inférieures à 100 kHz), la figure III.7 expose la réponse de l'erreur de la boucle. Cette fonction est obtenue par association entre les réponses de la boucle ouverte et fermée.

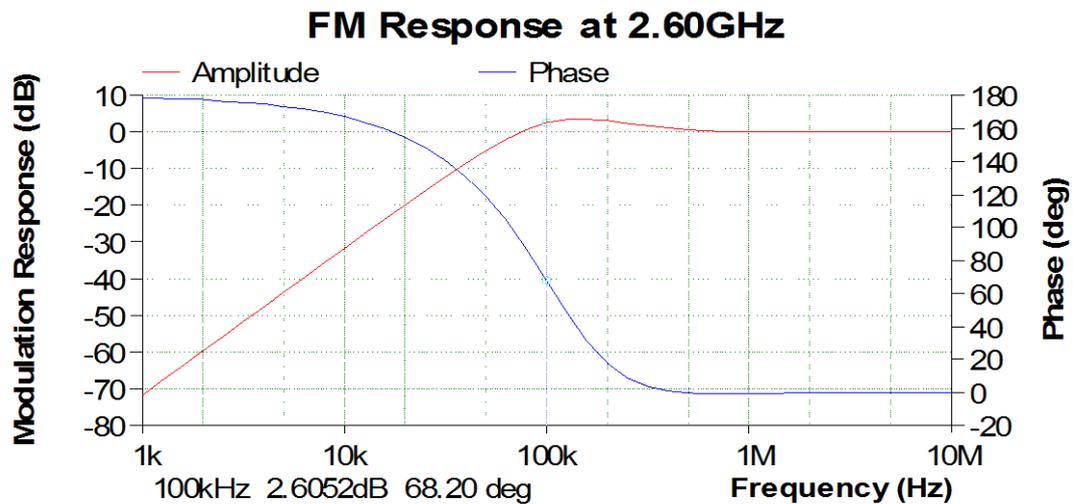


Figure III.7. La réponse de la modulation de fréquence.

III.7. Leakage spurs

La figure III.8 illustre les raies de référence générées à des multiples de la fréquence de comparaison. Le courant de fuite (leakage current) de la pompe de charge que nous avons introduit dans la simulation est de 1nA. Les résultats obtenus montrent les trois premières raies de référence : -137 dBc, 155 dBc et -166 dBc situent respectivement à des multiples de la fréquence de comparaison 5MHz, 10 MHz et 15MHz. L'erreur de phase RMS enregistrée est de 0.28 degrés

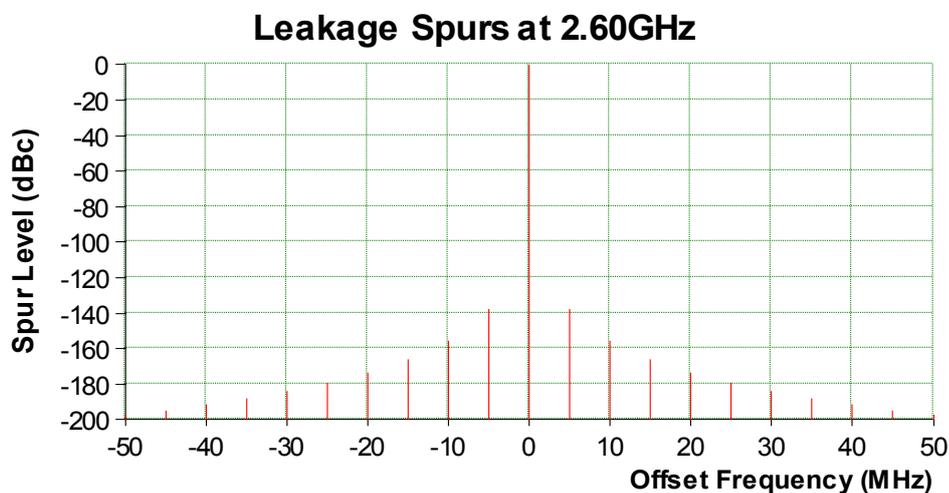


Figure III.8. Les raies latérales de référence.

III.8. Les réponses temporelles

Dans les systèmes de télécommunications modernes, le synthétiseur a souvent des exigences strictes pour le temps d'établissement, défini comme le temps que prend la PLL pour commuter entre deux fréquences différentes. Ce temps est mesuré depuis le début de l'action de commutation de fréquence au temps de la nouvelle fréquence. Un changement de zone de localisation implique

nécessairement un changement de fréquence d'émission (et de réception également). Si la communication est en cours, le système doit pouvoir commuter vers la nouvelle valeur de fréquence allouée par le BTS au terminal sans que l'utilisateur ne sente une interruption de service. Pratiquement il s'agit d'une atténuation maximale acceptable de puissance correspondant à l'exécution de l'algorithme du handover. La figure III.3 montre la réponse temporelle de la PLL, le temps de commutation est de 24,85 μs pour un balayage de toutes les porteuses de la bande de réception (70 MHz pour la bande N°7 du LTE/LTE-A constitué de 12 canaux de 5 MHz).

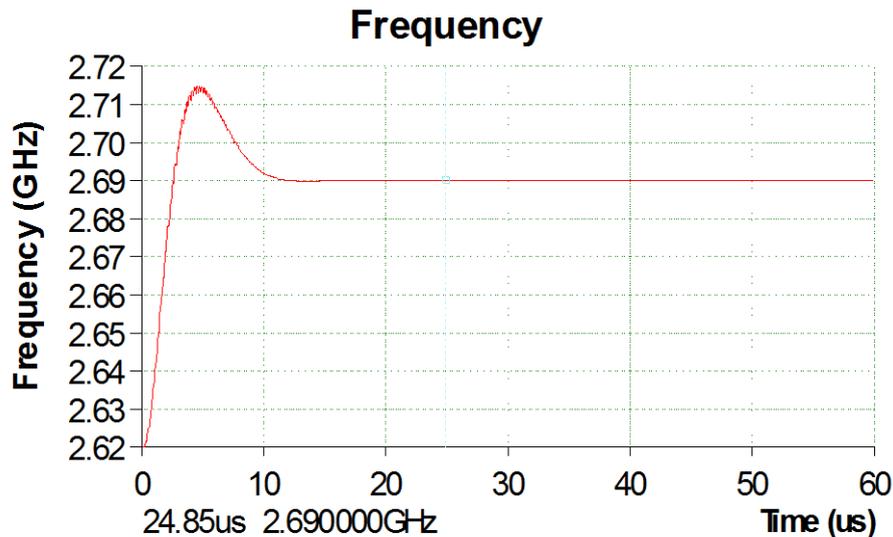


Figure III.9. La réponse temporelle de la PLL.

III.9. Conclusion

Dans ce chapitre, nous avons présenté une analyse précise d'un synthétiseur de fréquences indirect pour les applications LTE/LTE-A. Cette analyse nous a permis d'établir analytiquement la réponse en terme de bruit de phase de la PLL en fonction des différentes contributions mises en jeu. Le signal de sortie obtenu est d'une densité de bruit de -137 dBc/Hz à une excentration de 5 MHz de la fréquence centrale, un temps de verrouillage de l'ordre de 24,85 μs , une erreur de phase RMS de 0.28 degrés. Ces caractéristiques montrent bien l'importance de ce circuit dans les systèmes de communications modernes de la quatrième génération (4G)

Conclusion Générale

La génération et la transposition de fréquence sont deux fonctions qui apparaissent comme des éléments essentiels particulièrement critiques dans une chaîne d'émission/réception radio. En effet, compte tenu des problèmes d'encombrement spectral liés à la rareté des fréquences disponibles dans le spectre radio, les caractéristiques de bruit de phase pour l'oscillateur doivent satisfaire des spécifications de plus en plus contraignantes. Les systèmes actuels privilégient donc, au niveau des besoins en génération de fréquence, les sources synthétisées très stables et intégrables à faible coût. En ce qui concerne le mélangeur, les contraintes classiques de gain, de facteur de bruit et d'intégration à faible coût sont également à prendre en compte.

Les boucles à verrouillage de phase (PLL) jouent un rôle majeur dans le domaine des communications mobiles. La PLL est utilisée comme une partie essentielle du synthétiseur de fréquences en fonctionnant comme un détecteur cohérent par la correction continue de la fréquence de sortie de l'oscillateur contrôlé en tension (VCO). Cette correction est réalisée en utilisant l'erreur de phase entre la fréquence de comparaison et la fréquence de contre réaction (la fréquence de sortie divisée par N).

Les travaux présentés dans ce manuscrit explorent la conception de simple architecture du synthétiseur de fréquence à base de PLL pour les communications radio mobiles LTE/LTE-Advanced.

Dans ce mémoire, on a pu qualifier le modèle ADF4106 pour des applications radio mobiles 4 G. Ce modèle a été conçu en utilisant le logiciel professionnel ADISimPLL de la firme *Analog Devices*. Cette conception nous a fourni toutes les informations sur les principales caractéristiques et performances du système y compris les raies de références à des multiples de la fréquence de comparaison.

Pour notre application, le signal de sortie obtenu est d'une densité de bruit de -137 dBc/Hz à une excitation de 5MHz de la fréquence centrale, un temps de verrouillage de l'ordre de $24,85$ μ s, une erreur de phase RMS de 0.28 degrés. Ces caractéristiques montrent bien l'importance de ce circuit dans les systèmes de communications modernes de la quatrième génération (4G).

Le synthétiseur de fréquences conçu n'a pas pu être réalisé en pratique à cause de la non disponibilité de ces composants sur le marché national.

Cette étude permettra la conception de nouveaux synthétiseurs de fréquences fonctionnant à des fréquences plus élevées en suivant la même démarche pouvant être exploités dans les émetteurs /récepteurs du système 5 G.

Bibliographie

- [1] M. -M. MESSAOUI, "*Développement d'un outil d'aide à la gestion des capacités des équipements BSS en MapBasic sous le SIG MapInfo*", Université Virtuelle de Tunis, 2011.
- [2] JDN, Le Journal du Net est un site web français d'informations économiques, créé en février 1999 et édité par CCM Benchmark, "*Évolution du nombre d'abonnés mobiles à travers le monde*", Mis à jour le 11/01/17.
- [3] H. BOUCHENTOUF, R. BOUDGHENE STAMBOULI, "*Etude des performances des réseaux 4G (LTE)*", Mémoire Pour l'obtention du diplôme de MASTER en Télécommunication Option Réseaux Mobiles et Services (RMS), Université de Tlemcen, Juin 2013.
- [4] Un livre blanc de Forum 'ATENA' "*LES RESEAUX DE TELEPHONIE MOBILE / I. LE GSM*".
- [5] S. KHOUNI, "*Simulation et optimisation d'un réseau GSM en utilisant la technologie OFDM*", Mémoire Présenté à la Faculté de Technologie Département d'Electronique Pour l'Obtention du Diplôme de Magister, Université Ferhat Abbas- Sétif ufas (ALGERIE) 2010.
- [6] H. HAMLILI, "*Conception et développement d'un outil d'aide à la planification et dimensionnement de l'EUTRAN d'un réseau LTE-Advanced*", Mémoire pour l'obtention du diplôme de Master en télécommunication, Université de Tlemcen, 2016.
- [7] S. ZNATYEFORT, "*GPRS : Principes et Architecture*", <http://www.efort.com>.
- [8] E. TONYE, L. EWOUSSOUA, "*Planification et ingénierie des réseaux de télécoms*", Séquence 2 : Architecture GSM, GPRS et UMTS, Mémoire pour l'obtention du diplôme de Master pro en télécommunication, Ecole nationale supérieure polytechnique, Université de Yaounde I, Cameroun, 2011.
- [9] S. ZNATYEFORT, "*Les Réseaux Mobiles pour les Non-Initié*", <http://www.efort.com>, 2016.
- [10] H. MERAH, "*Conception d'un MODEM de la quatrième génération (4G) des réseaux de mobiles à base de la technologie MC-CDMA*", En vue de l'obtention d'un diplôme de Magister En électronique Option COMMUNICATION, université Ferhat Abbas- Sétif ufas (ALGERIE) 2012.
- [11] Y. Bouguen, E. Hardouin, François-Xavier Wolff, "*LTE et les réseaux 4G*", édition groupe Eyrolles, 2012, ISBN : 978-2-212-12990-8.
- [12] J. KIEFFER, Optique et Radiofréquence, thèse de doctorat, "*Contribution au dimensionnement des PLL pour des modulations polaires larges bandes*", l'université de grenoble, 4 juillet 2014.
- [13] Nokia Networks white Paper LTE-Advanced Pro, "*LTE-Advanced Pro Pushing LTE capabilities towards 5G*" <http://www.networks.nokia.com/>.
- [14] HUAWEI uawei Confidential, "*Enabling Superior Network Experience and Building a Sustainable Mobile Communications Industry*", Speech by Eric u at Global MBB Forum 2014.
- [15] HUAWEI, "*5G: A Technology Vision*", <http://www.huawei.com/>, Ltd. 2013. All rights reserved.

- [16] Zakia BERBER and Samir KAMEECHE. "The impact of PLL loop bandwidth on Frequency Synthesizer'S performances for LTE/LTE-Advanced mobile communications". In : Electrical Engineering (ICEE), 2015 4th International Conference on. IEEE, 2015. p. 1-4.
- [17] B. Razavi, "RF Electronics", *Prentice Hall*, 1998.
- [18] C. Quemada, C. Larrondo, J. Presa, J. Melendez, and G. Bistue, "Frequency Synthesizers Parameters Influence on Phase Noise, Spurs Level and PLL Lock Time", *Congreso DCIS*, 2003.
- [19] A. Djemouai, M. Sawan; "Fast-Locking Low-Jitter Integrated CMOS Phase-Locked Loop", *The 2001 IEEE International Symposium on Circuits and Systems*, Volume: 1, pp 264-267, 2001.
- [20] Samir Kameche, M. Feham and M. Kameche, "Analyse et Evaluation des Performances de Filtre du Synthétiseur de Fréquence pour les Communications Mobiles GSM", *Sciences, Technologies et Développement (Andru)*, Vol 01, No 2, pp. 98-109, 2007.
- [21] M. Yuan, C. Wang; "PLL Circuits", *The VLSI Handbook*, Ed. Wai-Kai Chen, Boca Raton: CRC Press LLC, 2000.
- [22] Samir Kameche and Mohammed Feham, " Perfect A PLL LTE Synthesizer ", *Microwave & RF*, Vol. 51, No.1, pp. 54-66, January 2012, USA.
- [23] Zakia BERBER and Samir KAMEECHE. " Design and simulation of PLL frequency synthesizer for LTE mobile communications ". In : Multimedia Computing and Systems (ICMCS), 2016 5th International Conference on. IEEE, 2016. p. 745-748.
- [24] S-J. Lee, B. Kim and K. Lee, "A Fully Integrated Low-Noise 1-GHz Frequency Synthesizer Design for Mobile Communication Application", *IEEE Journal of Solid-State Circuits*, Vol. 32, No. 5, May 1997, pp. 760-765.
- [25] William O. Keese, "An Analysis and Performance Evaluation of a Passive Filter Design Technique for Charge-pump PLL's", *National Semiconductor Application Note*, AN-1001, July 2001.
- [26] Samir Kameche, M. Feham and M. Kameche, "PLL Synthesizer Tunes DCS1800 Band", *Microwave & RF*, Vol. 46, No.6, pp. 84-90, June 2007, USA.
- [27] Floyd M. Gardner, "Charge-pump phase-lock loops", *IEEE Transactions on Communications*, Vol. COM-28, No. 11, Nov. 1980, pp. 1849-1858.
- [28] L. Lascari, "Accurate Phase Noise Prediction in PLL Synthesizers", *Applied Microwave and Wireless*, Vol. 12, No. 2, pp. 30-38, 2000.
- [29] R. L. Bunch, "A Fully Monolithic 2.5GHz LC Voltage Controlled Oscillator in 0.35mm CMOS Technology", *Master of Science in Electrical Engineering*, Virginia Polytechnic Institute and State University, pp 1-7 & 53-72, April 2001.
- [30] Analog Devices , "PLL Frequency Synthesizer " , Data Sheet ADF4106, WWW.analog .com.

Résumé

L'évolution des systèmes de communications sans fil se fait à plusieurs niveaux : la miniaturisation, la fiabilité, la réduction du coût et la réduction de la consommation. Pour répondre à tous ces objectifs, les nouvelles tendances en électronique sont l'intégration des System on Chip et des ASIC mixtes, c'est à dire intégrant des fonctions analogiques et mixtes. L'intégration complète des parties radio (numérique et analogique) requière la spécification de nouvelles architectures permettant de se passer de composants et des structures difficilement ou non intégrables (filtres...). Dans les systèmes radio mobiles LTE/LTE-A, les boucles à verrouillage de phase (PLL) sont les plus touchées par cette évolution. L'objectif principal de ce travail est la conception et la simulation d'une simple architecture de synthétiseur de fréquences pour les communications radio mobiles 4 G à l'aide des logiciels ADISimPLL.

Mots clés : PLL, Synthétiseur de fréquence, LTE/LTE Advanced, filtre de boucle, bruit de phase, ADIsimPLL.